

氏名	ハヤシ シンイチロウ 林 真一郎
所属	システムデザイン研究科 システムデザイン専攻
学位の種類	博士（工学）
学位記番号	シス博 第164号
学位授与の日付	令和4年3月25日
課程・論文の別	学位規則第4条第1項該当
学位論文題名	Monitoring Function for Gate Oxide Degradation to Improve Reliability of SiC MOSFETs Implemented in Power Conversion Circuits（電力変換回路に実装された SiC MOSFET の信頼性向上を目的としたゲート酸化膜劣化監視機能）
論文審査委員	主査 教授 和田 圭二 委員 准教授 五箇 繁善 委員 准教授 中村 成志 委員 教授 齋藤 渉（九州大学）

### 【論文の内容の要旨】

環境問題への意識が世界的に高まっている背景から、電気エネルギーを効率よく変換できるパワーエレクトロニクス技術は、今後アプリケーションの範囲を拡大していくことが予想される。現在、インフラや輸送分野に適用されているパワーエレクトロニクス機器は、機器故障によるシステム全体のダウンタイムを避けるため、高い信頼性が求められている。さらに、新たにパワーエレクトロニクス機器の適用が検討されている分野の中には、より一層高い信頼性が求められる分野もある。その一例として、電動航空機を対象としたパワーエレクトロニクス機器の研究・開発が報告されている。したがって、パワーエレクトロニクス機器は、これまで求められてきた性能指標である変換効率や電力密度に加え、長期信頼性の向上が求められている。

パワーエレクトロニクス機器の長期信頼性を向上させるためには、メンテナンスが重要であり、絶縁抵抗測定や適切なタイミングにおける機器交換などが実施されている。現在は、あらかじめ定めた期間ごとにメンテナンスを実施する「時間基準メンテナンス」が主流である。しかし、時間基準メンテナンスは、使用環境の差異や機器の個体差によりメンテナンス時期を迎える前に機器故障が発生してしまう課題がある。さらに、パワーエレクトロニクス機器は、多くの電気・電子部品が近接して実装されている。特に、最も故障率が高いとされるパワーデバイス周辺の実装密度は高い傾向にある。したがって、使用者によるパワーデバイスのメンテナンスは困難であり、統一的なメンテナンス手法が確立され

ていないことも課題となっている。

こうした課題を解決可能なメンテナンス手法として、「状態基準メンテナンス」が注目されている。状態基準メンテナンスは、運用中の機器の状態を監視しておくことで、劣化の兆候を検出し、故障が発生する前にメンテナンスを実施するという手法である。状態監視は、あらかじめ機器に実装されたセンサ等を用いて行われる。しかしながら、パワーエレクトロニクス機器を対象とした状態基準メンテナンスは、未だ実用化に至っていない。

そこで本研究では、パワーエレクトロニクス機器の状態基準メンテナンスの実用化を目指している。本論文では、その要素技術としてパワーデバイスの状態監視に関する提案と実機による検証を行うことを目的としている。パワーデバイスを状態監視するためには、経年劣化により変動するパラメータを特定する必要がある。そこで、理論と実験の両面からパワーデバイスの劣化特性を明らかにする。実験では、パワーデバイスの劣化を意図的に加速させる加速劣化試験を実施する。さらに、経年劣化により変動するパラメータを、運用中のパワーエレクトロニクス機器内で測定するために必要な回路を提案する。提案する測定回路は、パワーエレクトロニクス機器内に実装する観点から、パワーデバイスのゲート駆動回路にその機能を付加する構成に特長がある。

本論文は6つの章に分けて記述されており、各章の概要は以下の通りである。

第1章では、本研究の重要性を支持するための背景について述べる。また、本論文が対象とする課題に焦点を絞り、本研究の目的を明確にする。

第2章では、パワーデバイスの信頼性および状態監視技術に関する先行研究についてまとめる。パワーデバイスの主な故障要因についてまとめ、本論文において検討すべき要因を定める。さらに、パワーデバイスの状態監視として、研究されている手法の得失をまとめる。その結果として、実用化に向けて考慮すべき事項を明らかにする。

第3章では、パワーデバイスの加速劣化試験装置の開発について述べる。本研究における加速劣化試験の目的は、パワーエレクトロニクス機器内におけるパワーデバイスの劣化特性を明らかにすることである。そのため、パワーデバイスの実使用条件と同様に連続スイッチング条件下において加速劣化を行うことが可能な試験装置を開発する。試験装置の開発においては、試験中に被試験デバイスが故障することを考慮して、試験回路に故障が波及しない設計手法を提案する。提案した設計手法を500V、50Aおよび800V、20Aの条件にて実験検証する。

第4章では、第3章において開発した試験装置を用いて、SiC MOSFETの加速劣化試験として2つの実験検証を実施する。1つ目は、単一種類のSiC MOSFETに対して、複数の試験条件を適用する。2つ目は、複数種類のSiC MOSFETに対して、単一の試験条件を適用する。2つの実験結果から、開発した試験装置の有効性を示す。また、本論文において状態監視の対象パラメータとして提案する入力容量のゲート・ソース間電圧特性 ( $C_{iss}-v_{gs}$ 特性) が、パワーデバイスの劣化により変動することを示す。さらに、 $C_{iss}-v_{gs}$ 特性は劣化による特性変動に対し、温度による特性変動が小さいため状態監視の対象パラメータとして適しているこ

とを示す。

第5章では、 $C_{iss}-v_{gs}$ 特性をパワーエレクトロニクス機器内で測定可能な回路を開発する。一般的に用いられている $C_{iss}-v_{gs}$ 特性の測定手法を概観し、パワーエレクトロニクス回路内に実装可能な手法を検討する。そして、 $C_{iss}-v_{gs}$ 特性を測定可能なゲート駆動回路を提案する。提案するゲート駆動回路の設計手法および動作シーケンスについて述べる。実験では、提案したゲート駆動回路により20kHzのゲート駆動と、数百pF程度であるSiC MOSFETの入力容量 $C_{iss}$ を電圧分解能1 Vで測定可能であることを示す。さらに、劣化前後のSiC MOSFETを対象として提案手法により $C_{iss}-v_{gs}$ 特性を状態監視し、劣化による特性変動が測定可能であることを示す。

第6章では、各章で得られた成果から結論を導き、本論文のパワーエレクトロニクス分野およびデバイス分野への貢献や今後の展望を示す。