

高信頼・高パワー密度電力変換器
に向けた DC リンクキャパシタの
回路実装に関する研究

平尾 高志

2018 年

目 次

第 1 章	緒 論	1
1.1	研究背景	1
1.1.1	持続可能な社会とエネルギーへのアクセス	1
1.1.2	電力変換器の課題	2
1.1.3	キャパシタと回路実装	5
1.2	研究対象と研究目的	5
1.3	論文構成	7
第 2 章	DC リンクキャパシタと回路実装の技術動向	10
2.1	DC リンクキャパシタに用いられるキャパシタの種類と特性	10
2.1.1	DC リンクキャパシタに用いられるキャパシタの種類	10
2.1.2	キャパシタの体積と定格電流	11
2.1.3	キャパシタの信頼性	15
2.1.4	キャパシタの仕様	17
2.2	DC リンクキャパシタの役割と動作波形	19
2.2.1	DC リンクキャパシタの役割	19
2.2.2	低周波脈動の蓄積に必要なキャパシタンスの決定	21
2.2.3	電圧リップル抑制に必要なキャパシタンスの決定	22
2.2.4	定格電流の決定	22
2.3	電圧・電流リップルの低減法	24
2.3.1	リップル電圧の低減法	24

2.3.2	リップル電流の低減法	24
2.4	DC リンクキャパシタの回路実装構成	26
2.4.1	一括キャパシタ構成	26
2.4.2	レグユニット構成	28
2.4.3	回路実装構成の比較	29
2.5	本研究の位置づけ	30
2.6	第 2 章のまとめ	31
第 3 章 直流側回路の共振現象の原理と検証		32
3.1	共振現象の発生原理	32
3.1.1	理想状態 ($L_S = 0$)	34
3.1.2	共振周波数がスイッチング周波数の高調波成分と近い状態	35
3.1.3	共振周波数とスイッチング周波数の高調波成分が十分離れた状態	38
3.2	実験検証	39
3.2.1	デューティ比固定での DC リンクキャパシタ電流	40
3.2.2	PWM インバータの DC リンクキャパシタ電流	43
3.3	直流側回路の設計条件	46
3.4	第 3 章のまとめ	47
第 4 章 レグ間キャパシタ電流集中の原理と検証		48
4.1	主回路構成	48
4.2	レグ間キャパシタ電流集中の原理	49
4.2.1	DC リンクキャパシタ電流の解析手法	49
4.2.2	キャパシタ電流集中の解析	53

4.2.3	実験方法	56
4.2.4	実験結果	57
4.2.5	スイッチング周波数とレグ間キャパシタ電流集中の関係	60
4.3	第4章のまとめ	61
第5章 直流側共振およびレグ間キャパシタ電流集中の対策		63
5.1	レグ間接続バスバーの材料変更	63
5.1.1	バスバー材料の検討	63
5.1.2	直流側共振抑制の原理	64
5.1.3	直流側共振抑制の実験検証	67
5.1.4	レグ間キャパシタ電流集中の抑制の原理	77
5.1.5	レグ間キャパシタ電流集中の抑制の実験検証	77
5.2	レグ間接続バスバーの構造変更	80
5.2.1	レグ間キャパシタ電流集中の抑制の原理	80
5.2.2	実験結果	85
5.2.3	レグ間キャパシタ電流集中の抑制効果	87
5.3	キャパシタ集積回路実装	89
5.3.1	コンセプト	89
5.3.2	キャパシタ集積構造適用時の回路設計	92
5.3.3	シミュレーション	97
5.3.4	実験検証	97
5.3.5	キャパシタンス大容量化の検討	99
5.4	第5章のまとめ	101

第 6 章	結 論	103
6.1	本研究の成果	103
6.2	今後の課題	105
参考文献		106
研究業績		119
謝 辞		123

表目次

2.1	キャパシタの比較（定格電圧 500 V）	18
2.2	DC リンクキャパシタの回路実装構成の比較	29
3.1	レグユニットを用いたフルブリッジインバータの実験条件	40
4.1	解析に用いる寄生インダクタンス L_S, L_P の組合せ	53
4.2	レグユニットを 3 台接続した三相インバータの各解析条件での共振周波数と Q 値	56
4.3	三相インバータの実験で用いた回路定数	57
4.4	実験に用いたレグ間接続バスバーの寄生インダクタンス	57
4.5	レグユニットを 3 台接続した三相インバータの共振周波数と Q	61
5.1	主な導電体の抵抗率	64
5.2	グラファイトバスバーを用いたフルブリッジインバータ回路の実験条件	68
5.3	レグ間接続バスバーの寄生抵抗と Q	69
5.4	グラファイトバスバーを用いた三相インバータ回路の実験条件	78
5.5	レグ間接続バスバーの寄生成分	79
5.6	従来とデルタ結線のレグ間接続バスバーの寄生インダクタンス	86
5.7	従来構造とデルタ構造の共振周波数と Q	89
5.8	製作した BaTiO ₃ セラミック板の仕様	93
5.9	キャパシタ内蔵バスバーを用いたフルブリッジインバータ回路の実験条件	98

目次

1.1	持続可能エネルギーへのアクセスと電力変換器	2
1.2	電力変換器の主回路部品と研究対象の関係	6
1.3	本論文の構成	7
2.1	電解キャパシタの体積とキャパシタンスの関係	12
2.2	電解キャパシタの体積と定格電流の関係	12
2.3	フィルムキャパシタの体積とキャパシタンスの関係	13
2.4	フィルムキャパシタの体積と定格電流の関係	13
2.5	セラミックキャパシタの体積とキャパシタンスの関係	14
2.6	セラミックキャパシタの体積と定格電流の関係	15
2.7	リップル電流と故障率の関係	18
2.8	三相 PWM インバータの主回路構成	19
2.9	キャパシタの電圧・電流リップル波形	20
2.10	DC リンクキャパシタの仕様とインバータ回路における制約条件	20
2.11	三相 PWM インバータ回路のシミュレーション波形	23
2.12	キャパシタ電流波形の高調波解析結果	24
2.13	電力変換回路直列方式	25
2.14	電力変換回路並列方式	25
2.15	回路実装の例	27
2.16	一括キャパシタ構成	27
2.17	レグユニット構成	28
3.1	レグユニット用いたフルブリッジインバータの主回路構成	33

3.2	高周波キャパシタ電流 i_{CU}, i_{CV} に着目した等価回路	33
3.3	高周波電流 i_{S1}, i_{S3} の波形 ($D = 0.8$ の場合)	34
3.4	$L_S = 0$ の場合の等価回路	35
3.5	キャパシタ電流 i_{CU} の理想波形 ($D = 0.8$ の場合)	35
3.6	L_{ST} を考慮した等価回路	38
3.7	I_{S1} が奇数次高調波のときの等価回路	39
3.8	L_S が大きいときの等価回路	39
3.9	レグユニットを用いたフルブリッジインバータ回路の写真	41
3.10	デューティ比固定の実験波形	42
3.11	デューティ固定 ($D = 0.8$) での DC リンクキャパシタ電流の高調波解析 結果	42
3.12	デューティ固定 ($D = 0.8$) での DC リンクキャパシタ電流のスイッチン グ周波数依存性	43
3.13	PWM 動作でのフルブリッジインバータ回路の動作波形	44
3.14	PWM 動作での DC リンクキャパシタ電流の高調波成分	45
3.15	PWM 動作での DC リンクキャパシタ電流のスイッチング周波数依存性	46
3.16	PWM 動作で C_P と L_{ST} の組み合わせを変えたときの DC リンクキャパ シタ電流のスイッチング周波数依存性の解析結果	47
4.1	レグユニットを 3 台接続した三相インバータの主回路実装構成	49
4.2	レグユニットを用いた三相インバータの主回路構成	50
4.3	高周波キャパシタ電流 i_{CU}, i_{CV}, i_{CW} に着目した等価回路	51
4.4	S_1, S_3, S_5 のドレイン電流 i_{S1}, i_{S3}, i_{S5} の波形	52
4.5	レグユニットを 3 台接続した三相インバータにおける DC リンクキャパ シタ電流のスイッチング周波数依存の解析結果	55
4.6	レグユニットを 3 台接続した三相インバータの主回路実装構成	58
4.7	レグユニットを 3 台接続した三相インバータの実験波形 ($f_{sw} = 70$ kHz)	59

4.8	レグユニットを 3 台接続した三相インバータの実験拡大波形 ($f_{SW} = 70$ kHz)	59
4.9	レグユニットを 3 台接続した三相インバータのキャパシタ電流の高調波解析結果 ($f_{SW} = 70$ kHz)	60
4.10	レグユニットを 3 台接続した三相インバータにおける DC リンクキャパシタ電流のスイッチング周波数依存の解析・実験結果	62
5.1	バスバーの寄生抵抗を考慮したレグユニット 2 台によるフルブリッジインバータの主回路構成	65
5.2	バスバーの寄生抵抗を考慮したレグユニット 2 台によるフルブリッジインバータの高周波キャパシタ電流 i_{CU} , i_{CV} に着目した等価回路	66
5.3	L_{ST} , R_{BT} を考慮した等価回路	66
5.4	I_U が奇数次高調波のときの R_{BT} を考慮した等価回路	67
5.5	グラファイトバスバーを用いたフルブリッジインバータ回路の写真	69
5.6	銅バスバーとグラファイトバスバーを用いた場合のデューティ比固定の実験波形	70
5.7	銅バスバーとグラファイトバスバーを用いた場合のスイッチング周波数 100 kHz でのフルブリッジインバータ回路の実験波形	71
5.8	フルブリッジインバータ回路の DC リンクキャパシタ電流のスイッチング周波数 100 kHz での高調波解析結果	72
5.9	銅バスバーと用いた場合とグラファイトバスバーを用いた場合の PWM 動作での DC リンクキャパシタ電流のスイッチング周波数依存性	73
5.10	グラファイトバスバーのインバータ全体に対する損失比率のスイッチング周波数依存の解析結果	74
5.11	スイッチング周波数が 100 kHz のときの Q とバスバー損失のバスバー抵抗依存性の解析結果	75
5.12	インバータ効率の出力電力依存性の解析結果	76

5.13	インバータ損失内訳の解析結果	76
5.14	レグ間バスバーの抵抗を考慮し高周波キャパシタ電流 i_{CU}, i_{CV}, i_{CW} に 着目した三相インバータの等価回路	78
5.15	グラファイトバスバーを用いた三相インバータ回路の写真	79
5.16	銅バスバーとグラファイトバスバーを用いた場合のスイッチング周波数 70 kHz での三相インバータ回路の実験波形	80
5.17	銅バスバーと用いた場合とグラファイトバスバーを用いた場合の三相イ ンバータでの DC リンクキャパシタ電流のスイッチング周波数依存性 . . .	81
5.18	レグユニット 3 台を直流側デルタ結線で接続した三相インバータの主回 路実装構成	82
5.19	レグユニット 3 台を直流側デルタ結線で接続した三相インバータの主回 路構成	83
5.20	レグユニットを 3 台接続した三相インバータの直流側レグ間接続図	84
5.21	高周波キャパシタ電流 i_{CU}, i_{CV}, i_{CW} に着目した直流側デルタ結線の等 価回路	85
5.22	従来構造とデルタ構造のスイッチング周波数 70 kHz での三相インバータ 回路の実験波形	86
5.23	スイッチング周波数 70 kHz での三相インバータの拡大波形	87
5.24	レグユニットを 3 台接続した三相インバータの従来構造とデルタ構造の キャパシタ電流の高調波解析結果 ($f_{SW} = 70 \text{ kHz}$)	88
5.25	従来構造とデルタ構造の三相インバータでの DC リンクキャパシタ電流 のスイッチング周波数依存性	90
5.26	一般的な DC バスバーの断面構造	91
5.27	キャパシタ集積回路実装を用いた单相フルブリッジインバータの回路実 装構成	92
5.28	キャパシタ集積回路実装を用いた单相フルブリッジインバータの分解図 .	93

5.29	キャパシタ集積回路実装を用いた単相フルブリッジインバータの主回路構成	94
5.30	C_X のキャパシタ電流波形	95
5.31	製作した BaTiO_3 セラミック板の写真	95
5.32	スイッチング周波数とリプル電圧の関係	96
5.33	電源側インピーダンスの大きさ $ Z_{\text{IN}} $ とキャパシタ内蔵バスバーのインピーダンスの大きさ $ Z_X $ の関係 ($C_X = 336 \text{ nF}$, $L_{\text{IN}} = 100 \mu\text{H}$)	96
5.34	キャパシタ集積回路のシミュレーション波形	98
5.35	キャパシタ内蔵バスバーを用いた単相フルブリッジインバータ回路の写真	99
5.36	キャパシタ集積回路の実験波形	100
5.37	BaTiO_3 セラミック板の厚さと絶縁破壊電圧, キャパシタンスの関係 . . .	101
5.38	電源側インピーダンスの大きさ $ Z_{\text{IN}} $ とキャパシタ内蔵バスバーのインピーダンスの大きさ $ Z_X $ の関係 ($C_X = 2.21 \mu\text{F}$, $L_{\text{IN}} = 12 \mu\text{H}$)	102

第 1 章

緒 論

1.1 研究背景

1.1.1 持続可能な社会とエネルギーへのアクセス

国連「持続可能な開発サミット」が 2015 年 9 月に開催され、「我々の世界を変革する：持続可能な開発のための 2030 アジェンダ」⁽¹⁾ が採択された。このアジェンダは、17 の目標からなる「持続可能な開発目標 (Sustainable Development Goals, SDGs)」が掲げられ、その中で、貧困の撲滅や質の高い教育の実現とともに、「すべての人に手ごろで信頼でき、持続可能かつ近代的なエネルギーへのアクセスを確保する」⁽²⁾ ことが目標 7 として示されている。持続可能なエネルギーの発電手段として、例えば、太陽光発電の導入量は、全世界で 2006 年時点で 6.6 GW であったものが、2016 年には 306.5 GW となり、さらに 2021 年には 700 GW まで増加すると予想されている⁽³⁾。また、同様に持続可能エネルギーとして注目されている風力発電の導入量は、全世界で 2016 年時点で 486.8 GW であったのが、2021 年までに 800 GW に達すると予想されている⁽⁴⁾。さらに、持続可能エネルギーの普及に伴い、エネルギーの利用側では化石燃料の利用から電動化への移行が期待されている。具体的には、電気自動車 (Electric Vehicle, EV) の世界での市場規模は、2014 年時点では 10 万台であったものが、2020 年には 250 万台、2025 年には 800 万台に拡大することが予想されている⁽⁵⁾。

持続可能なエネルギーの発電とそれを利用する電動化の双方に、電力変換器が用いられている。電力変換器とは、パワー半導体デバイス（代表例として、パワー MOSFET (Metal-oxide-semiconductor field-effect transistor), IGBT (Insulated gate bipolar transistor)) を用いて直流・交流等の電力形態を変換する機器である⁽⁶⁾。直流から交流に変換する電力変換器は、インバータと呼ばれる。発電側では、太陽光パネルが発電した直流の電力を電

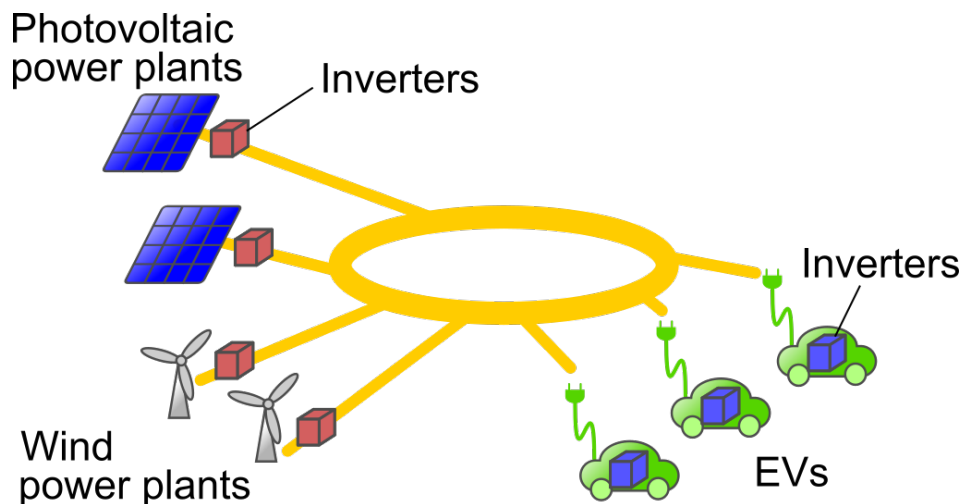


図 1.1 持続可能エネルギーへのアクセスと電力変換器

力系統に送り込むようにインバータにより交流に変換している⁽⁷⁾⁽⁸⁾。風力発電の場合は、風車が発電した三相交流をいったん順方向の電力変換器で直流に変換したのちインバータで交流に変換し電力系統と連系する⁽⁹⁾。電力の利用側では、電車や電気自動車のモータ駆動にインバータが用いられている。図 1.1 に、持続可能エネルギーへのアクセスと電力変換器の関係を示す。太陽光発電や風力発電等の持続可能エネルギーや、その発電した電力を利用する電気自動車等の増加に伴って、これらに利用される電力変換器の使用台数も増加する。このように、持続可能な社会を支えるキーコンポーネントとして電力変換器の重要性が高まっている。

1.1.2 電力変換器の課題

持続可能な社会を支えるキーコンポーネントとしての電力変換器の課題として、高効率化、高パワー密度化、高信頼化についてその意義と現状、今後の課題を述べる。

高効率化

電力変換器の台数の増加に伴って、個々の電力変換器がエネルギー消費全体に与えるインパクトが大きくなるため、電力変換器の高効率化の重要性がより高まっている。電力変

換器の高効率化は、主にパワー半導体の進化が牽引してきた。電力変換器に用いるパワー半導体には、従来、シリコン (Si) を材料とした MOSFET や GTO (gate turn-off thyristor), IGBT が用いられてきた^{(10)~(13)}。Si を用いたパワー半導体の高効率化に向けた開発は続けられているが⁽¹⁴⁾⁽¹⁵⁾、近年、さらなる高効率化を実現するために、ワイドバンドギャップ半導体を材料とするパワー半導体が注目されている⁽¹⁶⁾⁽¹⁷⁾。太陽光発電や鉄道車両、電気自動車等の大容量向けには炭化ケイ素 (SiC) を用いた MOSFET が実用化されている^{(18)~(21)}。また、低電圧、高周波数の用途には窒化ガリウム (GaN) の HEMT (High electron mobility transistor) が開発され⁽²²⁾、さらに近年、安価な基板を用いることで低コスト化が期待される酸化ガリウム (Ga₂O₃) も注目を集めている⁽²³⁾⁽²⁴⁾。このようなパワー半導体の進化により、電力変換器の高効率化が期待される。

高パワー密度化

太陽光発電や電気自動車等のさまざまなシステムに電力変換器が組み込まれるように、小形で大出力、すなわち高パワー密度化が求められている。例えば、電力系統や交流電車向けに商用周波トランスを小形の電力変換器に置き換える「SST (Solid-state transformer)」が提案されている⁽²⁵⁾⁽²⁶⁾。また、電気自動車向けには、インバータを高パワー密度化することでモータと一体化し、さらにこれらをホイール内に配置する「インホイールモータ」が研究されている^{(27)~(29)}。電力変換器の体積で主要な部品のひとつは、ヒートシンクやヒートパイプ等の冷却器である⁽³⁰⁾。冷却器の小型化には、パワーモジュールの放熱性能の向上やパワー半導体自体の発熱量低減が有効である。パワーモジュールの放熱性向上に関しては、自動車向けに両面直接冷却構造を採用することで、インバータのパワー密度を 70% 向上したことが報告されている⁽³¹⁾。パワー半導体自体の発熱量低減は、すなわちパワー半導体の損失低減であり、これまでの Si IGBT 等の性能向上に加え、SiC 等のワイドバンドギャップ半導体の適用による低損失化が冷却器小型化にも有効である。このようなパワー半導体、パワーモジュールの性能向上に牽引されて、電力変換器のパワー密度は 40 年で 3 桁向上してきた⁽³²⁾。今後、さらなる冷却器の小型化のためにパワー半導体の損失を低減するには、パワー半導体やパワーモジュールのみならず、回路実装の改善が不可欠であ

る。具体的には、スイッチング動作に影響を与える DC リンクキャパシタとパワー半導体の間の寄生インダクタンスの低減が必要である⁽³³⁾。そのために、近年、各相レグにパワーモジュールの直近に DC リンクキャパシタを持つレグユニットを用いた回路実装構成の検討が進められている⁽³⁴⁾⁽³⁵⁾。さらに、このレグユニットをモータ直近に配置することでモータ・インバータ一体化システムを実現することが電気自動車向けに検討されている⁽³⁶⁾⁽³⁷⁾。

冷却器とともにインバータの中で大きな体積を占めるのがインダクタ、キャパシタ等の受動素子である⁽³⁰⁾。インダクタについては、小型化のために電力変換器における損失評価手法の開発が進められている^{(38)~(40)}。しかしながら、電気自動車向けインバータ等の分野では大きな体積のインダクタは使われず、受動素子で大きな体積を持つのはキャパシタであり、インバータの 35% を占める⁽⁴¹⁾⁽⁴²⁾。これにより、今後さらなる高パワー密度化を進めるには、キャパシタの体積低減が必要である。

高信頼化

持続可能エネルギーへのアクセスを電力変換器が支えるためには、その信頼性の維持が不可欠である。例えば、3.7 MV 太陽光発電システムの 5 年間の稼働では、予定外のメンテナンスイベントのうちの 37% をインバータが占めるとの報告がある。⁽⁴³⁾⁽⁴⁴⁾ その太陽光発電用インバータでは、故障箇所の分布は半導体が 21%、キャパシタが 30% となっている⁽⁴⁴⁾⁽⁴⁵⁾。パワーモジュールでは、封止材料の改善や⁽⁴⁶⁾、パワー半導体チップの接合を従来のはんだから焼結金属にすることで⁽⁴⁷⁾ 信頼性の向上が図られている。キャパシタに関しては、電解質が使われていることが信頼性と寿命の制約になっている電解キャパシタ⁽⁴⁸⁾からフィルムキャパシタへの置き換えが進んでいるが⁽⁴⁹⁾、電力変換器に広く使われるポリプロピレンのフィルムキャパシタの使用環境温度の上限が 105°C で、他の部品より耐熱性が低い。さらにインバータ回路のスイッチングに起因するリップル電流による自己発熱は、より厳しく信頼性と寿命を制限する⁽⁵⁰⁾。これにより、DC リンクキャパシタの高信頼化が重要となる。

1.1.3 キャパシタと回路実装

これまで述べたように、電力変換器がこれからの持続可能な社会を支えるには、高効率化、高パワー密度化、高信頼化を進めることが不可欠である。この中で高効率化については、パワー半導体単体の進歩に牽引され、今後も SiC 等の低損失なパワー半導体を活用することで着実な効率向上が期待される。電力変換器全体では、高パワー密度化と高信頼化が今後の注目すべき課題と考える。高パワー密度化と高信頼化は、電力変換器の主要部品であるパワー半導体と受動素子の個々の進歩、そしてこれらをつなぐ回路実装との協調が重要になってくる。ここで回路実装とは、回路部品どうしを接続する配線、バスバーやそれらの位置関係のことを言う。パワー半導体と回路実装の関係については、これまでに多くの検討がなされている。一方、キャパシタと回路実装の関係についてはまだ十分に検討されているとは言えない。特に、今後、スイッチング周波数が向上していくと回路実装における寄生素子の影響が大きくなり、キャパシタの動作に影響することが懸念される。

先に述べたように、パワー半導体の性能を十分引き出すことのできる回路実装として、レグユニット構成が検討されている。本構成は、DC リンクキャパシタとパワー半導体間の寄生インダクタンスを小さくできるという特徴を持つ。しかしながら、レグユニット間に寄生インダクタンスが存在するため、DC リンクキャパシタとの間に共振回路を形成し、この共振周波数とスイッチング周波数が近接すると大きな共振電流がキャパシタに流れることが懸念される。キャパシタに流れるリップル電流の増加は、キャパシタに必要な体積の増加あるいは信頼性の低下を招く⁽⁴⁴⁾⁽⁵¹⁾。したがって、実際の回路実装を考慮したリップル電流の定量化と、それに基づく低減方法の提案が必要である。

1.2 研究対象と研究目的

本研究の対象は、電力変換器の DC リンクキャパシタ回路実装である。電力変換器が数 kW 以下の小容量の場合は、各部品が小さくレイアウトの自由度が高いため、寄生インダクタンス等の課題を回避可能と考え、本研究の対象外とした。その一方、数 kW 以上の

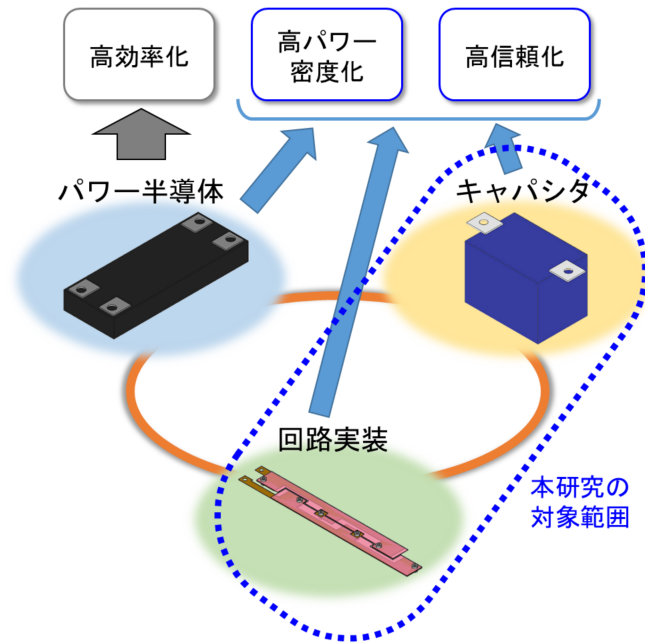


図 1.2 電力変換器の主回路部品と研究対象の関係

中・大容量の場合は、各部品が大きく、寄生インダクタンス低減等の回路実装に制約となる。また、先に述べたレグユニット構成では、寄生インダクタンスの低減がより重要となる。そこで、数 kW 以上の中・大容量のレグユニット構成によるインバータを本研究の対象とする電力変換器とした。図 1.2 に、インバータの主回路部品と研究対象の関係を示す。電力変換器の高効率化，高パワー密度化，高信頼化という性能指標に対して，これまではパワー半導体の進歩が牽引してきた。パワー半導体に関する高効率化，高パワー密度化，高信頼化が進むに従い，DC リンクキャパシタの重要性が高まっているため，本研究では，インバータにおける DC リンクキャパシタと回路実装の関係を対象とする。なお，電力変換器の受動素子としてはキャパシタの他にインダクタやトランスが挙げられるが，電気自動車向け等のシンプルなインバータ回路ではインダクタやトランスは使用されないため，これらは本研究の対象外とした。また，主回路の実装に特化して議論するため，ゲート駆動回路と制御回路も本研究の対象外である。

本研究の最終的な目的は，電力変換器における DC リンクキャパシタ回路実装の高信頼

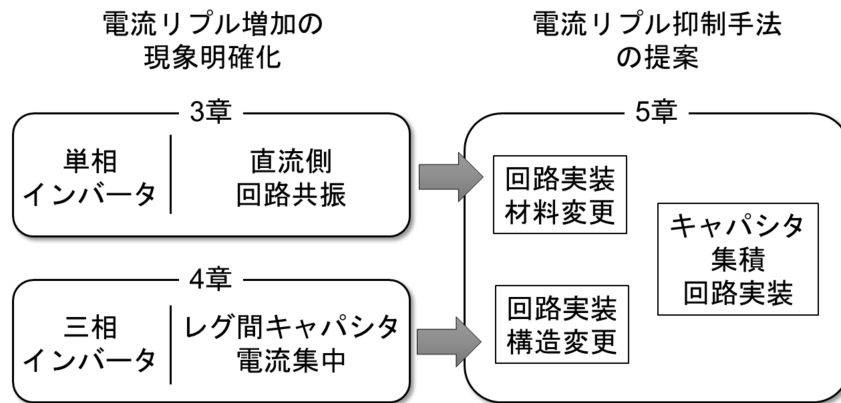


図 1.3 本論文の構成

化，高パワー密度化を実現することである。リップル電流が DC リンクキャパシタの体積，信頼性に大きく影響することから，リップル電流の増加原理を解析し，その抑制法を提案する。本論文では，まず，ハーフブリッジモジュールごとに DC リンクキャパシタを持つレグユニットを用いた单相フルブリッジインバータにおいて，キャパシタ電流の増加原理を解明する。等価回路解析と実験検証により，スイッチング周波数と直流側回路（レグユニットの直流側とレグユニット間の直流側配線により構成される回路）の共振周波数との関係により共振現象が起こり，キャパシタ電流が増加することを示す。次に，三相インバータにおいて，レグ間キャパシタ電流集中の原理を解明する。解析と実験検証により，直流側共振によってレグ間にキャパシタ電流集中が起こることを示す。さらに，リップル電流増加とレグ間キャパシタ電流集中の抑制手法を提案する。

1.3 論文構成

図 1.3 に本論文の構成を示す。本論文では DC リンクキャパシタのリップル電流に着目し，その増加を引き起こす直流側回路共振とレグ間キャパシタ電流集中の現象を解明する。さらに，リップル電流抑制手法として，回路実装の材料変更，構造変更とキャパシタ集積回路実装の 3 つの異なるアプローチを提案する。

第 1 章は，研究背景および電力変換器の性能向上における課題，本研究の目的および論

文構成について述べる。

第2章は、DC リンクキャパシタとその回路実装の技術動向を述べる。特にリップル電流がキャパシタの体積と信頼性に及ぼす影響について述べ、従来のリップル電流低減方法を説明する。さらに、DC リンクキャパシタの回路実装構成を比較し、相レグごとに DC リンクキャパシタを持つレグユニット構成が、パワー半導体と DC リンクキャパシタの間の寄生インダクタンスを小さくできる点で SiC パワーデバイスを用いた高速スイッチングには優位であることを示す。

第3章は、レグユニットにより構成される単相フルブリッジインバータを対象に、リップル電流増加につながる共振現象の原理を解明する。DC リンクキャパシタと寄生インダクタンスの間を流れる共振電流の等価回路解析により、スイッチング周波数の奇数次高調波と共振周波数が近づくとキャパシタ電流が増加することを明らかにする。300 V, 3.7 A の単相フルブリッジインバータを設計・製作し、直流側回路の共振現象を実証した。さらに、共振現象による電流増加を回避するための直流側回路の設計条件を示す。

第4章は、レグユニットにより構成される三相インバータを対象に、共振に起因するレグ間のキャパシタ電流集中の原理を解明する。各レグの直列方向とレグ間のそれぞれに存在する寄生インダクタンスを考慮した等価回路解析により、レグ間にキャパシタ電流集中が起こることを示す。300 V, 4.6 A の三相インバータを設計・製作し、レグ間の寄生インダクタンスが大きい条件では、スイッチング周波数と共振周波数が近づくと最大 3.0 倍の電流集中が起こることを実証した。

第5章は、DC リンクキャパシタのリップル電流増加につながる共振およびレグ間電流集中の対策として、3つの手法を提案する。1つ目は、レグ間を接続するバスバーの材料を変更することで、共振回路内の抵抗成分を増加させて電流増加を抑制する方法である。実験では抵抗率の大きいグラファイトを、レグ間を接続するバスバーの材料に用いることで、銅を用いたバスバーと比較して 300 V, 3.7 A 単相フルブリッジインバータのキャパシタ電流を 35% 低減できることを確認した。また、300V, 4.6 A 三相インバータの実験では、レグ間のキャパシタ電流集中を 56% 低減できることを確認した。2つ目は、レグ間

を接続するバスバーの構造を変更することで、レグ間のキャパシタ電流集中を抑制する方法である。実験では直流側をデルタ結線するバスバー構造にすることで、300V, 4.6 A 三相インバータのレグ間キャパシタ電流集中を 62% 低減できることを確認した。3つ目は、バスバーにキャパシタを集積する方法である。チタン酸バリウム (BaTiO_3) のセラミック板を挟み込んだバスバーを製作し、実験により 300 V, 4.1 A 単相フルブリッジインバータの動作を確認した。

第 6 章は、本研究の成果をまとめ、今後の検討課題について述べる。

第2章

DC リンクキャパシタと回路実装の技術動向

本章では、DC リンクキャパシタとその回路実装の技術動向について述べる。まず、DC リンクキャパシタに用いられるキャパシタの種類と特性を示し、体積と信頼性に対するキャパシタンスと定格電流の関係を明確にする。次に、DC リンクキャパシタの仕様とインバータ回路における制約条件について説明する。DC リンクキャパシタの電圧・電流リプルのこれまで報告されてきた低減法について説明し、それらの方法では回路内の寄生素子の考慮が不十分であることを指摘する。実際の回路実装構成として、一括キャパシタ構成とレグユニット構成に分類し比較する。レグユニット構成が、パワーモジュールと DC リンクキャパシタ間の寄生インダクタンスを小さくできるため、SiC デバイス等の高速スイッチングに向いている一方、直流側回路の共振が懸念されることを述べる。最後に、これら技術動向を踏まえた本研究の位置づけを明確にする。

2.1 DC リンクキャパシタに用いられるキャパシタの種類と特性

2.1.1 DC リンクキャパシタに用いられるキャパシタの種類

電力変換器には、一般的に次の3種類のキャパシタが広く用いられている⁽⁵¹⁾。

(1) アルミニウム電解キャパシタ⁽⁴⁸⁾

アルミニウム酸化皮膜 (Al_2O_3) を誘電体として用いたキャパシタ。液状の電解質を持つ。

(2) 蒸着電極形ポリプロピレンフィルムキャパシタ⁽⁵²⁾

ポリプロピレン (PP) フィルムを誘電体として用いたキャパシタ。フィルムに金属を蒸着させて電極を形成する。

(3) 積層セラミックキャパシタ⁽⁵³⁾

セラミックの誘電体層と内部電極を多層積層したキャパシタ。

(1) は電解キャパシタ, (2) はフィルムキャパシタ, (3) はセラミックキャパシタとも呼ばれる。大きなエネルギーの蓄積が必要な分野では, 電解キャパシタが用いられる。しかしながら, 電気自動車や鉄道車両等の使用温度の高い分野では, 高温環境下での寿命低下が著しい電解キャパシタ⁽⁴⁸⁾⁽⁵⁴⁾に代わって, フィルムキャパシタが用いられる⁽⁴⁹⁾。また, 現状では 1 素子のキャパシタンスが小さいものの, 容量密度の高さからセラミックキャパシタの採用も期待されている⁽⁵⁵⁾。

2.1.2 キャパシタの体積と定格電流

DC リンクキャパシタへの要求性能がキャパシタ体積に与える影響を検討するため, 各社のデータシートをもとにキャパシタの体積とキャパシタンス, 定格電流の関係を整理する。

電解キャパシタ

図 2.1 に, 電解キャパシタの体積とキャパシタンスの関係を, 図 2.2 に, 電解キャパシタの体積と定格電流の関係をそれぞれ示す^{(56)~(58)}。図 2.2(a) に示すように, 定格電圧や前提となる使用環境, ケース形状等により違いはあるものの, どの場合でも体積はキャパシタンスに比例している。定格電流についても, 図 2.2(b) に示すように, 体積と比例関係にある。例えば, 定格電圧 500 V の製品で, 単位体積あたりのキャパシタンスは $7\mu\text{F}/\text{cm}^3$ と大きい一方, 単位体積あたりの定格電流は $0.016\text{ A}/\text{cm}^3$ 以下で小さい。図 2.2(b) は周波数 120 Hz でのデータシート値であるが, リプル電流の周波数が高い場合, 定格電流はさらに小さくなる。

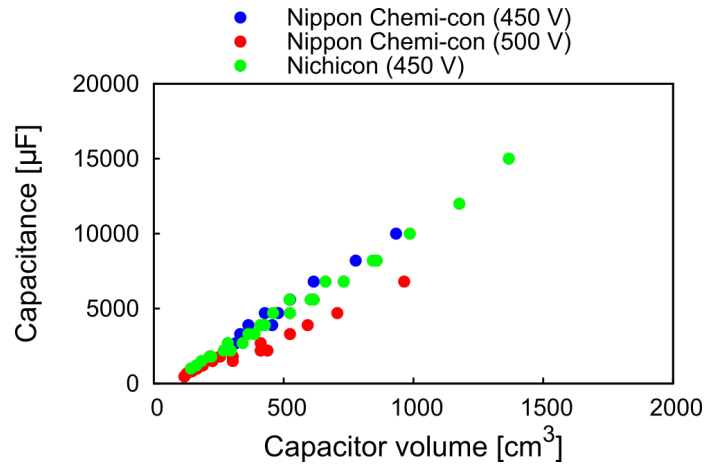


図 2.1 電解キャパシタの体積とキャパシタンスの関係^{(56)~(58)}

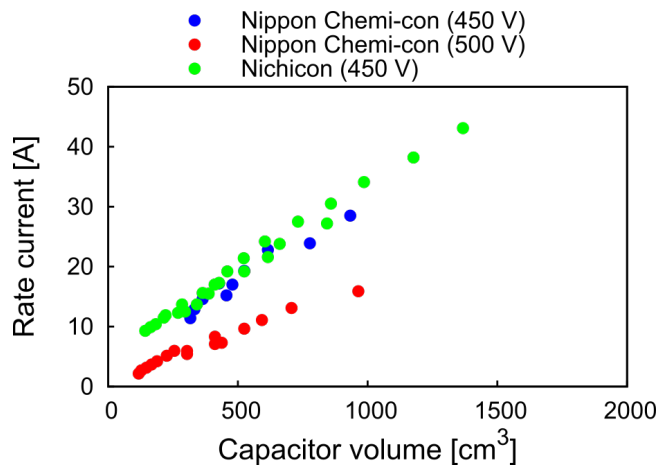


図 2.2 電解キャパシタの体積と定格電流の関係^{(56)~(58)}

フィルムキャパシタ

図 2.3 に、フィルムキャパシタの体積とキャパシタンスの関係を、図 2.4 に、フィルムキャパシタの体積と定格電流の関係をそれぞれ示す^{(59)~(61)}。電解キャパシタの場合と同様に、フィルムキャパシタのキャパシタンス、定格電流は体積に比例する。例えば、定格電圧 500 V の製品で、単位体積あたりのキャパシタンスは $0.8 \mu\text{F}/\text{cm}^3$ で電解キャパシタと比較すると小さいが、単位体積あたりの定格電流は $0.18 \text{ A}/\text{cm}^3$ で電解キャパシタの 10

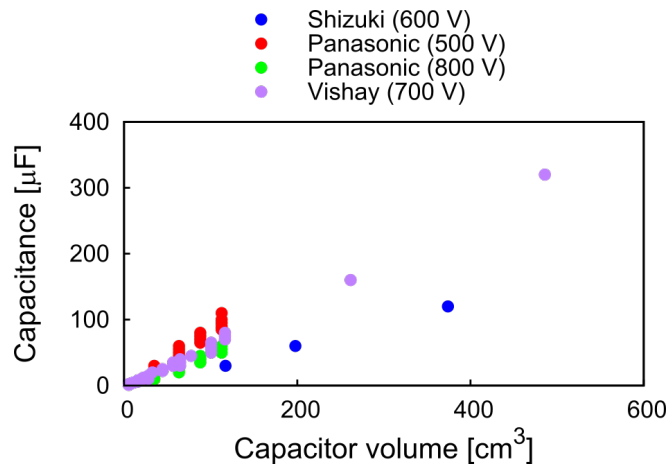


図 2.3 フィルムキャパシタの体積とキャパシタンスの関係^{(59)~(61)}

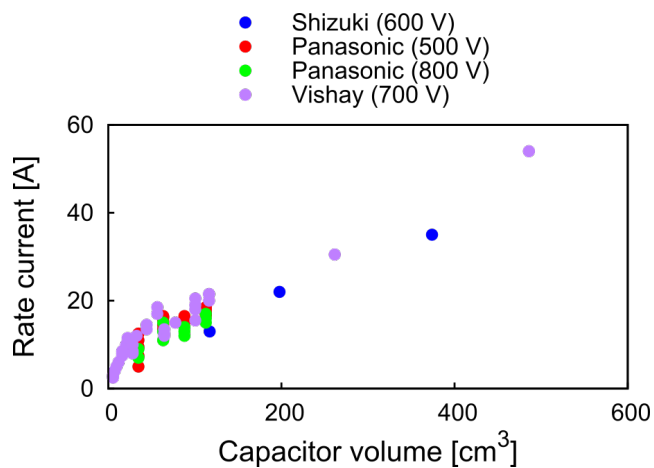
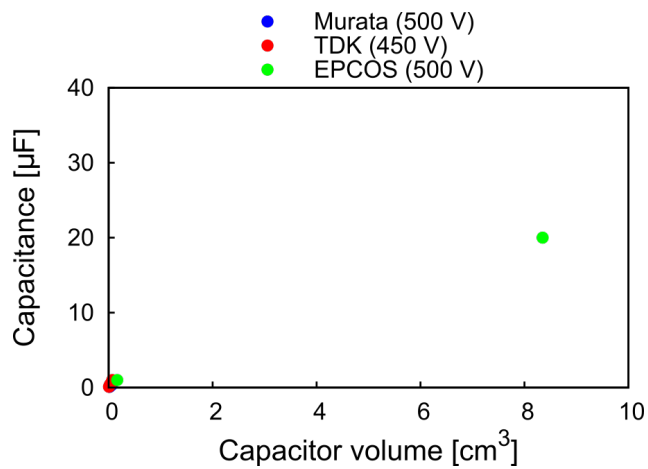


図 2.4 フィルムキャパシタの体積と定格電流の関係^{(59)~(61)}

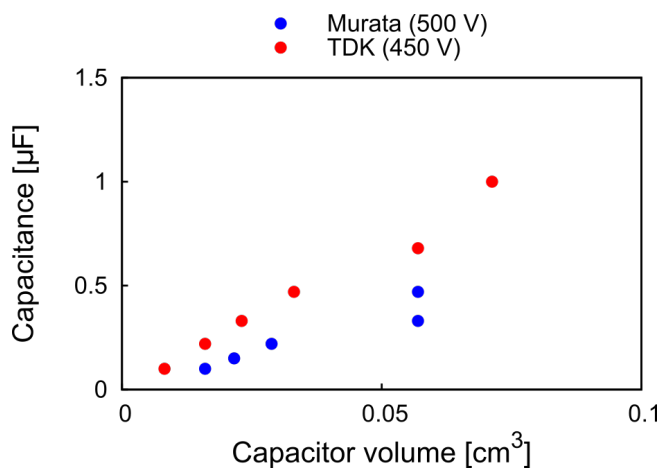
倍以上大きい。

セラミックキャパシタ

図 2.5(a), (b) に、セラミックキャパシタの体積とキャパシタンスの関係を、図 2.6(a), (b) に、セラミックキャパシタの体積と定格電流の関係をそれぞれ示す^{(62)~(66)}。セラミックキャパシタは定格電流を規定していない場合があるが、自己発熱がメーカー推奨の 20 K 以内⁽⁶⁷⁾ になるようなリップル電流を、メーカーが提供するシミュレータ⁽⁶⁶⁾ で計算した。リップル



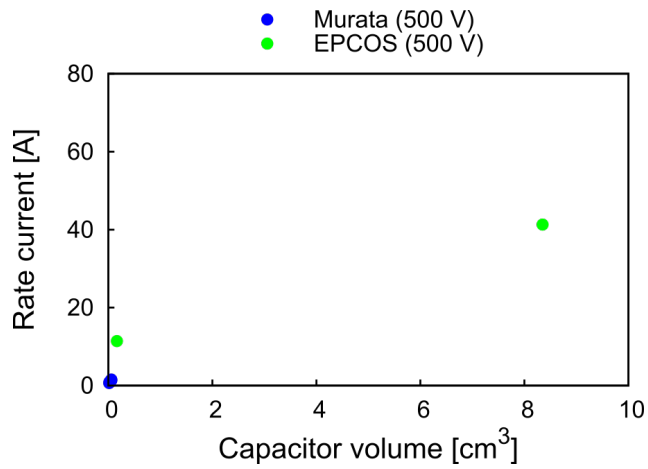
(a) 全体



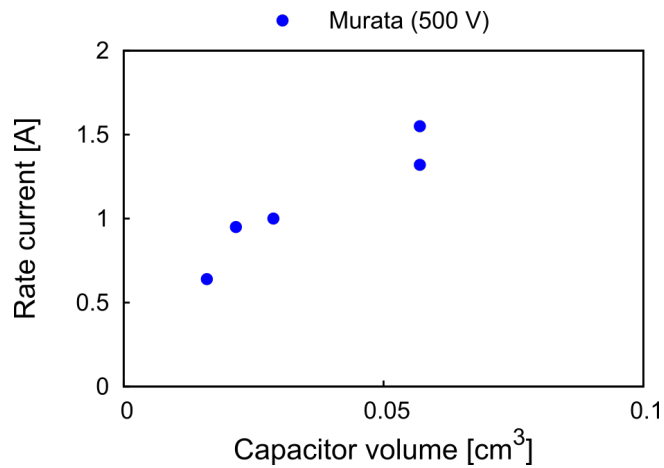
(b) 拡大

図 2.5 セラミックキャパシタの体積とキャパシタンスの関係^{(62)~(65)}

電流の周波数は 100 kHz とした。セラミックキャパシタはこれまで小さいキャパシタンスの製品のみであったが、近年、インバータ向けに大きいキャパシタンスの製品が発表されている⁽⁶⁴⁾⁽⁶⁵⁾。この定格電圧 500 V の製品では、単位体積あたりのキャパシタンスは $2.4 \mu\text{F}/\text{cm}^3$ 、単位体積あたりの定格電流は $4.9 \text{ A}/\text{cm}^3$ であり、ともにフィルムキャパシタよりも大きい。



(a) 全体



(b) 拡大

図 2.6 セラミックキャパシタの体積と定格電流の関係^{(64)~(66)}

2.1.3 キャパシタの信頼性

電解キャパシタ

電解キャパシタは、製造を完了した時点から電解質の蒸発が進み、キャパシタンスまたは損失角の正接が規格値から外れた段階で磨耗故障による寿命に至る。通常の DC リンクキャパシタとしての仕様では、温度とリプル電流による発熱が寿命を大きく決める要素である。寿命を決める電解質の蒸散速度と温度の関係は、アレニウス則に従い、近似的に次

式で表される⁽⁴⁸⁾。

$$\frac{\tau_2}{\tau_1} = B_T \frac{T_2 - T_1}{10}. \quad (2.1)$$

ここで、 τ_1 は状態 1 での寿命、 τ_2 は状態 2 での寿命、 B_T は温度加速係数であり、60～95°C では約 2 となる。また、電解キャパシタは他のキャパシタと比べ損失が大きく、リップル電流による自己発熱が温度上昇を伴い、寿命に大きな影響を与える。自己温度上昇 ΔT は次式で表される。

$$\Delta T = \frac{1}{\beta S} I_C^2 R_{ES}. \quad (2.2)$$

ここで、 β は放熱係数、 S はキャパシタの表面積、 I_C はリップル電流、 R_{ES} は等価直列抵抗 (Equivalent series resistance, ESR) である。 ΔT は製品ごとに定められた限界値がある。一例として、周囲温度 85°C のとき、 ΔT 限界値は 15 K とされている。

フィルムキャパシタ

フィルムキャパシタには電解質が使われていないため、電解キャパシタのように磨耗故障による寿命の概念がない。しかしながら、フィルムキャパシタの故障率とストレスとの関係には、一般に経験則があり、次に示す寿命加速式と呼ばれる実験式で表される⁽⁶⁸⁾。

$$\frac{\lambda_2}{\lambda_1} = \frac{\tau_2}{\tau_1} = \left(\frac{V_1}{V_2} \right)^n 2^{\frac{T_2 - T_1}{\theta}}. \quad (2.3)$$

ここで、 λ_1 は状態 1 での故障率、 λ_2 は状態 2 での故障率、 τ_1 は状態 1 での寿命、 τ_2 は状態 2 での寿命、 V_1 は状態 1 での電圧、 V_2 は状態 2 での電圧、 T_1 は状態 1 での温度、 T_2 は状態 2 での温度、 n は電圧加速係数、 θ は温度加速係数である。キャパシタにリップル電流が流れると、(2.2) 式に示した自己発熱が発生する。(2.2) 式の自己発熱は (2.3) 式に示す劣化よりも条件的に厳しくなるため、 ΔT が 10 K 以下の範囲で使用することをメーカーは推奨している⁽⁵⁰⁾。すなわち、キャパシタの定格を超えない範囲のリップル電流で使うことが信頼性の観点から不可欠である。

セラミックキャパシタ

セラミックキャパシタはセラミックの絶縁劣化により寿命が決まり、フィルムキャパシタと同様に (2.3) 式で推測される⁽⁶⁹⁾。フィルムキャパシタは、誘電体内に部分的な絶縁破壊が生じた場合に不良箇所を切り離すセルフヒーリング機能を有し、フィルムキャパシタ全体の短絡故障を防止している⁽⁵⁰⁾。しかしながら、セラミックキャパシタは構造的にセルフヒーリング機能を持つことができないため、短絡故障に注意が必要である。一部の製品では、キャパシタ内部で 2 素子を直接接続することで短絡故障を起こりにくくしている⁽⁵⁵⁾。

リップル電流と故障率の関係

以上で述べた通り、電解キャパシタ、フィルムキャパシタ、セラミックキャパシタのどれもリップル電流が大きくなると自己発熱により故障率が上昇する。ここでは具体的に、(2.2) 式でリップル電流の自己発熱による温度上昇を計算し、(2.3) 式で故障率を求める。図 2.7 に、リップル電流と故障率の関係の計算結果を示す。ただし、 I_C はリップル電流、 I_{rate} は定格電流、 λ は I_C における故障率、 λ_{rate} は I_{rate} における故障率である。図 2.7 より、リップル電流が定格電流の 2 倍になると故障率は 8 倍になる。つまり、キャパシタが同一形状の場合、リップル電流が大きいと故障率は急激に増加する。

2.1.4 キャパシタの仕様

キャパシタの比較

これまでの検討により、各キャパシタの得失を表 2.1 にて比較する。電解キャパシタはキャパシタンス密度が大きいことが利点である。しかしながら、定格電流密度が低く、電解質の劣化が信頼性での課題となるため、電気自動車等や鉄道車両等の使用温度の高いアプリケーションでは、定格電流が大きく使用温度が高いフィルムキャパシタの採用が進んでいる⁽⁴⁹⁾。セラミックキャパシタはキャパシタンス密度、定格電流密度とも高いため将来的には有力であるが、現状は高コストが課題である⁽⁵¹⁾。

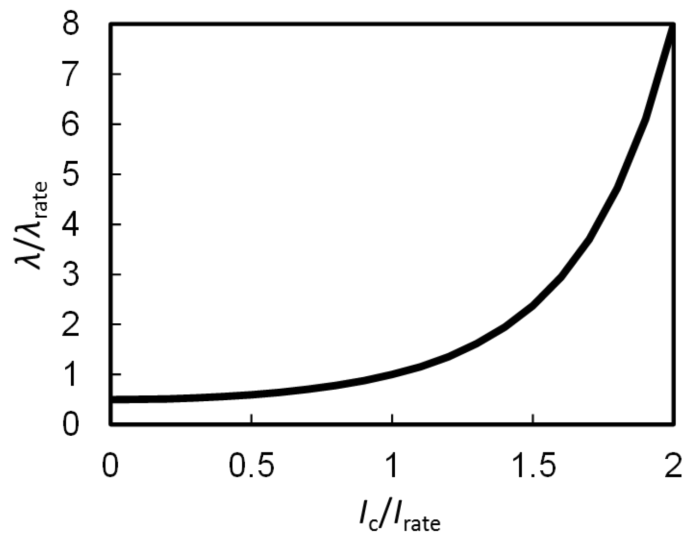


図 2.7 リプル電流と故障率の関係

表 2.1 キャパシタの比較（定格電圧 500 V）

	電解キャパシタ	フィルムキャパシタ	セラミックキャパシタ
キャパシタンス密度	高 ($7 \mu\text{F}/\text{cm}^3$)	低 ($0.8 \mu\text{F}/\text{cm}^3$)	高 ($2.4 \mu\text{F}/\text{cm}^3$)
定格電流密度	低 ($0.016 \text{ A}/\text{cm}^3$)	高 ($0.18 \sim 0.14 \text{ A}/\text{cm}^3$)	高 ($4.9 \text{ A}/\text{cm}^3$)
信頼性	電解質の劣化	フィルムの絶縁劣化	セラミックの絶縁劣化
コスト	低	中	高

キャパシタの仕様と体積・信頼性

キャパシタの体積と信頼性は、キャパシタの仕様のうち、定格電圧、キャパシタンス、定格電流によって決まる。定格電圧はキャパシタの体積、信頼性に大きく影響するが、必要な定格電圧はシステムや電力変換器の仕様によって決定されるため、本論文の対象外とする。キャパシタンスと定格電流に関しては、以上で述べた通り、キャパシタの体積は必要なキャパシタンスと定格電流によって決まり、また、同一形状ではリプル電流が大きいと故障率が増加する。したがって、必要なキャパシタンスとリプル電流の低減がキャパシタの体積低減と信頼性向上には不可欠となる。

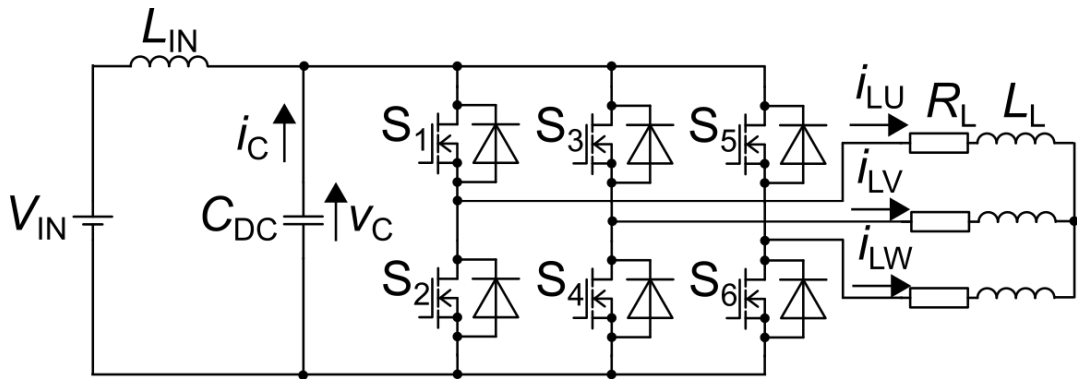


図 2.8 三相 PWM インバータの主回路構成

2.2 DC リンクキャパシタの役割と動作波形

2.2.1 DC リンクキャパシタの役割

図 2.8 に、三相 PWM インバータの主回路構成を、図 2.9 に、キャパシタの電圧・電流リップル波形をそれぞれ示す。この回路は、パワー MOSFET $S_1 \sim S_6$ 、DC リンクキャパシタ C_{DC} により構成され、直流側に配線インダクタンス L_{IN} を介して直流電源 V_{IN} が、交流側に負荷 R_L, L_L が接続されている。単相交流や三相交流を出力する PWM (Pulse width modulation) インバータにおいて、DC リンクキャパシタ C_{DC} には主に、低周波脈動の蓄積、スイッチングに起因する電圧リップルの抑制、スイッチングに起因する電流リップルの吸収、スイッチング時のサージ電圧の抑制の役割がある。このうち、スイッチング時のサージ電圧の抑制は、スナバとしての役割として、本論文では対象外とする。

図 2.10 に、DC リンクキャパシタの仕様とインバータ回路における制約条件を示す。2.1 節で述べた通り、キャパシタの体積、信頼性を決める仕様は主に、定格電圧、キャパシタンス、定格電流の 3 つである。定格電圧の制約条件は、DC リンク電圧であり、システムや回路によって決まる。キャパシタンスの制約条件は、低周波脈動とスイッチング電圧リップルの 2 つがある。低周波脈動に関しては、直流から数百 Hz までの周波数領域において、負荷急変や回生動作時の低周波脈動の蓄積に必要なキャパシタンスを選定する。ス

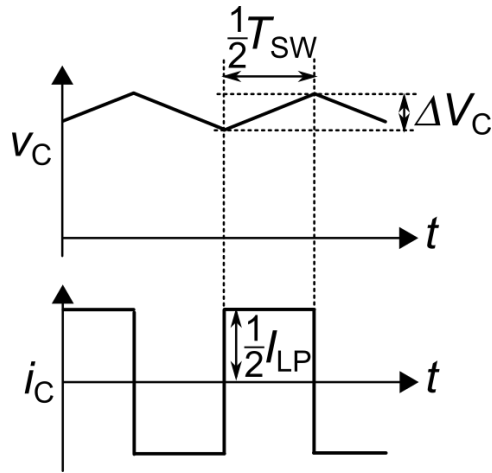


図 2.9 キャパシタの電圧・電流リップル波形

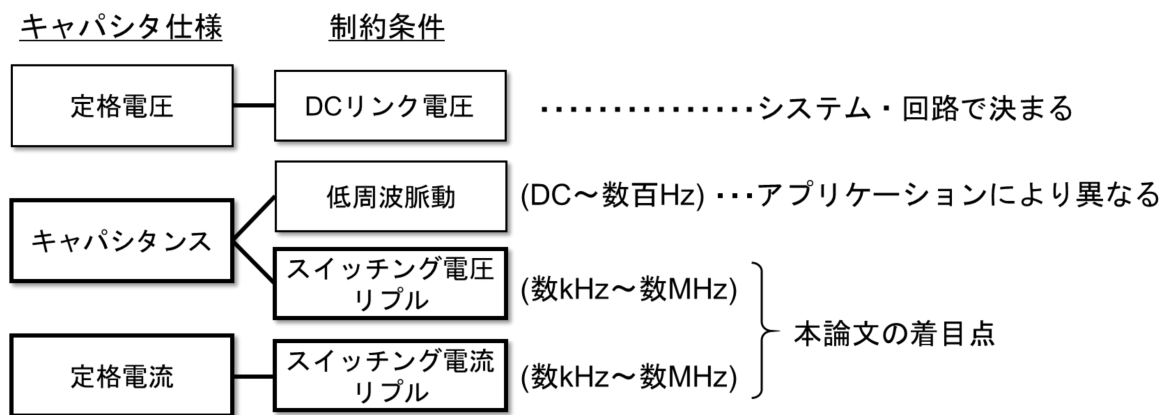


図 2.10 DC リンクキャパシタの仕様とインバータ回路における制約条件

スイッチング電圧リップルに関しては、数 kHz から数 MHz の周波数領域において、 $S_1 \sim S_6$ のスイッチングによる電圧リップルを PWM 制御や直流電圧の過電圧保護に影響しない範囲に抑制するのに必要なキャパシタンスを選定する。定格電流の制約条件は、スイッチング電流リップルである。 $S_1 \sim S_6$ のスイッチングによるリップル電流が電源側に流入しないように DC リンクキャパシタが吸収する。このリップル電流以上の定格電流を持つキャパシタを選定する。キャパシタに流れるリップル電流が定格電流を超過すると、2.1 節で述べた通り、キャパシタの故障率が増加し、寿命が低下する恐れがある。

以下、低周波脈動、スイッチング電圧リップル、スイッチング電流リップルの制約条件について詳細に述べる。

2.2.2 低周波脈動の蓄積に必要なキャパシタンスの決定

DC リンクキャパシタには、キャパシタンス（静電容量）と電圧の二乗の積の形 ($\frac{1}{2}C_{DC}V_C^2$) でエネルギーが蓄積される。一般に、電圧はバッテリー電圧や系統電圧等のシステム仕様により決まるため、必要な低周波脈動のエネルギー蓄積量に合わせてキャパシタンスが決定される。必要なエネルギー蓄積量を定める要因は、製品分野ごとに異なる。モータドライブでは、負荷急変時に DC リンク電圧の変動幅が規定値を超えないようにキャパシタンスが決まる。文献(70)には、負荷急変時の制御安定性に着目した DC リンクキャパシタの最小キャパシタンス決定手法が報告されている。また、モータから DC リンク側に電力を送る回生中にインバータが緊急停止すると、回生のエネルギーが DC リンクキャパシタに流れる。これにより DC リンク電圧が規定値以上に上昇しないようにキャパシタンスが設計される。単相インバータでは、出力電力が出力周波数の 2 倍周波数で脈動するため、この脈動電力を DC リンクから供給する必要がある。

負荷急変や回生時の電圧変動に対して、それを抑制する制御方式が提案されている⁽⁷¹⁾⁽⁷²⁾。単相インバータの脈動電力に対しては、DC リンクキャパシタ以外にエネルギーを蓄積するパワーデカップリング方式が提案されている^{(73)~(75)}。これらにより、小さいキャパシタンスの DC リンクキャパシタが広く用いられるようになってきた。また、電気自動車のインバータでは、直流電源 V_{IN} として充放電サイクル耐量に優れるリチウムイオン電池を用いることで、エネルギー蓄積の役割をリチウムイオン電池が担うことが可能になっている⁽⁷⁶⁾⁽⁷⁷⁾。そこで本研究では、数 kW 以上のインバータ回路で数十~数百 μF 以下の比較的小さいキャパシタンスを対象とする。

2.2.3 電圧リップル抑制に必要なキャパシタンスの決定

2.2.2 節で述べた負荷急変等の低周波脈動の蓄積としての役割の他に、パワー半導体のスイッチングに伴う電圧リップルを抑制する点においても必要なキャパシタンスは決まる。図 2.11(a), (b) に、図 2.8 の回路における DC リンク電圧 v_C 、DC リンクキャパシタ電流 i_C 、負荷電流 i_{LU} , i_{LV} , i_{LW} のシミュレーション波形を示す。 $V_{IN} = 300\text{ V}$ 、負荷電流実効値 $I_L = 4.6\text{ A}$ 、変調率 $M = 0.9$ 、力率 $\cos \phi = 0.77$ とした。スイッチング周波数 f_{SW} は、図 2.11(a) では 1 kHz 、図 2.11(b) では 2 kHz とした。図 2.11(a), (b) に示すように、 v_C , i_C には電圧・電流リップルが生じている。 v_C のリップル振幅は、 f_{SW} が 2 kHz の場合は 1 kHz の場合の $1/2$ となっている。一般的に、キャパシタの電圧リップルは次式で与えられる。

$$\Delta V_C = \frac{\int_{t_1}^{t_2} i_C dt}{C_{DC}}. \quad (2.4)$$

図 2.9 に示した電圧・電流リップル波形のように、(2.4) 式の積分区間 t_1, t_2 をスイッチング周期 $T_{SW}(= 1/f_{SW})$ の $1/2$ 、 I_C を負荷電流のピーク $I_{LP}(= \sqrt{2}I_L)$ の $1/2$ と仮定すると、次式のように簡略化できる⁽⁷⁸⁾⁽⁷⁹⁾。

$$\begin{aligned} \Delta V_C &= \frac{\left(\frac{1}{2}\sqrt{2}I_L\right)\left(\frac{1}{2}T_{SW}\right)}{C_{DC}} \\ &= \frac{I_L}{2\sqrt{2}C_{DC}f_{SW}}. \end{aligned} \quad (2.5)$$

(2.5) 式より、 v_C のリップル振幅 ΔV_C は、キャパシタンス C_{DC} とスイッチング周波数 f_{SW} に反比例する。すなわち、 ΔV_C を同一としたまま必要な C_{DC} を低減するには f_{SW} を向上すればよい。

2.2.4 定格電流の決定

直流電源側にスイッチングに伴うリップル電流が流入しないように、DC リンクキャパシタがリップル電流を吸収する必要がある。例えば、直流電源としてリチウムイオン電池を使用する場合、高周波のリップル電流はリチウムイオン電池の寿命低下を引き起こす⁽⁸⁰⁾。文

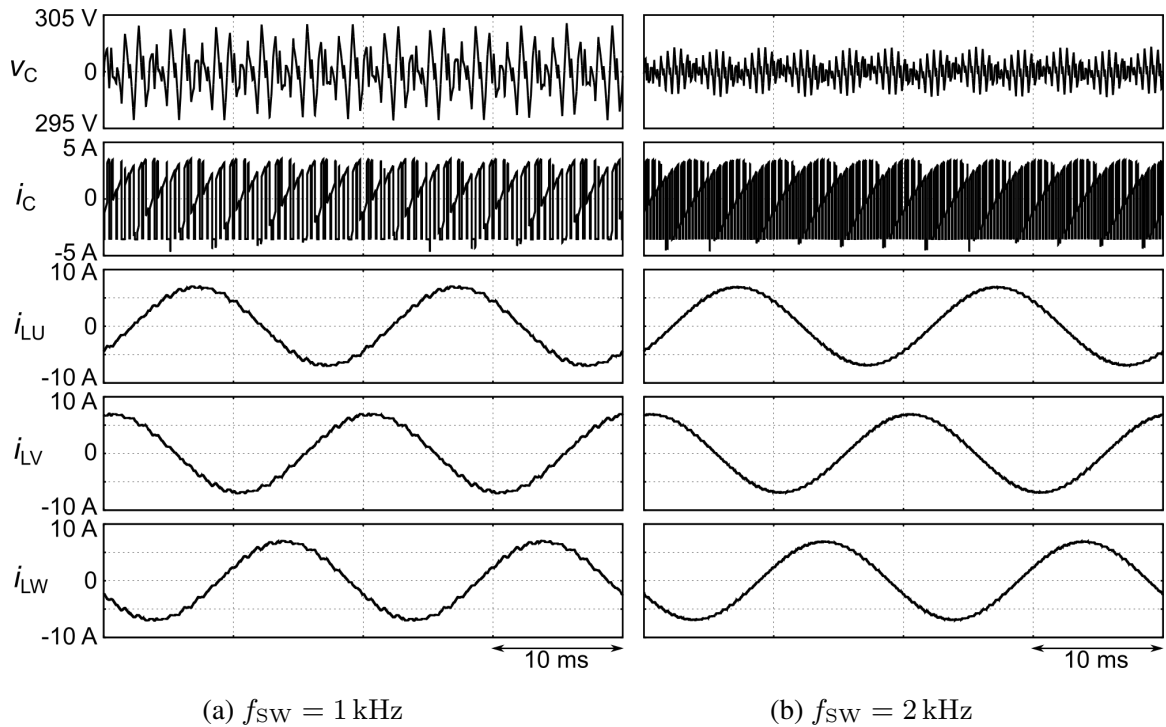


図 2.11 三相 PWM インバータ回路のシミュレーション波形

献(81)では、バッテリーのリプル電流は定格の 10% 以内とすることを基準値としている。DC リンクキャパシタに流れるリプル電流を算出し、それよりも大きな定格電流のキャパシタを選定する。図 2.12(a), (b) に、 i_C の高調波解析結果を示す。 f_{sw} が、図 2.12(a) の 1 kHz から図 2.12(b) の 2 kHz に向上することで、電流ピークの現れる周波数はシフトするものの、その電流成分の大きさは変化しない。図 2.8 の DC リンクキャパシタ電流 i_C の実効値 I_C は次式で与えられる⁽⁸²⁾⁽⁸³⁾。

$$\frac{I_C^2}{I_L^2} = \frac{M}{4\pi} \left[2\sqrt{3} + \left(8\sqrt{3} - \frac{9\pi}{2} M \right) \cos^2 \phi \right]. \quad (2.6)$$

(2.6) 式より、DC リンクキャパシタ電流の実効値 I_C は負荷電流実効値 I_L 、変調率 M 、力率 $\cos \phi$ のみに依存する。すなわち、スイッチング周波数 f_{sw} を向上することで、DC リンク電圧 v_C のリプルの振幅は小さくできるものの、DC リンクキャパシタ電流の実効値 I_C を小さくすることはできない。

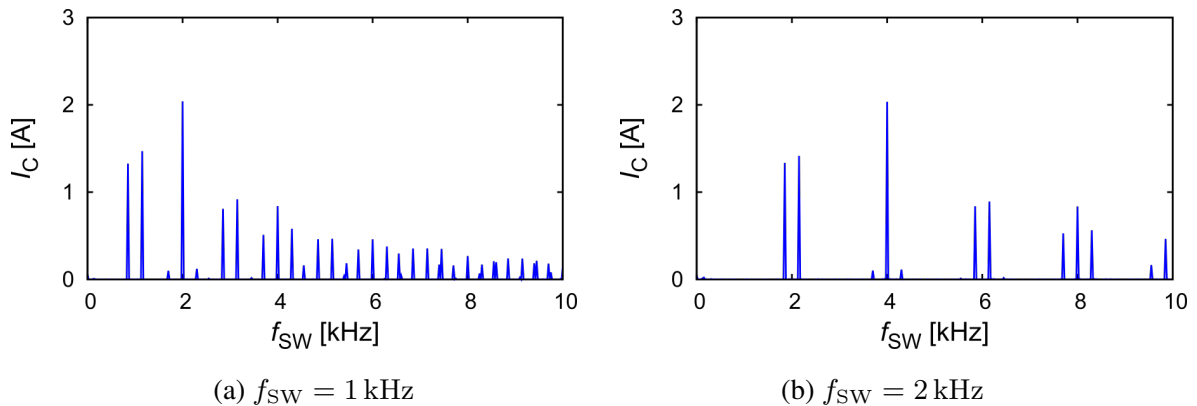


図 2.12 キャパシタ電流波形の高調波解析結果

2.3 電圧・電流リップルの低減法

2.3.1 リプル電圧の低減法

2.2.2 節で述べたように、低周波脈動の観点での DC リンクキャパシタの必要キャパシタンス低減に向けた取り組みが進められている。さらに、スイッチング周波数を向上することで、必要なキャパシタンスを低減できる。従来の自動車向けインバータのスイッチング周波数は 5~10 kHz⁽⁸⁴⁾ であった。SiC MOSFET を適用することでスイッチング周波数を 40 kHz や 100 kHz まで向上し、DC リンクキャパシタを小形化した研究事例が報告されている⁽⁴²⁾⁽⁸⁵⁾。しかしながら、必要なキャパシタンスの低減に合わせてキャパシタの体積を小さくすると定格電流が小さくなる。2.1.3 節で述べたとおり、定格電流を超えたりプル電流がキャパシタに流れると信頼性の低下を引き起こすことが懸念される。すなわち、DC リンクキャパシタの体積低減と信頼性向上を同時に実現するには、リップル電流の低減が不可欠である。

2.3.2 リプル電流の低減法

(2.6) 式に示したように、スイッチング周波数 f_{SW} を向上しても DC リンクキャパシタ電流の実効値 I_C を小さくすることはできない。そこで、回路や制御を変更することでリ

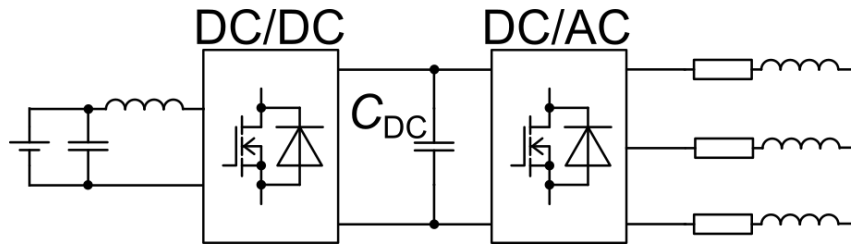


図 2.13 電力変換回路直列方式⁽⁸⁶⁾

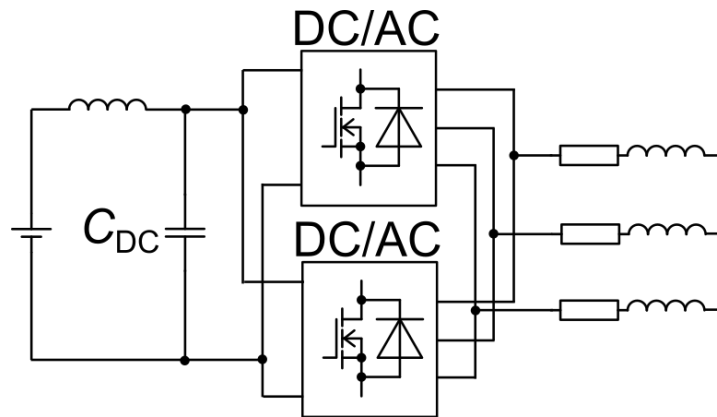


図 2.14 電力変換回路並列方式⁽⁹³⁾

プル電流を低減する手法が検討されている。2つの電力変換回路が直列に接続されているシステムでは、2つの電力変換回路を協調制御することでDCリンクキャパシタのリプル電流を低減する方式が検討されている^{(86)~(89)}。図 2.13 に、昇圧回路と三相 PWM インバータ回路が直列に接続されたシステムの構成を示す。文献(86)では、図 2.13 のシステム構成において、リプル電流実効値を 20%~40% 低減できることが報告されている。同様に、複数の電力変換回路を並列接続し、それぞれの電力変換回路のスイッチングに用いるキャリア位相をシフトすることで、DC リンクキャパシタのリプル電流を低減することができる^{(90)~(93)}。図 2.14 に、2つの三相 PWM インバータ回路が並列に接続されたシステムの構成を示す。また、文献(92)には、二重巻線モータを駆動する2つのインバータ回路のキャリア位相をシフトすることでリプル電流を低減する方式が報告されている。

PWM 制御のパルスパターンを変更することで DC リンクキャパシタのリプル電流を低

減する方式も検討されている⁽⁹⁴⁾⁽⁹⁵⁾。従来の PWM 制御と比較してリップル電流を 40% 低減した結果が報告されている⁽⁹⁵⁾。しかしながら、これらの方式には、負荷電流の高調波ひずみ (total harmonic distortion, THD) が大きくなるという欠点がある⁽⁹⁵⁾。

以上より、これまで検討されてきた DC リンクキャパシタのリップル電流低減方式は、複数の電力変換回路が必要となるか、あるいは制御を変更することで出力品質に影響するといった課題があった。さらに、これらの方式は、理想的な回路を前提としており、回路内の寄生素子が十分に考慮されているとは言えない。

2.4 DC リンクキャパシタの回路実装構成

2.2 節では、典型的な PWM インバータの回路構成における DC リンクキャパシタの役割を述べた。本節では、DC リンクキャパシタの実際の回路実装について述べる。本論文で回路実装とは、図 2.15 に例を示すようなパワーモジュール、キャパシタの配置やそれぞれを接続するバスバーの形状のことを言う。ここでは、パワーモジュール、キャパシタの内部やバスバーの寄生素子（寄生インダクタンス、寄生抵抗）も考慮する。最初に、インバータの主回路を構成するパワーモジュールおよび DC リンクキャパシタの構成・種類について述べ、次に、回路実装方式を比較する。

2.4.1 一括キャパシタ構成

図 2.16(a) に、インバータ回路に 1 つの DC リンクキャパシタを持つ三相インバータの主回路構成を示す。本論文では、この構成を一括キャパシタ構成と呼ぶ。本構成は、太陽光発電用インバータ等で広く用いられている⁽⁷⁾⁽⁹⁶⁾。DC リンクキャパシタには、太陽光発電用インバータ等で必要な大きなキャパシタンスを確保するために、電解キャパシタを用いることが多い。図 2.16(a) に示すように、DC リンクキャパシタ C に直列に ESR r 、パワーモジュールと C の間に寄生インダクタンス L_{Sa} が存在する。本構成では、 L_{Sa} がサージ電圧やスイッチング損失に影響を与えるため⁽³³⁾⁽⁹⁷⁾、SiC MOSFET 等の高速スイッチングには不向きである。

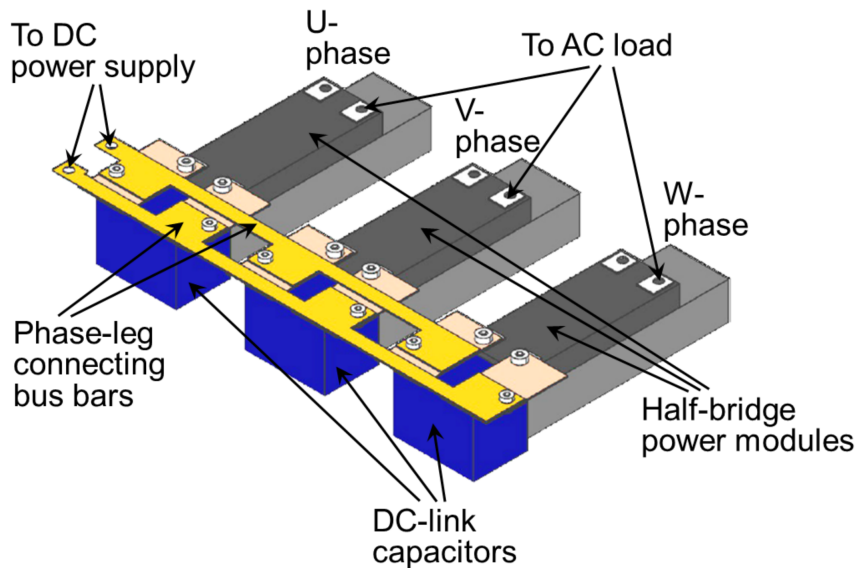


図 2.15 回路実装の例

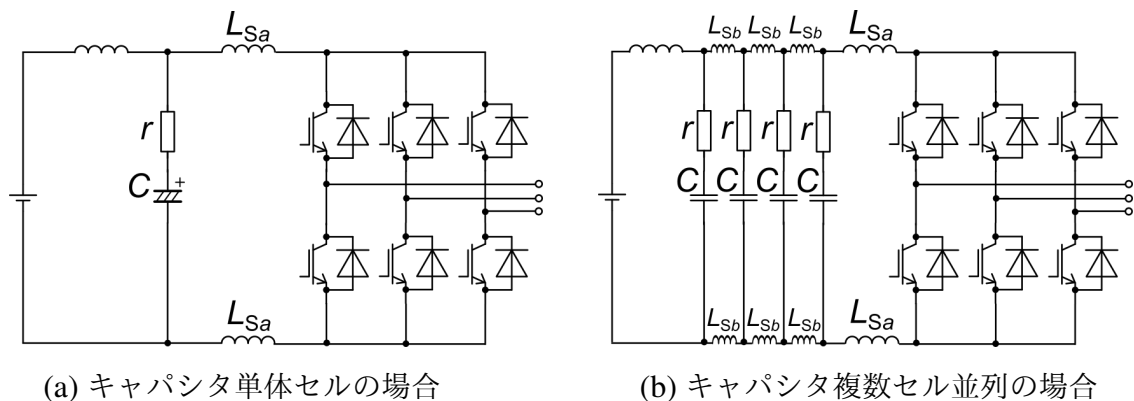


図 2.16 一括キャパシタ構成

鉄道車両等の大きなキャパスタンスを必要としながら高温環境になる分野では、図 2.16(b) に示すようにフィルムキャパシタのセルを並列接続した構成が広く用いられている⁽⁹⁸⁾。本論文では、図 2.16(b) の構成も一括キャパシタ構成として扱う。図 2.16(a) と同様の寄生インダクタンス L_{Sa} に加え、キャパシタのセル間にも寄生インダクタンス L_{Sb} が存在するが、 L_{Sb} を小さくするために、セル間はバスバーによって接続される。

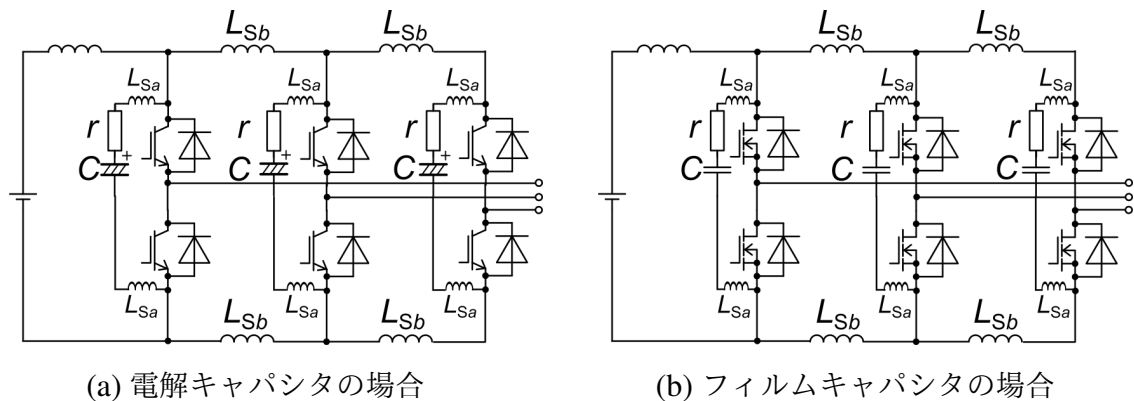


図 2.17 レグユニット構成

2.4.2 レグユニット構成

図 2.16(a), (b) に示した一括キャパシタ構成に対し、高速スイッチングへの対応や、実装自由度、メンテナンス性の向上のため、相レグごとにパワー半導体の直近に DC リンクキャパシタを配置したレグユニットが開発されている。このレグユニットを、単相の場合は 2 台、三相の場合は 3 台用いることでインバータ回路を構成する。図 2.17(a), (b) に、レグユニット構成による三相インバータの主回路構成を示す。図 2.17(a) のように、DC リンクキャパシタとして電解キャパシタを使用する例では、従来、出力の大きい AC ドライブ⁽⁹⁹⁾⁽¹⁰⁰⁾ や無停電電源装置 (Uninterruptible power supply, UPS)⁽¹⁰¹⁾ に用いられてきた。出力の大きいインバータでは、直流側を配線するバスバーが大形化するために L_{Sa} が顕著になりやすいが、本構成は各相レグに DC リンクキャパシタを配置するために L_{Sa} を小さくできる。相レグごとにユニット化して装置に実装するため実装自由度が高く、ユニットで取り外し可能なためメンテナンス性に優れることも特徴である。また、近年は、SiC MOSFET 等の高速スイッチングに対応するために、図 2.17(b) のように、DC リンクキャパシタを小形のフィルムキャパシタとしてパワーモジュールの直近に配置し、 L_{Sa} をより小さくした構造が開発されている⁽³⁴⁾⁽³⁵⁾。さらに、レグユニット 3 台をモータに取り付けることで、インバータとモータを一体化した構造が電気自動車向けに報告されている⁽³⁶⁾⁽³⁷⁾。

表 2.2 DC リンクキャパシタの回路実装構成の比較

構成	一括キャパシタ構成		レグユニット構成	
	図 2.16(a)	図 2.16(b)	図 2.17(a)	図 2.17(b)
実装自由度	低	低	高	高
キャパシタ種類	電解 キャパシタ	フィルム キャパシタ	電解 キャパシタ	フィルム キャパシタ
キャパシタンス (C)	大	中間/大	大	中間
ESR (r)	大	小	大	小
寄生インダクタンス (L_{Sa})	大	大	小	小
寄生インダクタンス (L_{Sb})	–	小	大	大
適用例	太陽光発電 ⁽⁷⁾⁽⁹⁶⁾	鉄道車両 ⁽⁹⁸⁾	AC ドライブ ⁽⁹⁹⁾⁽¹⁰⁰⁾ UPS ⁽¹⁰¹⁾	電気自動車 ⁽³⁶⁾⁽³⁷⁾

レグユニット構成は L_{Sa} は小さくできるものの、各相レグの DC リンクキャパシタ間に寄生インダクタンス L_{Sb} が存在するために、直流側回路内を還流する共振の発生が懸念される⁽¹⁰²⁾。

2.4.3 回路実装構成の比較

表 2.2 にて DC リンクキャパシタの回路実装構成を比較する。一括キャパシタ構成は、パワー半導体と DC リンクキャパシタ間の寄生インダクタンス L_{Sa} が比較的大きくなりやすい。その一方、レグユニット構成は L_{Sa} を小さくできるため、SiC MOSFET 等を用いた高速スイッチングに適していると考えられる。しかしながら、本構成にはレグユニット間に寄生インダクタンス L_{Sb} が存在する。特に、スイッチング周波数を向上させると、 L_{Sb} と DC リンクキャパシタによって構成される共振回路の共振周波数とスイッチング周波数が近接し、大きな共振電流がキャパシタに流れることが懸念される。キャパシタに流れる電流の増加は、キャパシタ体積の増加あるいは信頼性の低下を招くため、寄生インダクタンスを考慮したリップル電流の定量化とそれに基づく低減方法の提案が必要である。

2.5 本研究の位置づけ

これまでに本章で述べてきた DC リンクキャパシタおよびその回路実装の技術動向を踏まえ、本研究の位置づけを示す。

低周波脈動の蓄積に必要なキャパシタンスはアプリケーションに依存して決められていたものの、大きな低周波脈動の蓄積を必要としない電気自動車等のアプリケーションでは、抑制すべきリプル電圧によって必要なキャパシタンスが決まる。従来、SiC デバイス等を用いてスイッチング周波数を向上することで、リプル電圧の抑制に必要なキャパシタンスを低減する手法が取られてきた。その一方、キャパシタの定格電流は流れるリプル電流によって決まるが、スイッチング周波数を向上してもリプル電流は低減できない。したがって、今後、DC リンクキャパシタの体積低減と信頼性向上を両立するためには、リプル電流の低減が不可欠である。これまで、キャパシタメーカの評価でのリプル電流は正弦波を前提としていたが、インバータ回路におけるリプル波形はパルス波形となる。そこで、インバータ回路のリプル電流波形での発熱（損失）評価手法が検討されている^{(103)~(105)}。しかしながら、これらの検討は理想的なインバータ回路のリプル電流波形を前提としており、実際のインバータ回路におけるリプル電流波形の振る舞いは十分に検討されているとは言えない。キャパシタ単体の等価回路については検討が行われているが⁽¹⁰⁶⁾⁽¹⁰⁷⁾、キャパシタがインバータ回路内でどのように実装されるかがリプル電流波形の振る舞いに大きな影響を与える。リプル電流の低減についても多くの研究が行われてきたが、寄生素子の影響を考慮した研究は十分になされていないように思われる。特に近年は、高速スイッチングのために相レグごとにパワー半導体と DC リンクキャパシタを近接配置するレグユニット構成が開発されており、寄生素子の影響を考慮に入れて設計することがより重要となる。スイッチング周波数を向上させると、直流側の寄生共振回路の共振周波数とスイッチング周波数が近接し、過大な共振電流がキャパシタに流れることが懸念される。本論文の第 3 章では、レグユニット構成を持つ単相フルブリッジインバータ回路において、直流側共振の原理を解明する。さらに、三相インバータでは、直流側回路の共振に起因してレグ

間にキャパシタ電流集中が生じる懸念がある。そこで、第4章では、レグユニット構成を持つ三相インバータ回路において、直流側共振によるレグ間電流集中の原理を解明する。第5章では、直流側共振とレグ間キャパシタ電流集中の抑制手法を提案する。パワー半導体の進歩によって、インバータの信頼性と体積におけるDCリンクキャパシタの占める割合は相対的に高まっており、本研究の提案する手法がDCリンクキャパシタ回路実装の高信頼化と高パワー密度化に寄与することが期待できる。

2.6 第2章のまとめ

本章では、DCリンクキャパシタとその回路実装の技術動向について述べた。DCリンクキャパシタに用いられるキャパシタの種類と特性を示し、体積と信頼性に対するキャパシタンスと定格電流の関係を明確にした。DCリンクキャパシタの仕様とインバータ回路における制約条件について説明した。DCリンクキャパシタの電圧・電流リップルのこれまで報告されてきた低減法について説明し、それらの方法では回路内の寄生素子の考慮が不十分であることを指摘した。実際の回路実装構成として、一括キャパシタ構成とレグユニット構成に分類し比較した。レグユニット構成が、SiCデバイス等の高速スイッチングに向いている一方、直流側回路の共振が懸念されることを述べた。最後に、これら技術動向を踏まえた本研究の位置づけを明確にした。

第3章

直流側回路の共振現象の原理と検証

本章では、ハーフブリッジモジュールの直近に DC リンクキャパシタを持つレグユニットを用いた单相フルブリッジインバータ回路について、キャパシタ電流の増加につながる共振現象の原理を解明する。DC リンクキャパシタと寄生インダクタンスの間を流れる共振電流の等価回路解析により、スイッチング周波数の奇数次の高調波成分と共振周波数が近づくとキャパシタ電流が増加することを明らかにする。300 V, 3.7 A の单相フルブリッジインバータを設計・製作し、直流側回路の共振現象を実証した。さらに、共振現象による電流増加を回避するための直流側回路の設計条件を示す。

3.1 共振現象の発生原理

ハーフブリッジモジュールと DC リンクキャパシタで構成されるレグユニットを 2 台搭載した单相フルブリッジインバータ回路を対象に、直流側回路の共振について検討する。図 3.1 に、解析の対象であるレグユニット用いたフルブリッジインバータの主回路構成を示す。DC リンクキャパシタ電流を解析するために、図 3.1 のフルブリッジインバータ回路を図 3.2 に示す等価回路に変換した。実際の実装を考慮し、レグ間寄生インダクタンス L_{SUP} , L_{SVP} , L_{SUN} , L_{SVN} は等価回路に含んでいる。ここで、 C_U , C_V は各レグユニットの DC リンクキャパシタ、 R_{ESU} , R_{ESV} はこれらの等価直列抵抗 (ESR) をそれぞれ示す。 i_{S1} , i_{S3} はパワー半導体 S_1 , S_3 のドレイン電流である。図 3.3 に、 i_{S1} , i_{S3} の波形を示す。 i_U , i_V のそれぞれの周期は、 $S_1 \sim S_4$ のスイッチング周期と同じ T_{SW} ($= 1/f_{SW}$, f_{SW} はスイッチング周波数) であり、 i_{S1} のデューティ比は S_1 のスイッチングパターンと同じ D である。 i_{S1} のピーク間振幅は出力電流 I_L に等しい。スイッチング素子 $S_1 \sim S_4$ はユニ

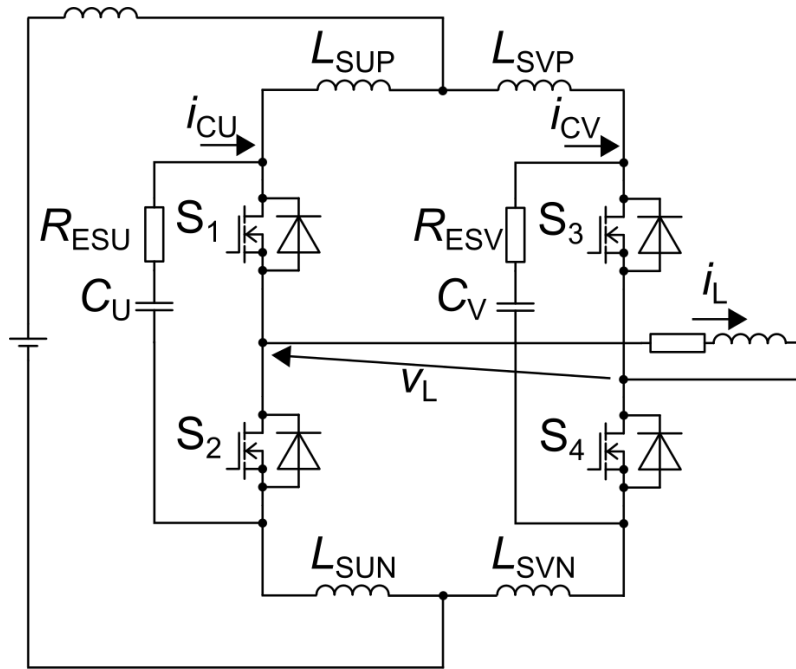


図 3.1 レグユニット用いたフルブリッジインバータの主回路構成

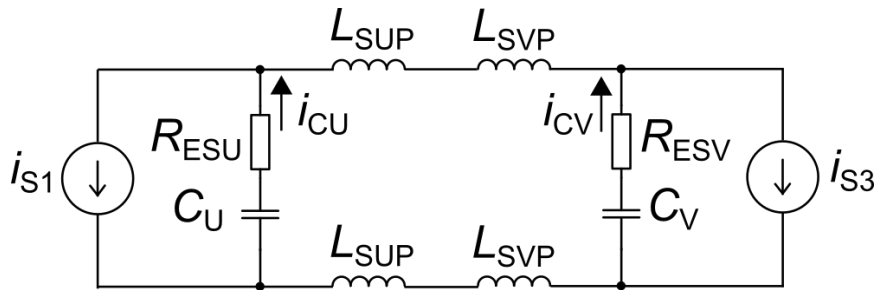


図 3.2 高周波キャパシタ電流 i_{CU} , i_{CV} に着目した等価回路

ポーラ変調で制御されるものとし、 i_{S3} は、 i_{S1} に対して位相差 180° を持つ。なお、 S_2 , S_4 のドレイン電流 i_{S2} , i_{S4} の高調波成分は、 i_{S1} , i_{S3} の高調波成分と等しくなる。

ここでは、キャパシタ電流 i_{CU} , i_{CV} を以下の場合に分けて解析する。

- 理想状態 ($L_S = 0$).
- 共振周波数がスイッチング周波数の高調波成分と近い状態

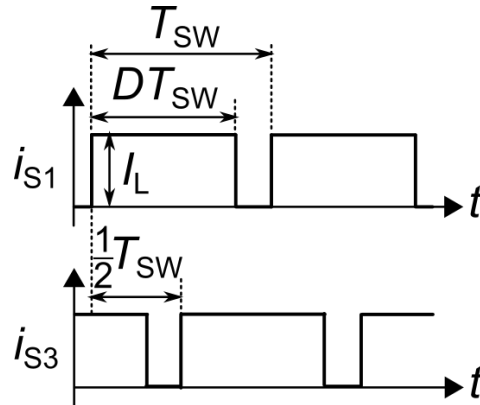


図 3.3 高周波電流 i_{S1}, i_{S3} の波形 ($D = 0.8$ の場合)

- 共振周波数とスイッチング周波数の高調波成分が十分に離れた状態

各スイッチング周期の動作を解析するために、以下ではデューティ比 D を 0.5 以上の値に固定して解析する。

3.1.1 理想状態 ($L_S = 0$)

図 3.4 に、直流側寄生インダクタンス L_S を 0 にしたときの等価回路を、図 3.5 に、等価回路内の i_{S1}, i_{S3}, i_{CU} の波形をそれぞれ示す。この条件では、 i_{S1}, i_{S3} は 180° の位相差を持つために、キャパシタ電流 i_{CU} の大きさは、互いに相殺されて i_{S1}, i_{S3} の高調波成分の大きさよりも小さくなる。ここで、 i_{CU} は次式のように求められる。

$$i_{CU} = \frac{1}{2}(i_{S1} + i_{S3}) - I_{DC}. \quad (3.1)$$

ただし、 I_{DC} は i_{S1}, i_{S3} の直流成分である。図 3.5 の波形より、 i_{CU} の実効値 $|I_{CU}|$ は次式の通り与えられる。

$$|I_{CU}| = \sqrt{\frac{(1-D)(2D-1)}{2}} |I_L|. \quad (3.2)$$

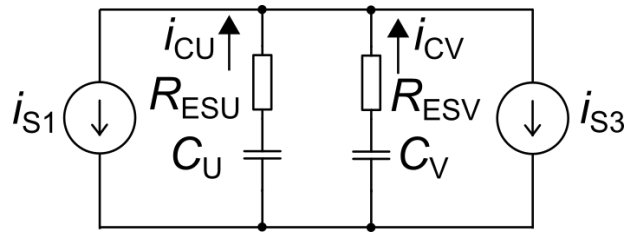


図 3.4 $L_S = 0$ の場合の等価回路

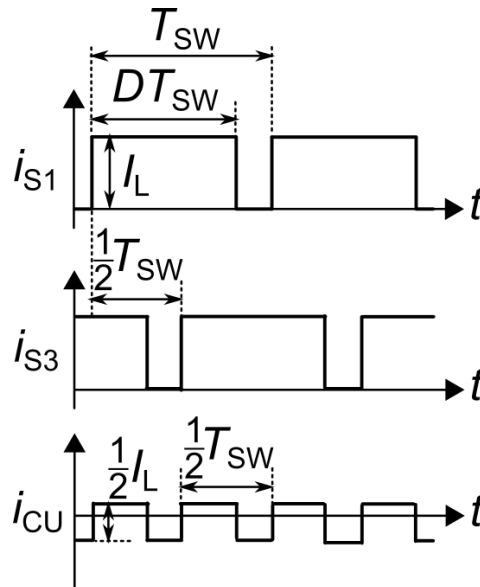


図 3.5 キャパシタ電流 i_{CU} の理想波形 ($D = 0.8$ の場合)

3.1.2 共振周波数がスイッチング周波数の高調波成分と近い状態

直流側回路の共振現象を解析するために、図 3.2 の 2 つの電流源 i_{S1} , i_{S3} に含まれる高調波成分を計算する。 i_{S1} , i_{S3} の高調波成分は、矩形波のフーリエ級数展開により次式で表される。

$$i_{S1k}(t) = A_1 \cos k\omega_{SW}t - A_2 \sin k\omega_{SW}t, \quad (3.3)$$

$$i_{S3k}(t) = A_1 \cos(k\omega_{SW}t - \pi k) - A_2 \sin(k\omega_{SW}t - \pi k), \quad (3.4)$$

ここで, A_1, A_2 は次式である。

$$A_1 = \frac{\sin 2\pi k D}{\pi k} I_L, \quad (3.5)$$

$$A_2 = \frac{\cos(2\pi k D) - 1}{\pi k} I_L. \quad (3.6)$$

$\omega_{\text{SW}} = 2\pi f_{\text{SW}}$ であり, k は高調波次数である。 $D = 0.5$ の場合は, $i_{\text{S}1k}(t), i_{\text{S}3k}(t)$ は奇数次の高調波のみ含有するが, $D = 0.5$ 以外の場合は奇数次, 偶数次の高調波ともに持つことに注意が必要である。(3.3), (3.4) 式より, $i_{\text{S}1k}(t), i_{\text{S}3k}(t)$ の関係は, k が偶数のとき次式となる。

$$i_{\text{S}1k}(t) = i_{\text{S}3k}(t). \quad (3.7)$$

また, k が奇数のとき次式となる。

$$i_{\text{S}1k}(t) = -i_{\text{S}3k}(t). \quad (3.8)$$

図 3.2 の等価回路は 2 つの電流源 $i_{\text{S}1}, i_{\text{S}3}$ を有するので, 重ね合わせの理を用いて解析を行う。この解析では, 電流, インピーダンスが各周波数成分のフェーズであることを明確にするために, それらの記号にドットを付ける。すなわち, 電流 $i_{\text{S}1k}(t), i_{\text{S}3k}(t)$ は $\dot{I}_{\text{S}1}, \dot{I}_{\text{S}3}$ と表す。図 3.6(a) に, $\dot{I}_{\text{S}3}$ を開放し, 電流源を $\dot{I}_{\text{S}1}$ のみとした等価回路を示す。図 3.2 において, $C_{\text{S}1}, C_{\text{S}3}$ は同じキャパシタンス C_{P} , $R_{\text{ESU}}, R_{\text{ESV}}$ は同じ抵抗値 R_{ES} を持つと仮定した。U 相と V 相の間の寄生インダクタンスを $L_{\text{ST}} = L_{\text{SUP}} + L_{\text{SUN}} + L_{\text{SVP}} + L_{\text{SVN}}$ とし, $\dot{Z}_0, \dot{Z}_1, \dot{Z}_r$ を次式で定義する。

$$\dot{Z}_0 = R_{\text{ES}} - j \frac{1}{k\omega_{\text{SW}} C_{\text{P}}}, \quad (3.9)$$

$$\dot{Z}_1 = R_{\text{ES}} + j \left(k\omega_{\text{SW}} L_{\text{ST}} - \frac{1}{k\omega_{\text{SW}} C_{\text{P}}} \right), \quad (3.10)$$

$$\begin{aligned} \dot{Z}_r &= \dot{Z}_0 + \dot{Z}_1 \\ &= 2R_{\text{ES}} + j \left(k\omega_{\text{SW}} L_{\text{ST}} - \frac{2}{k\omega_{\text{SW}} C_{\text{P}}} \right). \end{aligned} \quad (3.11)$$

(3.9), (3.10), (3.11) 式を用いると, 図 3.6(a) に示す \dot{I}_0 は次式で表される。

$$\dot{I}_0 = \frac{\dot{Z}_1}{\dot{Z}_r} \dot{I}_{\text{U}} \quad (3.12)$$

図 3.6(b) は、電流源 \dot{I}_{S1} を開放し電流源を \dot{I}_{S3} のみとした等価回路である。 \dot{I}_0 の場合と同様に、 \dot{I}_r は次式で与えられる。

$$\dot{I}_r = \frac{\dot{Z}_0}{\dot{Z}_r} \dot{I}_{S3} \quad (3.13)$$

(3.12), (3.13) 式より、 \dot{I}_{CU} は次式で与えられる。

$$\dot{I}_{CU} = \dot{I}_0 + \dot{I}_r = \dot{I}_{S1} - \frac{\dot{Z}_0}{\dot{Z}_r} (\dot{I}_{S1} - \dot{I}_{S3}). \quad (3.14)$$

(3.7), (3.8) 式より、 k が偶数のとき、 $\dot{I}_{S1} - \dot{I}_{S3} = 0$ となる。一方、 k が奇数のとき、 $\dot{I}_{S1} - \dot{I}_{S3} = 2\dot{I}_{S1}$ となる。ゆえに、(3.14) 式は次式のように奇数次高調波と偶数次高調波の場合で分けて表すことができる。

$$\dot{I}_{CU} = \begin{cases} \dot{I}_{S1} & (\text{even harmonics}). \\ \frac{\dot{Z}_r - 2\dot{Z}_0}{\dot{Z}_r} \dot{I}_{S1} & (\text{odd harmonics}). \end{cases} \quad (3.15)$$

\dot{I}_{CU} の実効値は、(3.3), (3.4) 式で与えられるスイッチング周波数の各高調波成分に対して (3.15) 式を用いることで計算できる。

一方、 k が奇数の場合は (3.15) 式より、等価回路はさらに図 3.7(a) のように表すことができ、共振周波数 f_r は次式のように表される。

$$f_r = \frac{1}{2\pi\sqrt{\frac{1}{2}L_{ST}C_P}}. \quad (3.16)$$

$\omega_r = 2\pi f_r$ である。ここで、 $k\omega_{SW}$ (k は奇数) が共振周波数 ω_r に近づいた場合、 $2R_{ES}$ と $\frac{1}{2}C_P$ の直列アドミタンス \dot{Y}_b は次式となる。

$$\dot{Y}_b = \frac{1}{2R_{ES} - j\frac{2}{\omega_r C_P}} = \frac{1}{2}j\omega_r C_P \frac{1}{1 + j\omega_r R_{ES} C_P} \quad (3.17)$$

$x \ll 1$ のとき $(1+x)^{-1} \simeq 1-x$ を用いて、共振周波数付近で成り立つ $\omega_r R_{ES} C_P \ll 1$ を用いて近似すると、

$$\dot{Y}_b \simeq \frac{1}{2}j\omega_r C_P (1 - j\omega_r R_{ES} C_P). \quad (3.18)$$

(3.18) 式より、図 3.7(a) の等価回路はさらに図 3.7(b) の RLC 並列共振回路で表すことが

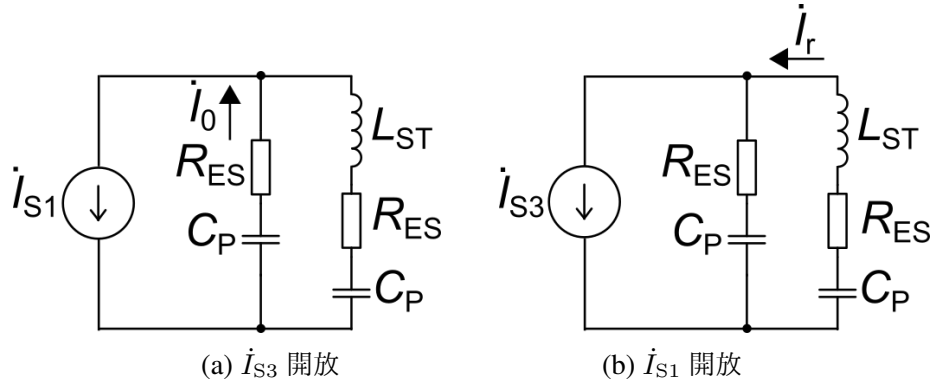


図 3.6 L_{ST} を考慮した等価回路

できる。 I_{CU} の k 次高調波の実効値 $|I_{CUk}|$ は、並列共振回路の Q (Quality factor) と電流源 i_{S1k} の k 次高調波の実効値 $|I_{S1k}|$ を用いて次式の通り求められる。

$$|I_{CUk}| = Q|I_{S1k}|. \quad (3.19)$$

Q は次式の通り計算される。

$$\begin{aligned} Q &= \omega_r \left(\frac{2}{\omega_r^2 R_{ES} C_P^2} \right) \left(\frac{1}{2} C_P \right) \\ &= \frac{1}{\omega_r R_{ES} C_P} = \frac{1}{R_{ES}} \sqrt{\frac{L_{ST}}{2C_P}}. \end{aligned} \quad (3.20)$$

(3.19) 式は、 S_1 のドレイン電流の k 次高調波成分 $|I_{S1k}|$ の Q 倍の共振電流がキャパシタ C_U に流れることが示している。すなわち、 f_r が f_{SW} の基本波または奇数高調波周波数と一致するとき、その周波数における I_{S1} の実効値の Q 倍の実効値を持つ共振電流が C_U に流れる。

3.1.3 共振周波数とスイッチング周波数の高調波成分が十分離れた状態

図 3.8 に、 L_S が大きいときの等価回路を示す。この条件では、それぞれの電流源はそれぞれのキャパシタに流れ、等価回路は 2 つに分割される。そのため、 i_{CU} は i_{S1} に、 i_{CV} は i_{S3} にそれぞれ等しくなり、実効値 $|I_{CU}|$ は次式で与えられる。

$$|I_{CU}| = \sqrt{D(1-D)} |I_L|. \quad (3.21)$$

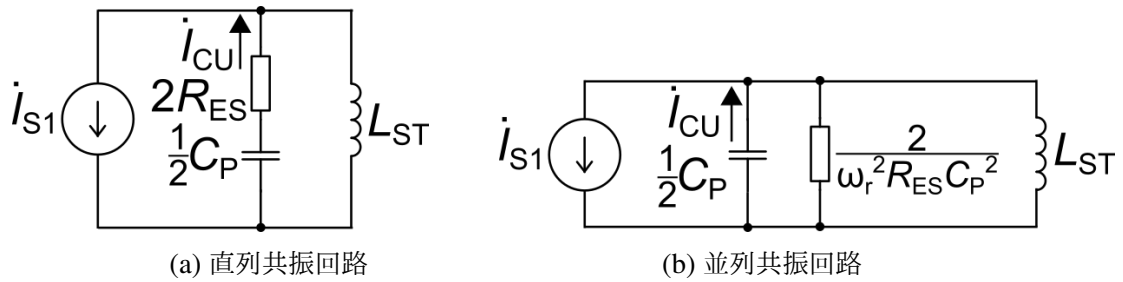


図 3.7 i_{S1} が奇数次高調波のときの等価回路

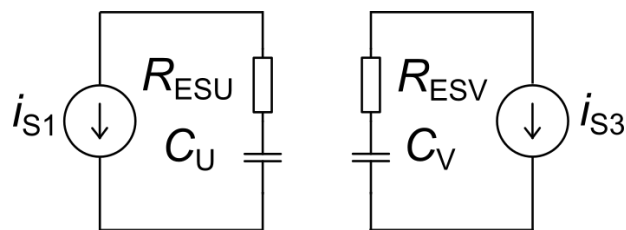


図 3.8 L_S が大きいときの等価回路

例えば、 $D = 0.8$ のとき、(3.21) 式で求まる I_{CU} は (3.2) 式で求まる $L_S = 0$ の場合と比べて 1.6 倍に増加する。

3.2 実験検証

図 3.1 に示すフルブリッジインバータ回路で実験を行った。まず、スイッチング周期におけるレグ間の共振電流について検討するため、スイッチングのデューティ比は一定値 0.8 に固定して実験し、次に PWM インバータ動作にて同様の実験を行った。表 3.1 に、回路定数を示す。100 kHz までのスイッチング周波数を実現するため、スイッチング素子 $S_1 \sim S_4$ には SiC MOSFET モジュールを用いた。また、DC リンクキャパシタ C_U, C_V はフィルムキャパシタであり、SiC MOSFET モジュールの直近に接続した。本実験では、共振現象による電流の増加分を観測することを目的としたために、キャパシタンスは最適に設計したわけではなく、 $C_U = C_V = 50 \mu\text{F}$ とした。また、レグ間寄生インダクタンス $L_{SUP}, L_{SUN}, L_{SVP}, L_{SVN}$ を低減するために、銅の相間接続バスバーを使用した。寄生イ

表 3.1 レグユニットを用いたフルブリッジインバータの実験条件

Switching devices S_1 – S_4	SiC MOSFET module with SiC-SBD, 1200 V, 120 A (Rohm, BSM120D12P2C005)
Phase-leg capacitors C_U and C_V	Film capacitor, 50 μ F, 600 V (Shizuki, MEC)
Stray inductance between phase legs $L_{ST}(= L_{SUP} + L_{SUN} + L_{SVP} + L_{SVN})$	120 nH
Equivalent series resistance R_{ESU} and R_{ESV}	12 m Ω
Input voltage	300 V
Input inductor	10 mH (Constant duty ratio) 100 μ H (PWM operation)
Load	10 mH, 50 Ω
Switching frequency f_{SW}	10 – 100 kHz

インダクタンスと等価直列抵抗 R_{ESU} , R_{ESV} は $f_{SW} = 10$ kHz のときのキャパシタ電流波形をシミュレーションと実測で比較することで推測した。(3.16) 式より、共振周波数 f_r は 92 kHz である。図 3.9 に、実験に用いた回路の写真を示す。この図に示すように、バスターの長さは 191 mm である。

3.2.1 デューティ比固定での DC リンクキャパシタ電流

図 3.10(a)~(d) に、スイッチング周波数 f_{SW} を 10 kHz から 100 kHz まで変化させたときの実測波形を示す。キャパシタ電流 i_{CU} , i_{CV} の波形は、ロゴスキーコイル式交流電流プローブで測定した。スイッチングに起因する振動成分を除去するため、 i_{CU} , i_{CV} の測定波形はカットオフ周波数 2 MHz のローパスフィルタを通した。ゲート信号波形は、ユニポーラ変調⁽¹⁰⁸⁾を用いたスイッチング周期の波形と同一である。図 3.10(a) に示す $f_{SW} = 10$ kHz のときの i_{CU} , i_{CV} の波形は、図 3.5 のような矩形波電流波形である。その一方、図 3.10(b), (d) に示す f_{SW} が 30 kHz と 100 kHz のときの i_{CU} , i_{CV} は大きな共振波形を示している。図 3.10(c) に示す $f_{SW} = 50$ kHz のときの i_{CU} , i_{CV} は理想波形

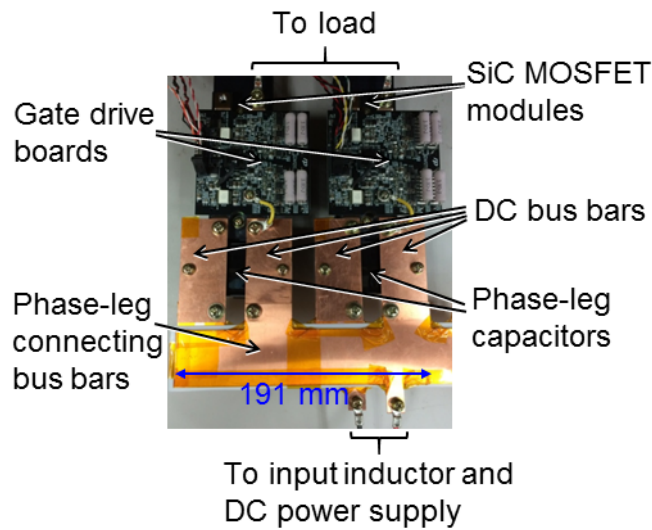


図 3.9 レグユニットを用いたフルブリッジインバータ回路の写真

ではないものの、その大きさは f_{SW} が 30 kHz, 100 kHz の場合よりも小さい。それぞれの f_{SW} における i_{CU} , i_{CV} の共振成分は、同じ共振周波数 92 kHz である。(3.2) 式に示すように、キャパシタ電流の実効値は理想的にはスイッチング周波数 f_{SW} に依存しないが、図 3.10(a)~(d) では、 i_{CU} , i_{CV} の大きさが各周波数で異なっている。3.1.2 節で述べたように、 f_{SW} の基本波または奇数次高調波周波数が f_r に近づくと、 i_{CU} , i_{CV} の共振成分は増加する。図 3.10(a)~(d) の場合では、 $f_{SW} = 30$ kHz の 3 次高調波周波数が、また、 $f_{SW} = 100$ kHz の基本波周波数が $f_r = 92$ kHz に概ね等しくなる。ゆえに、 f_{SW} が 30 kHz と 100 kHz のとき、 i_{CU} , i_{CV} の実効値は他の f_{SW} の場合よりも大きくなる。

図 3.11(a), (b) に、図 3.10(a), (b) のキャパシタ電流 i_{CU} を高調波解析した結果を、 f_{SW} が (a)10 kHz と (b)30 kHz の場合でそれぞれ示す。図 3.11(a) の $f_{SW} = 10$ kHz の場合は、図 3.5 に示したようにスイッチング周波数の 2 倍周波数 (20 kHz) の成分が最も大きい。一方、図 3.11(a) の $f_{SW} = 30$ kHz の場合は、3 次高調波成分 (90 kHz) が最も大きい。その大きさは、(3.19) 式より求まる $Q = 2.89$ 、(3.3) 式より求まる $I_{S1(3)} = 0.51$ A を (3.19) 式に代入し、次式の通り計算される。

$$I_{CU(3)} = \sqrt{2} \times 2.89 \times 0.51 = 2.08 \text{ A.} \quad (3.22)$$

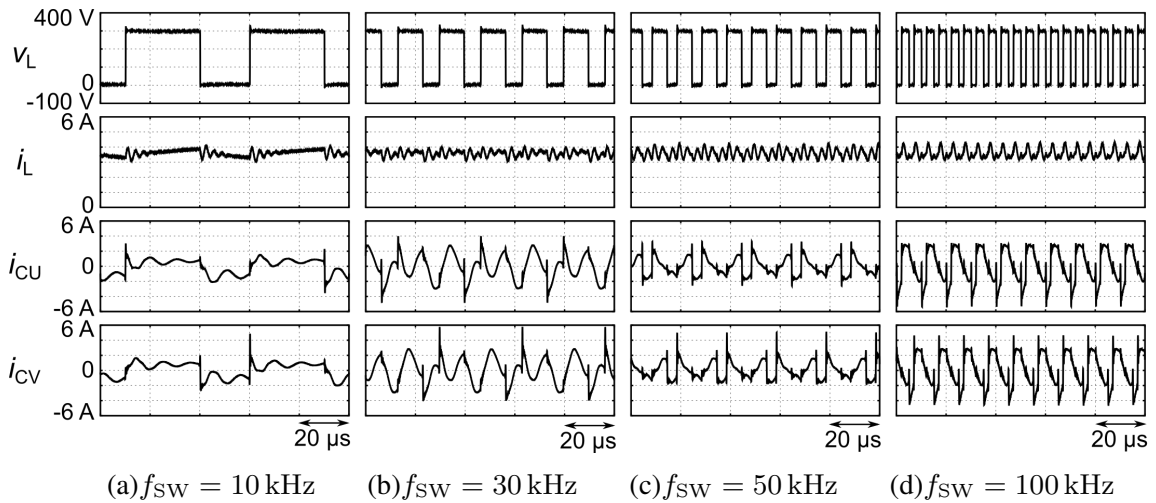


図 3.10 デューティ比固定の実験波形

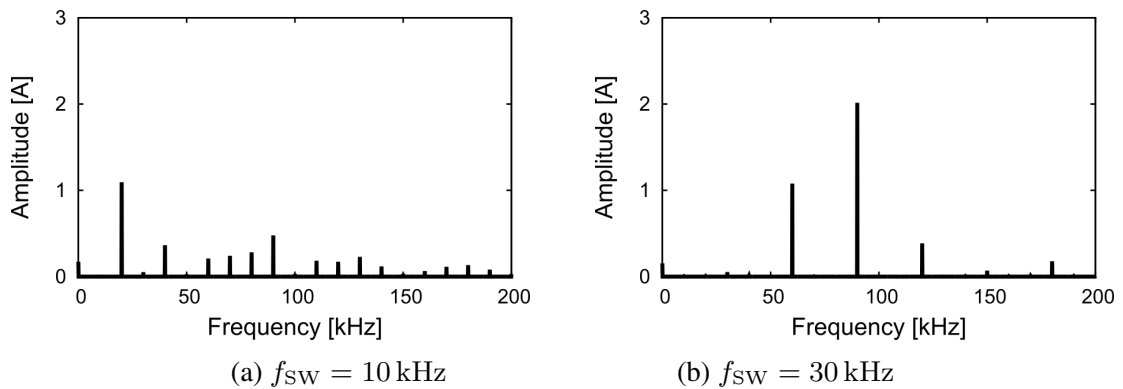


図 3.11 デューティ固定 ($D = 0.8$) での DC リンクキャパシタ電流の高調波解析結果

$\sqrt{2}$ は実効値から振幅への換算のため乗じている。(3.22) 式の計算結果 (2.08 A) は図 3.11(b) の 90 kHz 成分と概ね一致した。

図 3.11(a), (b) の高調波成分について、次式の通り、二乗和平方根を取ったものが DC リンクキャパシタ電流の実効値 I_{CU} である。

$$I_{CU} = \sqrt{I_{CU(1)}^2 + I_{CU(2)}^2 + I_{CU(3)}^2 + \dots} \quad (3.23)$$

ただし、 $I_{CU(1)}$ は i_{CU} の基本波成分の大きさ、 $I_{CU(2)}, I_{CU(3)}, \dots$ は i_{CU} の 2, 3, \dots 次高調波成分の大きさである。図 3.12 に、図 3.10(a)~(d) の実測結果よりスイッチング周波数

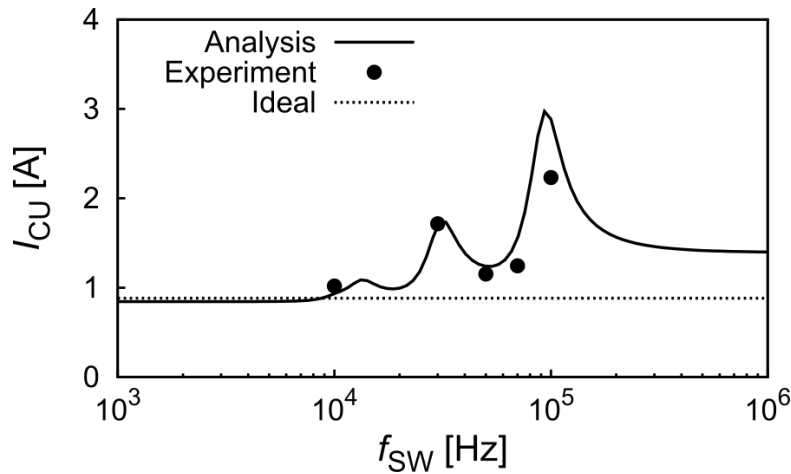


図 3.12 デューティ固定 ($D = 0.8$) での DC リンクキャパシタ電流のスイッチング周波数依存性

と DC リンクキャパシタ電流の関係を示す。横軸はスイッチング周波数 f_{SW} 、縦軸は U 相レグの DC リンクキャパシタ電流の実効値 I_{CU} 、をそれぞれ示す。実線は解析値、点線は寄生インダクタンス $L_S = 0$ の場合における理想的な電流実効値である。解析値は、(3.3) 式により求まる i_{S1} の各高調波成分を (3.15) 式に代入して i_{CU} の各高調波成分を求め、高調波次数 k が 1 から 10 までの二乗和平方根を取ることで求めた。また、理想的な電流実効値は、(3.2) 式により求めた。 I_{CU} における実測と解析の結果の差は、各 f_{SW} の R_{ES} 等の回路定数の誤差によるものと考えられる。3.1.2 節で述べたように、 f_{SW} の基本波または奇数次高調波周波数が f_r に近づくと、共振電流がキャパシタに流れる。 $f_{SW} = 31$ kHz のとき、 f_{SW} の 3 次高調波は f_r (92 kHz) に等しくなる。その一方、 $f_{SW} = 92$ kHz のとき、 f_{SW} の基本波が f_r に等しくなる。ゆえに、図 3.12 に示すように、 I_{CU} は 31 kHz と 92 kHz の 2 つの f_{SW} で極大値を持つ。

3.2.2 PWM インバータの DC リンクキャパシタ電流

図 3.13(a), (b) に、PWM 動作での実測波形を示す。図 3.13(a) はスイッチング周波数 $f_{SW} = 10$ kHz, 図 3.13(b) は $f_{SW} = 100$ kHz の場合である。ただし、キャパシタ C_U, C_V

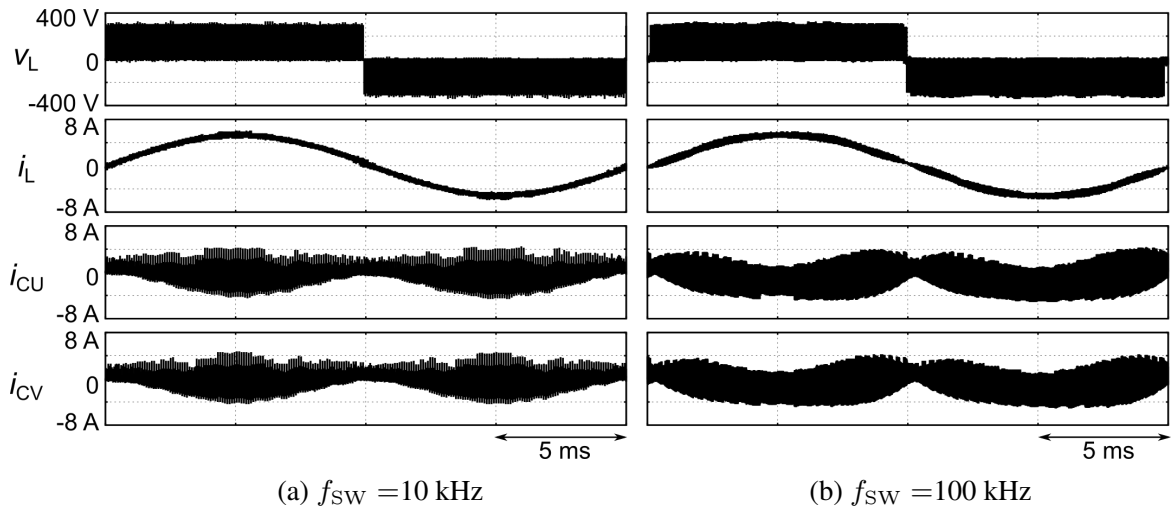


図 3.13 PWM 動作でのフルブリッジインバータ回路の動作波形

へのスイッチング周波数成分の影響に特化して検討するために、入力側インダクタの値を $100 \mu\text{H}$ に変更し、出力周波数の 2 倍周波数成分の電流は電源側に流すようにした。実験結果より、出力電圧 v_L と出力電流 i_L の大きさは図 3.13(a) と (b) で等しい。その一方で、キャパシタ電流 i_{CU} , i_{CV} の実効値は、図 3.13(a) が 0.96 A なのに対して、(b) は 1.62 A に増加している。これは、図 3.10 のデューティ比 D 固定の場合と同様に、 $f_{\text{sw}} = 100 \text{ kHz}$ では共振電流が流れるためである。

デューティ固定の条件で共振成分が大きくなった f_{sw} が 30 kHz と 100 kHz の場合で、理想条件 ($L_{\text{ST}} = 0 \text{ nH}$) の解析結果と実験条件 ($L_{\text{ST}} = 120 \text{ nH}$) の解析・実験結果でキャパシタ電流 i_{CU} の高調波成分を比較する。図 3.14(a)~(d) に、PWM 動作での DC リンクキャパシタ電流の高調波成分を示す。図 3.14(a), (b) は、理想条件 ($L_{\text{ST}} = 0 \text{ nH}$) の解析結果、図 3.14(c), (d) は、実験条件 ($L_{\text{ST}} = 120 \text{ nH}$) の解析・実験結果である。 f_{sw} は、図 3.14(a), (c) が 30 kHz 、図 3.14(b), (d) が 100 kHz である。図 3.14(a), (b) の理想条件では、偶数次の高調波のみが存在する。それに対して、図 3.14(c), (d) の実験条件では、基本波と奇数次の高調波も流れている。特に、図 3.14(c) の $f_{\text{sw}} = 30 \text{ kHz}$ では、 f_r (92 kHz) と近づく 3 次高調波成分 (90 kHz) が大きく、図 3.14(d) の $f_{\text{sw}} = 100 \text{ kHz}$ では、 f_r (92 kHz) と近づく基本波成分 (100 kHz) が大きい。

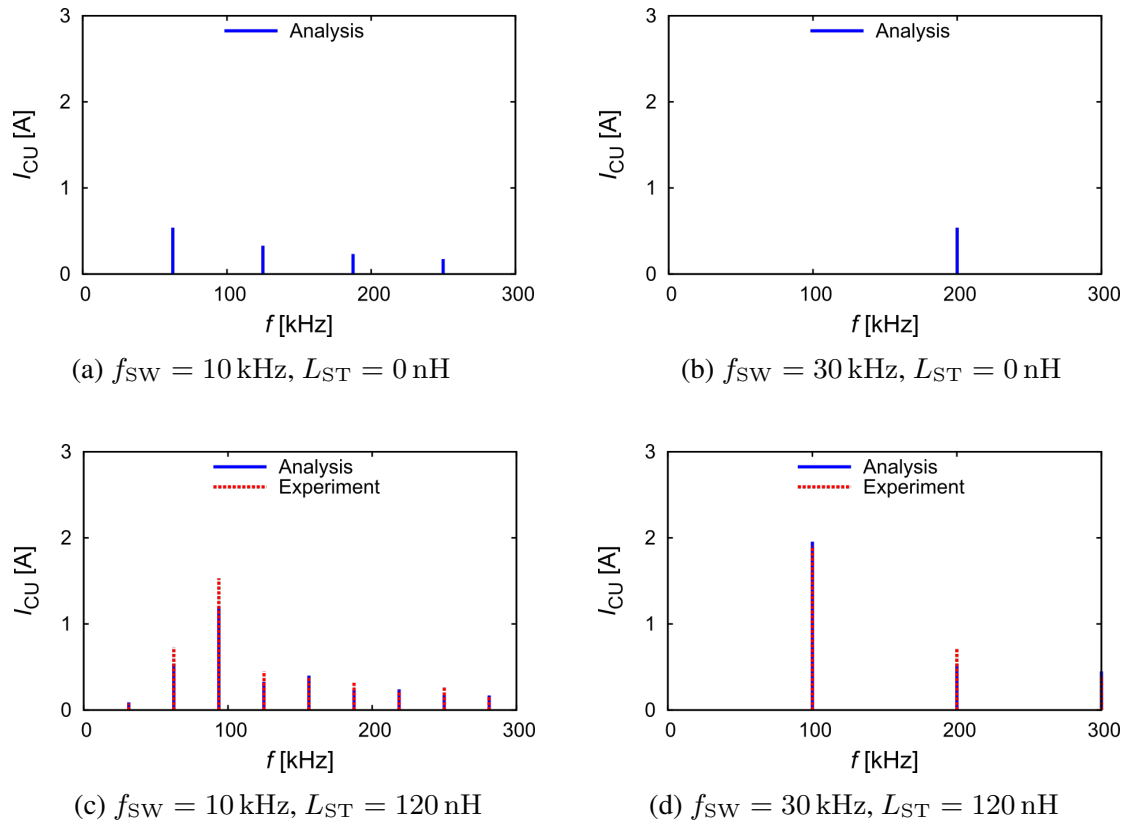


図 3.14 PWM 動作での DC リンクキャパシタ電流の高調波成分

図 3.14(a)~(d) の高調波成分について、デューティ比固定の場合と同様に、(3.23) 式の通り、二乗和平方根を取ったものが DC リンクキャパシタ電流の実効値 I_{CU} である。図 3.15 に、スイッチング周波数と DC リンクキャパシタ電流の関係を示す。横軸はスイッチング周波数 f_{SW} 、縦軸は S_1 のドレイン電流の高調波実効値で規格化した U 相レグの DC リンクキャパシタ電流の実効値 I_{CU}/I_{S1h} をそれぞれ示す。実線は解析値である。解析値は、図 3.12 のデューティ比固定の場合と同様の手順で各スイッチング周期の $I_{CU(n)}$ を計算し、負荷電流の基本波 1 周期に渡って $I_{CU(n)}$ の二乗平均平方根を取ることで求めた。図 3.12 と同様に、 I_{CU} は 31 kHz と 92 kHz の 2 つの f_{SW} で極大値を持つ。

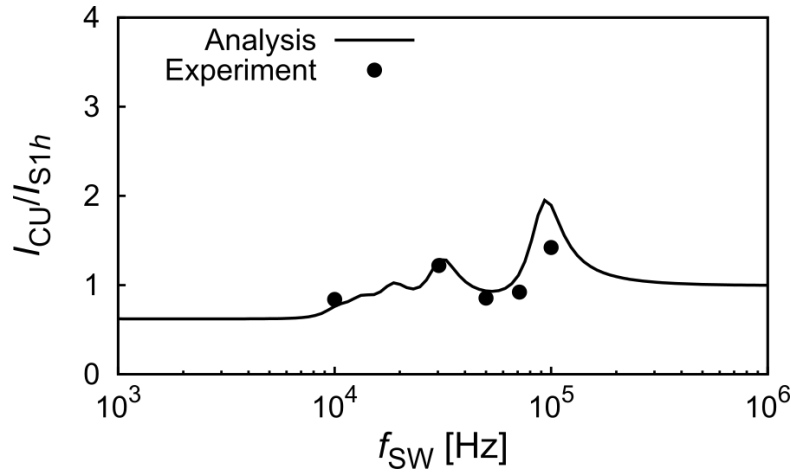


図 3.15 PWM 動作での DC リンクキャパシタ電流のスイッチング周波数依存性

3.3 直流側回路の設計条件

図 3.16 に、図 3.15 と同じ条件で DC リンクキャパシタ電流のスイッチング周波数 f_{SW} 依存を C_P と L_{ST} の組み合わせを変えて I, II, III の 3 条件で解析した結果を示す。それぞれの共振周波数と Q を (3.16), (3.20) 式によって求めると、条件 I は、 $f_r = 92 \text{ kHz}$, $Q = 2.89$, 条件 II は、 $f_r = 18 \text{ kHz}$, $Q = 2.89$, 条件 III は、 $f_r = 92 \text{ kHz}$, $Q = 1.44$ である。図 3.16 より、キャパシタ電流 I_{CU} が最大となる f_{SW} は、(3.16) 式によって与えられる共振周波数 f_r によって決まる。また、 I_{CU} の最大値は、(3.19) 式に示したように、 Q と i_{S1} の k 次高調波の大きさ $|I_{S1k}|$ によって決まる。よって、直流側回路の共振現象の影響を $1/10$ 以下に抑制するためには、 Q を 1.1 以下にする必要がある。 $|I_{S1k}|$ は、(3.5), (3.6) 式に示す通り、 $1/k$ に比例するため、 $k \geq 10$ では共振の影響を $1/10$ 以下にできる。図 3.16 では、 $f_{SW} \leq \frac{1}{10} f_r$ の領域で共振の影響が小さくなっている。したがって、直流側回路の共振現象の影響を $1/10$ 以下に抑制するには、 f_r を f_{SW} の 10 倍以上にする必要がある。

以上の検討を基にした、レグユニットを用いた单相フルブリッジインバータ回路の設計条件を以下に示す。

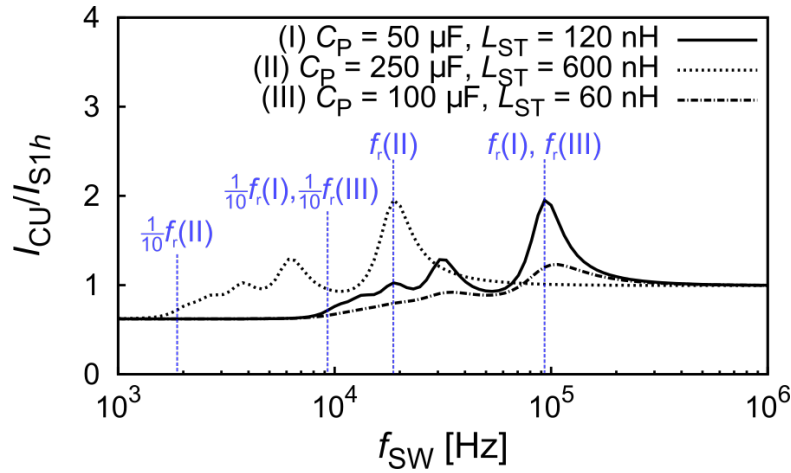


図 3.16 PWM 動作で C_P と L_{ST} の組み合わせを変えたときの DC リンクキャパシタ電流のスイッチング周波数依存性の解析結果

- (1) (3.20) 式によって求まる Q を 1.1 以下にする。
- (2) (3.16) 式によって求まる共振周波数 f_r をスイッチング周波数 f_{SW} の 10 倍以上にする。

3.4 第 3 章のまとめ

本章では、ハーフブリッジモジュールの直近に DC リンクキャパシタを持つレグユニットを用いた単相フルブリッジインバータ回路について、キャパシタ電流の増加につながる共振現象の原理を解明した。DC リンクキャパシタと寄生インダクタンスの間を流れる共振電流の等価回路解析により、スイッチング周波数の奇数次の高調波成分が共振周波数に近づくとキャパシタ電流が増加することを明らかにした。300 V, 3.7 A の単相フルブリッジインバータを設計・製作し、直流側回路の共振現象を実証した。その結果、スイッチング周波数の基本波と 3 次高調波成分が最も共振を引き起こす可能性があることを明らかにした。さらに、共振現象による電流増加現象を回避するための直流側回路の設計条件を示した。

第4章

レグ間キャパシタ電流集中の原理と検証

本章では、ハーフブリッジモジュールと DC リンクキャパシタからなるレグユニット 3 台で構成される三相インバータについて、共振に起因するレグ間キャパシタ電流集中の原理を解明する。各レグの直列方向とレグ間のそれぞれに存在する寄生インダクタンスを考慮した等価回路解析により、レグ間にキャパシタ電流集中が起こることを示す。300 V, 4.6 A の三相インバータを設計・製作し、レグ間の寄生インダクタンスが大きい条件では、スイッチング周波数と共振周波数が近づくと最大 3.0 倍の電流集中が起こることを実証した。

4.1 主回路構成

3 章では、ハーフブリッジモジュールと DC リンクキャパシタで構成されるレグユニットについて、2 台のレグユニット間のキャパシタ電流の振る舞いについて単相フルブリッジインバータ回路を対象に検討した。2 台のレグユニットの場合は、U, V 相レグのキャパシタには同量の電流が流れる。しかしながら、レグユニットを 3 台接続して三相インバータを構成すると、特定レグのキャパシタに電流集中が起こる恐れがある。特定レグのキャパシタに電流が集中すると、3 章で示した直流側回路の共振に加えてさらにキャパシタ電流が増加し、キャパシタの体積増加あるいは信頼性低下に繋がる恐れがある。そこで 4 章では、レグユニットを 3 台接続した三相インバータ回路を対象に、レグ間のキャパシタ電流集中について検討する。図 4.1 に、レグユニットを 3 台接続した三相インバータの主回路実装構成を示す。図 4.1 では、レグユニットの 3 相分が一行に配置されている。また、直流電源へ接続する配線と各レグが P, N 2 本のバスバーで接続されている。実際のインバータ回路では絶縁シートと P, N 導体を積層するラミネートバスバーが広く用いられて

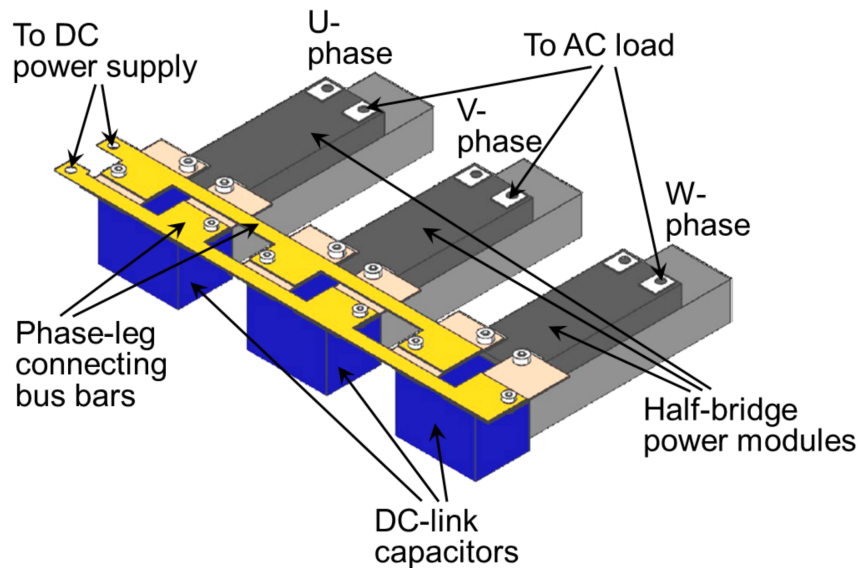


図 4.1 レグユニットを 3 台接続した三相インバータの主回路実装構成

いるが、実際のインバータ回路のラミネートバスバーに存在する数十 nH の寄生インダクタンス⁽¹⁰⁹⁾を小形の実験装置で実現するため、P, N 個別のバスバーを用いた。図 4.2 に、バスバーの配線インダクタンスを考慮した図 4.1 の回路構成を示す。図 4.2 では、スイッチング素子 $S_1 \sim S_6$ および各レグに DC リンクキャパシタ C_P が設けられている。 R_{ES} は、各キャパシタの等価直列抵抗 (ESR) である。各レグを接続するバスバーは、各レグに直列の寄生インダクタンス L_S に加えて、各レグ間の寄生インダクタンス L_P が生じる。各レグで L_S が同一値に、また、レグ間で L_P が同一値になると仮定した。 L_S, L_P は P 側と N 側で等しくなるものとし、図 4.2 では $\frac{1}{2}L_S, \frac{1}{2}L_P$ と表示している。

4.2 レグ間キャパシタ電流集中の原理

4.2.1 DC リンクキャパシタ電流の解析手法

各レグの DC リンクキャパシタの電流を解析するために、図 4.2 の三相インバータ回路を図 4.3(a) の等価回路に変換した。 i_{S1}, i_{S3}, i_{S5} は S_1, S_3, S_5 のドレイン電流である。直流電源側のインピーダンスは、 i_{S1} から見た図 4.3(a) の等価回路のインピーダンス (i_{S3} ,

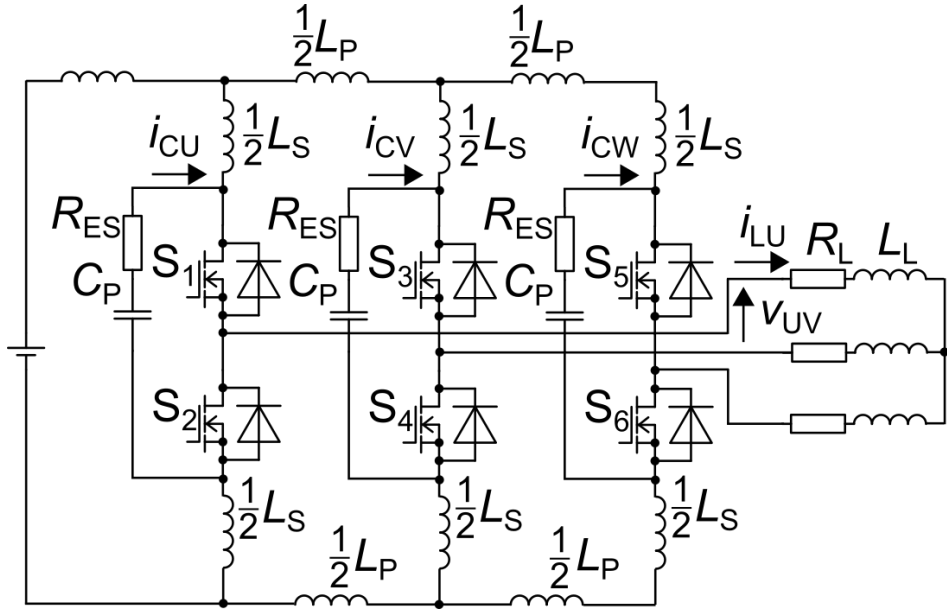


図 4.2 レグユニットを用いた三相インバータの主回路構成

i_{S5} は開放) よりも十分大きいことを仮定した。 $S_1 \sim S_6$ の制御には正弦波パルス幅変調 (SPWM) を適用した。図 4.4 に i_{S1}, i_{S3}, i_{S5} のスイッチング周期での波形を示す。 i_{S1}, i_{S3}, i_{S5} のそれぞれの周期は、 $S_1 \sim S_6$ のスイッチング周期と同じ T_{SW} ($= 1/f_{SW}$, f_{SW} はスイッチング周波数) であり、 i_{S1}, i_{S3}, i_{S5} のデューティ比は、 S_1, S_3, S_5 のスイッチングパターンと同じ D_U, D_V, D_W である。 i_{S1}, i_{S3}, i_{S5} のピーク間振幅は出力電流 i_{LU}, i_{LV}, i_{LW} に等しい。 i_{S1}, i_{S3}, i_{S5} の k 次高調波成分 $i_{S1k}, i_{S3k}, i_{S5k}$ は、矩形波のフーリエ級数展開により次式で表される。

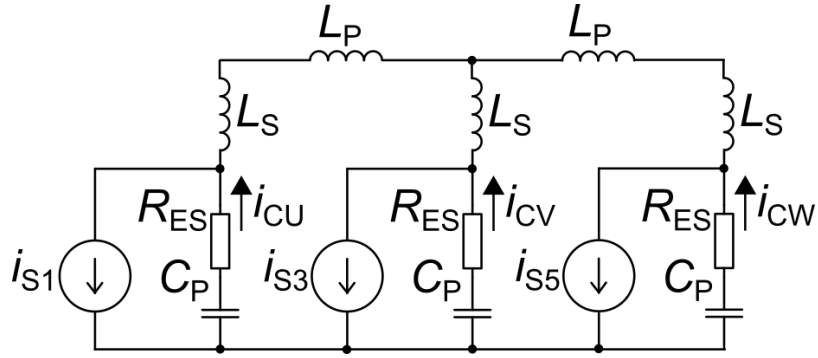
$$\begin{bmatrix} i_{S1k} \\ i_{S3k} \\ i_{S5k} \end{bmatrix} = \begin{bmatrix} A_1(\omega_L t) & A_2(\omega_L t) \\ A_1(\omega_L t - \frac{2}{3}\pi) & A_2(\omega_L t - \frac{2}{3}\pi) \\ A_1(\omega_L t - \frac{4}{3}\pi) & A_2(\omega_L t - \frac{4}{3}\pi) \end{bmatrix} \begin{bmatrix} \cos k\omega_{SW}t \\ \sin k\omega_{SW}t \end{bmatrix}, \quad (4.1)$$

ここで、

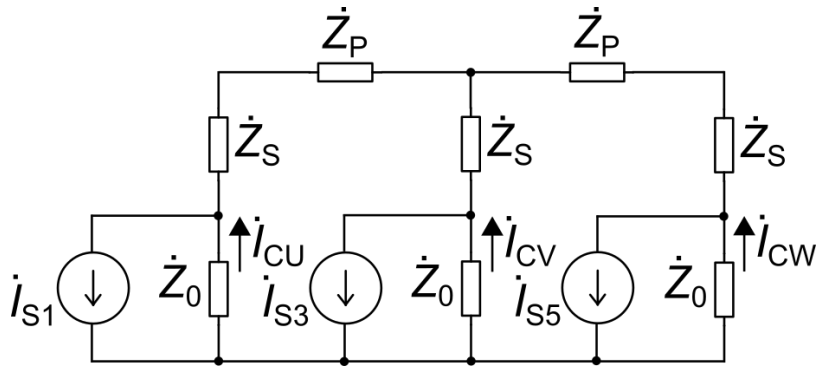
$$A_1(\theta) = \frac{\sin 2\pi k D(\theta)}{\pi k} i_L(\theta), \quad (4.2)$$

$$A_2(\theta) = \frac{\cos(2\pi k D(\theta)) - 1}{\pi k} i_L(\theta), \quad (4.3)$$

$$D(\theta) = \frac{1}{2} \{ M \sin(2\pi f_L t - \theta) + 1 \}, \quad (4.4)$$



(a) はしご状に表した等価回路



(b) 簡略化した等価回路

図 4.3 高周波キャパシタ電流 i_{CU} , i_{CV} , i_{CW} に着目した等価回路

$$i_L(\theta) = \sqrt{2}I_L \sin(2\pi f_L t - \theta - \phi) \quad (4.5)$$

また、 $\omega_{SW} = 2\pi f_{SW}$, $\omega_L = 2\pi f_L$ (f_L は負荷の基本波周波数), θ は負荷 R_L, L_L の基本波周波数の位相, I_L は R_L, L_L によって決まる負荷電流の実効値, M は変調率, ϕ は力率 $\cos \phi$ となる位相差である。なお、 $D(\theta)$ は図 4.4 における D_U, D_V, D_W であり, $i_L(\theta)$ は図 4.4 における i_{LU}, i_{LV}, i_{LW} である。

ここで、3 章と同様に、電流、インピーダンスが各周波数成分のフェーザであることを明確にするために、それらの記号にドットを付ける。 $\dot{Z}_0, \dot{Z}_S, \dot{Z}_P$ を次式の通り定義する。

$$\dot{Z}_0 = R_{ES} - j \frac{1}{k\omega_{SW}C_P}, \quad (4.6)$$

$$\dot{Z}_S = jk\omega_{SW}L_S, \quad (4.7)$$

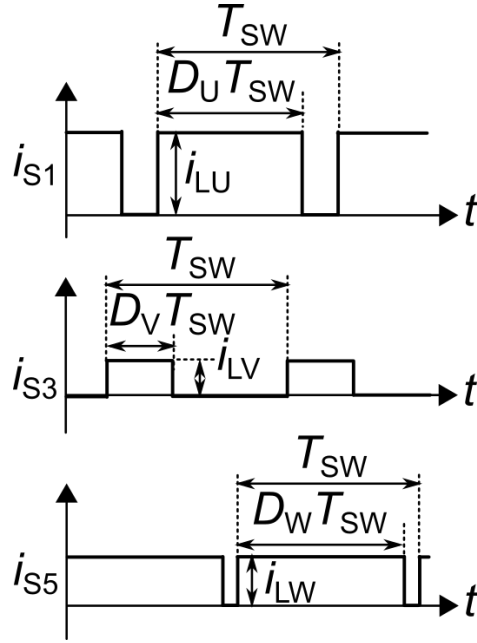


図 4.4 S_1, S_3, S_5 のドレイン電流 i_{S1}, i_{S3}, i_{S5} の波形

$$\dot{Z}_P = jk\omega_{SW}L_P. \quad (4.8)$$

図 4.3 (b) に、 $\dot{Z}_0, \dot{Z}_S, \dot{Z}_P$ を用いて簡略化した等価回路を示す。図 4.3 (b) の等価回路は 3 つの電流源 $\dot{I}_{S1}, \dot{I}_{S3}, \dot{I}_{S5}$ を有するので、重ね合わせの理を用いる。U 相キャパシタ電流 \dot{I}_{CU} は、各々の電流源による電流の合計 ($\dot{I}_{CUU} + \dot{I}_{CUV} + \dot{I}_{CUW}$) で表される。V 相キャパシタ電流 \dot{I}_{CV} 、W 相キャパシタ電流 \dot{I}_{CW} についても同様である。 $\dot{I}_{S3}, \dot{I}_{S5}$ を開放し、電流源を \dot{I}_{S1} のみとしたときの U 相キャパシタ電流である \dot{I}_{CUU} は次式となる。

$$\dot{I}_{CUU} = \frac{1}{\dot{Z}_A} \left(\dot{Z}_M + \frac{\dot{Z}_0 \dot{Z}_P}{\dot{Z}_N} \right) \dot{I}_U, \quad (4.9)$$

ただし、

$$\dot{Z}_A = 3(\dot{Z}_0 + \dot{Z}_S) + \dot{Z}_P, \quad (4.10)$$

$$\dot{Z}_M = \dot{Z}_0 + 3\dot{Z}_S + \dot{Z}_P, \quad (4.11)$$

$$\dot{Z}_N = \dot{Z}_0 + \dot{Z}_S + \dot{Z}_P. \quad (4.12)$$

同様に、電流源を \dot{I}_{S3} のみとしたときの U 相キャパシタ電流 \dot{I}_{CUV} 、電流源を \dot{I}_{S5} のみとし

表 4.1 解析に用いる寄生インダクタンス L_S, L_P の組合せ

	条件 A	条件 B	条件 C
L_S	60 nH	30 nH	0
L_P	0	60 nH	120 nH
$2L_S + L_P$	120 nH	120 nH	120 nH

たときの U 相キャパシタ電流 \dot{I}_{CUW} を求め、これらを合計した値 ($\dot{I}_{CUU} + \dot{I}_{CUV} + \dot{I}_{CUW}$) が U 相キャパシタ電流 \dot{I}_{CU} となる。V 相キャパシタ電流 \dot{I}_{CV} , W 相キャパシタ電流 \dot{I}_{CW} についても同様に求めると次式となる。

$$\begin{bmatrix} \dot{I}_{CU} \\ \dot{I}_{CV} \\ \dot{I}_{CW} \end{bmatrix} = \begin{bmatrix} \dot{Z}_{UU} & \dot{Z}_{UV} & \dot{Z}_{UW} \\ \dot{Z}_{VU} & \dot{Z}_{VV} & \dot{Z}_{VW} \\ \dot{Z}_{WU} & \dot{Z}_{WV} & \dot{Z}_{WW} \end{bmatrix} \begin{bmatrix} \dot{I}_{S1} \\ \dot{I}_{S3} \\ \dot{I}_{S5} \end{bmatrix}, \quad (4.13)$$

$$\dot{Z}_{UU} = \frac{1}{\dot{Z}_A} \left(\dot{Z}_M + \frac{\dot{Z}_0 \dot{Z}_P}{\dot{Z}_N} \right), \quad (4.14)$$

$$\dot{Z}_{UV} = \frac{\dot{Z}_0}{\dot{Z}_A}, \quad (4.15)$$

$$\dot{Z}_{UW} = \frac{\dot{Z}_0(\dot{Z}_0 + \dot{Z}_S)}{\dot{Z}_A \dot{Z}_N}, \quad (4.16)$$

$$\dot{Z}_{VU} = \frac{\dot{Z}_0}{\dot{Z}_A}, \quad (4.17)$$

$$\dot{Z}_{VV} = \frac{\dot{Z}_M}{\dot{Z}_A}. \quad (4.18)$$

(4.1), (4.13) 式を用いることで、直流側回路の共振を考慮したキャパシタ電流の値を算出できる。

4.2.2 キャパシタ電流集中の解析

L_S, L_P の組合せごとに三相インバータにおけるキャパシタ電流のスイッチング周波数依存性を 4.2.1 節で検討した解析により求める。キャパシタ電流は、まず、(4.1) 式により求まるキャパシタ電流の各高調波成分 $i_{S1k}, i_{S3k}, i_{S5k}$ を (4.13) 式に代入して $\dot{I}_{S1}, \dot{I}_{S3}, \dot{I}_{S5}$ の各高調波成分の大きさを求める。次に、高調波次数 k を 1 から 20 まで（低周波側

は $k\omega_{\text{SW}}$ が 2 MHz に達するまで) の二乗和平方根を取ることで、各スイッチング周期の $I_{\text{CU}}, I_{\text{CV}}$ を求める。さらに、負荷電流の基本波 1 周期に渡って $I_{\text{CU}(n)}, I_{\text{CV}(n)}$ の二乗和平方根を取ることで、三相インバータにおける $I_{\text{CU}(n)}, I_{\text{CV}(n)}$ を計算することが可能である。なお、 $L_{\text{S}}, L_{\text{P}}$ が各レグ、レグ間で等しいと仮定しており、3つのキャパシタ電流のうち I_{CU} と I_{CW} の実効値は同一となるため、 $I_{\text{CU}}, I_{\text{CV}}$ のみを計算した。 $L_{\text{S}}, L_{\text{P}}$ の組合せは、隣り合うレグ間 (U 相レグと V 相レグ間, V 相レグと W 相レグ間) での寄生インダクタンスが変化しない条件, すなわち, $2L_{\text{S}} + L_{\text{P}}$ が一定になる組合せとした。表 4.1 に、解析に用いる寄生インダクタンス $L_{\text{S}}, L_{\text{P}}$ の組合せを示す。表 4.1 のように, $2L_{\text{S}} + L_{\text{P}}$ が一定となる 3つの組合せ (条件 A, B, C) で解析した。図 4.5 (a)~(c) に、三相インバータにおけるキャパシタ電流 $I_{\text{CU}}, I_{\text{CV}}$ のスイッチング周波数 f_{SW} 依存性の計算結果を示す。出力電流 $I_{\text{LU}} = 4.6 \text{ A}$, 変調率 $M = 0.9$, 力率 $\cos \phi = 0.77$, DC リンクキャパシタ $C_{\text{P}} = 50 \mu\text{F}$, 等価直列抵抗 (ESR) $R_{\text{ES}} = 12 \text{ m}\Omega$ である。縦軸はキャパシタ電流の実効値 $I_{\text{CU}}, I_{\text{CV}}$, 横軸はスイッチング周波数 f_{SW} をそれぞれ示す。Fig. 4.5(a) より, L_{P} が 0 の場合 (条件 A), 3章で述べたレグユニットを 2 台接続した場合と同様に, L_{S} とキャパシタ C_{P} 間の共振に起因して特定の f_{SW} で $I_{\text{CU}}, I_{\text{CV}}$ の増加が見られた。 I_{CU} と I_{CV} はどの f_{SW} においても同一の実効値となる。

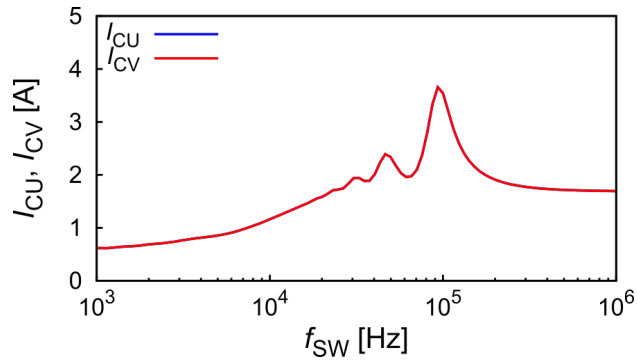
条件 B, C では、図 4.5 (b), (c) に示すように、共振が発生するスイッチング周波数の場合に、 I_{CU} に電流集中が生じる。条件 C の U-V 相レグ間, U-W 相レグ間の共振周波数 $f_{\text{rUV}}, f_{\text{rUW}}$ および Q 値 $Q_{\text{UV}}, Q_{\text{UW}}$ は次式となる。

$$f_{\text{rUV}} = \frac{1}{2\pi\sqrt{L_{\text{UV}}(\frac{1}{2}C_{\text{P}})}} = 91.9 \text{ kHz}, \quad (4.19)$$

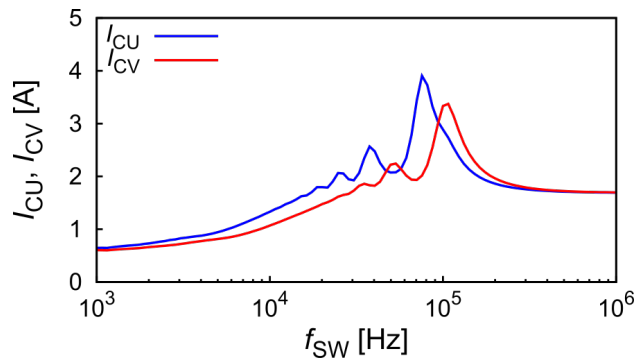
$$f_{\text{rUW}} = \frac{1}{2\pi\sqrt{L_{\text{UW}}(\frac{1}{2}C_{\text{P}})}} = 65.0 \text{ kHz}, \quad (4.20)$$

$$Q_{\text{UV}} = \frac{1}{R_{\text{ES}}}\sqrt{\frac{L_{\text{UV}}}{\frac{1}{2}C_{\text{P}}}} = 5.77, \quad (4.21)$$

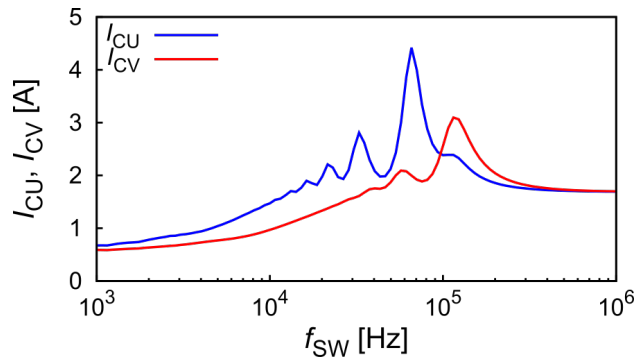
$$Q_{\text{UW}} = \frac{1}{R_{\text{ES}}}\sqrt{\frac{L_{\text{UW}}}{\frac{1}{2}C_{\text{P}}}} = 8.16, \quad (4.22)$$



(a) 条件 A



(b) 条件 B



(c) 条件 C

図 4.5 レグユニットを 3 台接続した三相インバータにおける DC リンクキャパシタ電流のスイッチング周波数依存の解析結果

ただし,

$$L_{UV} = 2L_S + L_P = 120 \text{ nH}, \quad (4.23)$$

$$L_{UW} = 2L_S + 2L_P = 240 \text{ nH}. \quad (4.24)$$

表 4.2 レグユニットを 3 台接続した三相インバータの各解析条件での共振周波数と Q 値

	条件 A	条件 B	条件 C
f_{rUV}	91.9 kHz	91.9 kHz	91.9 kHz
f_{rUW}	91.9 kHz	75.0 kHz	65.0 kHz
Q_{UV}	5.77	5.77	5.77
Q_{UW}	5.77	7.07	8.16

同様に条件 A, B についても f_{rUV} , f_{rUW} , Q_{UV} , Q_{UW} を (4.19)~(4.22) 式で計算した結果を表 4.2 にまとめる。それぞれの条件で, I_{CU} が極大値となるスイッチング周波数 f_{SW} は共振周波数 f_{rUV} 付近となり, I_{CV} が極大値となる f_{SW} は f_{rUW} 付近にある。また, I_{CU} , I_{CV} の極大値の大きさは Q 値 Q_{UV} , Q_{UW} に依存している。

4.2.3 実験方法

4.2.1 節で解析したレグ間キャパシタ電流集中を検証するために, 図 4.2 に示した三相インバータ回路で実験を行った。表 4.3 に, 回路定数を示す。100 kHz までのスイッチング周波数を実現するため, スwitching素子 $S_1 \sim S_6$ には SiC MOSFET モジュールを用いた。また, DC リンクキャパシタ C_P はフィルムキャパシタであり, SiC MOSFET モジュールの直近に接続した。本実験では, 相レグ間のキャパシタ電流集中現象を観測することを目的としたために, キャパシタンスは最適に設計したわけではなく, $C_P = 50 \mu\text{F}$ とした。直流電源側のキャパシタの影響を除外するために, 直流電源とインバータ回路の間に 10 mH のインダクタを挿入した。

4.2.2 節の解析と同様に L_S , L_P を変化させるため, 本実験では図 4.6(a), (b) に示す 2 つの主回路実装構成を用いた。図 4.6(a) の構造は, 解析の条件 A ($L_S \gg L_P$) と同様の条件 (条件 A' とする) で, レグ間の寄生インダクタンス L_P を小さくするために, 各レグユニット間をラミネートバスバーで接続した。ただし, 各レグに直列の寄生インダクタンス L_S の値を調整するために, ラミネートバスバーと各レグユニットとの間にもバスバーを設けてある。図 4.6(b) に示す構造は, 解析の条件 C ($L_S \ll L_P$) と同様の条件 (条件 C' と

表 4.3 三相インバータの実験で用いた回路定数

Switching devices $S_1 - S_6$	SiC MOSFET module with SiC-SBD, 1200 V, 120 A (Rohm, BSM120D12P2C005)
DC-link capacitors C_P	Film capacitor, 50 μ F, 600 V (Shizuki, MEC)
Equivalent series resistance R_{ES}	12 m Ω
Input voltage	300 V
Input inductor	10 mH
Load	40 mH, 15 Ω
Switching frequency f_{SW}	10 – 100 kHz
Modulation index M	0.9

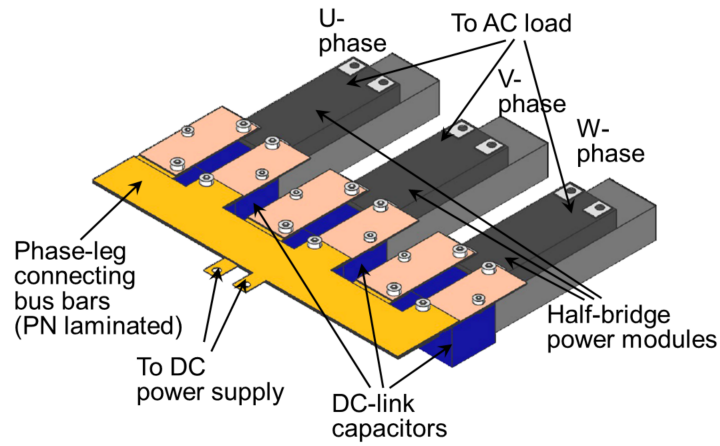
表 4.4 実験に用いたレグ間接続バスバーの寄生インダクタンス

	条件 A'	条件 C'
L_S	57.2 nH	16.8 nH
L_P	6.5 nH	91.5 nH
$2L_S + L_P$	120.9 nH	125.1 nH

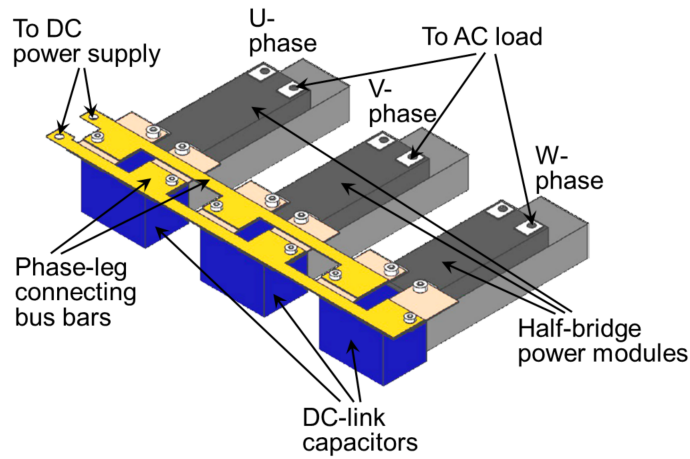
する)で、図 4.1 と同じ構造であり、各レグ間に L_P が存在する。表 4.4 に、図 4.6 (a), (b) の条件 A', C' の各寄生インダクタンスの値 L_S, L_P を示す。 L_S, L_P の値は、U 相レグ-V 相レグ間および U 相レグ-W 相レグ間をそれぞれフルブリッジ駆動し、キャパシタ電流波形の振動周波数を観測することで求めた。4.2.2 節の解析と同様に、隣り合うレグ間の寄生インダクタンス $2L_S + L_P$ は一定になるようにした。

4.2.4 実験結果

図 4.7 (a), (b) に、条件 A', C' それぞれの実験波形を示す。実験波形は、図 4.5(c) で示した条件 C の解析結果において、U 相レグへのキャパシタ電流集中が最も大きかったスイッチング周波数 $f_{SW} = 70$ kHz の場合を示す。キャパシタ電流 i_{CU}, i_{CV} の波形は、ロゴスキーコイル式交流電流プローブで測定した。スイッチングに起因する振動成分を除去するため、 i_{CU}, i_{CV} の測定波形はカットオフ周波数 2 MHz のローパスフィルタを通した。



(a) 構造 A'



(b) 構造 C'

図 4.6 レグユニットを 3 台接続した三相インバータの主回路実装構成

図 4.7(a) は条件 A' の場合，図 4.7(b) は条件 C' の場合をそれぞれ示している。図 4.7(a), (b) より，負荷電圧 v_{UV} と負荷電流 i_{LU} の波形は条件 A', C' で一致する。その一方，キャパシタ電流 i_{CU}, i_{CV} の波形は，条件 A', C' でその振幅に違いが見られる。

図 4.8(a), (b) に，図 4.7(a), (b) の拡大波形を示す。3 章で述べたレグユニット 2 台の場合と同様に，直流側回路の共振によりキャパシタ電流 i_{CU} は増加している。

図 4.9(a)~(d) に，図 4.7(a), (b) におけるキャパシタ電流 i_{CU}, i_{CV} の高調波解析結果を示す。図 4.9(a), (b) は構造 A' の場合，図 4.9(c), (d) は構造 C' の場合である。図 4.9(a),

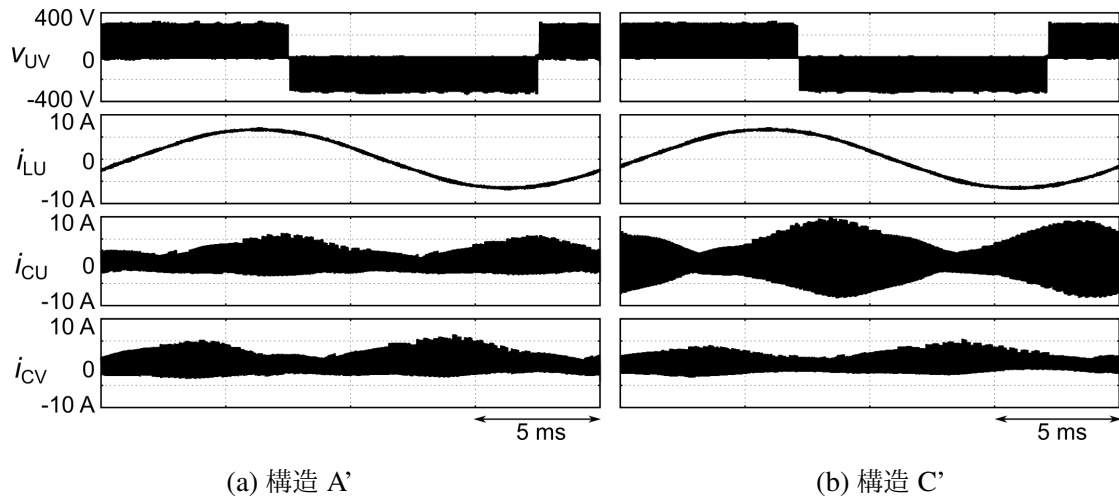


図 4.7 レグユニットを 3 台接続した三相インバータの実験波形 ($f_{sw} = 70 \text{ kHz}$)

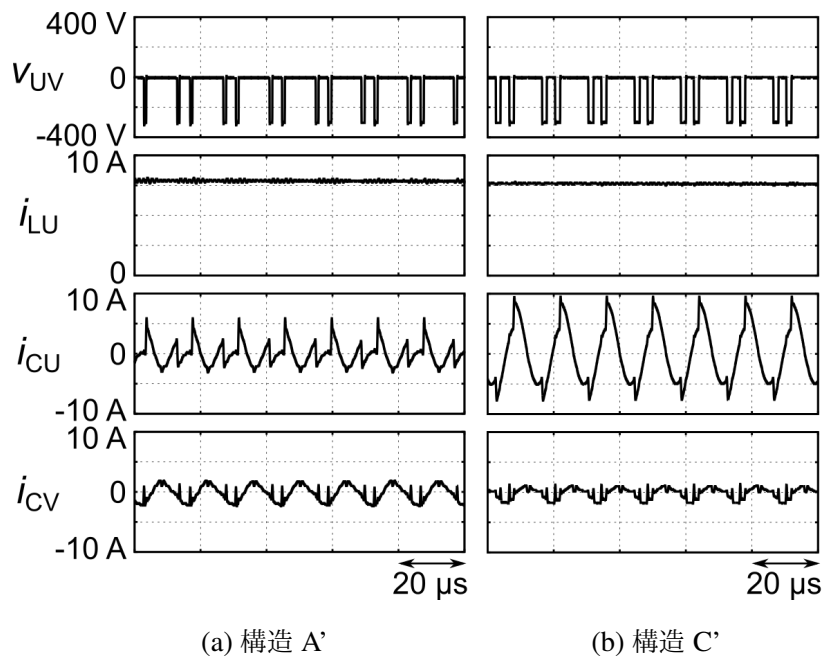


図 4.8 レグユニットを 3 台接続した三相インバータの実験拡大波形 ($f_{sw} = 70 \text{ kHz}$)

(b) に示すように i_{CU} と i_{CV} とで各スペクトルの差は 20% 以内である（例えば、72 kHz のスペクトルは、 i_{CU} が 0.77 A、 i_{CV} が 0.93 A）。その一方、図 4.9(c), (d) に示すように、構造 C' の場合、 i_{CU} のスペクトルは 72 kHz でピーク値 2.50 A となるのに対し、 i_{CV} の

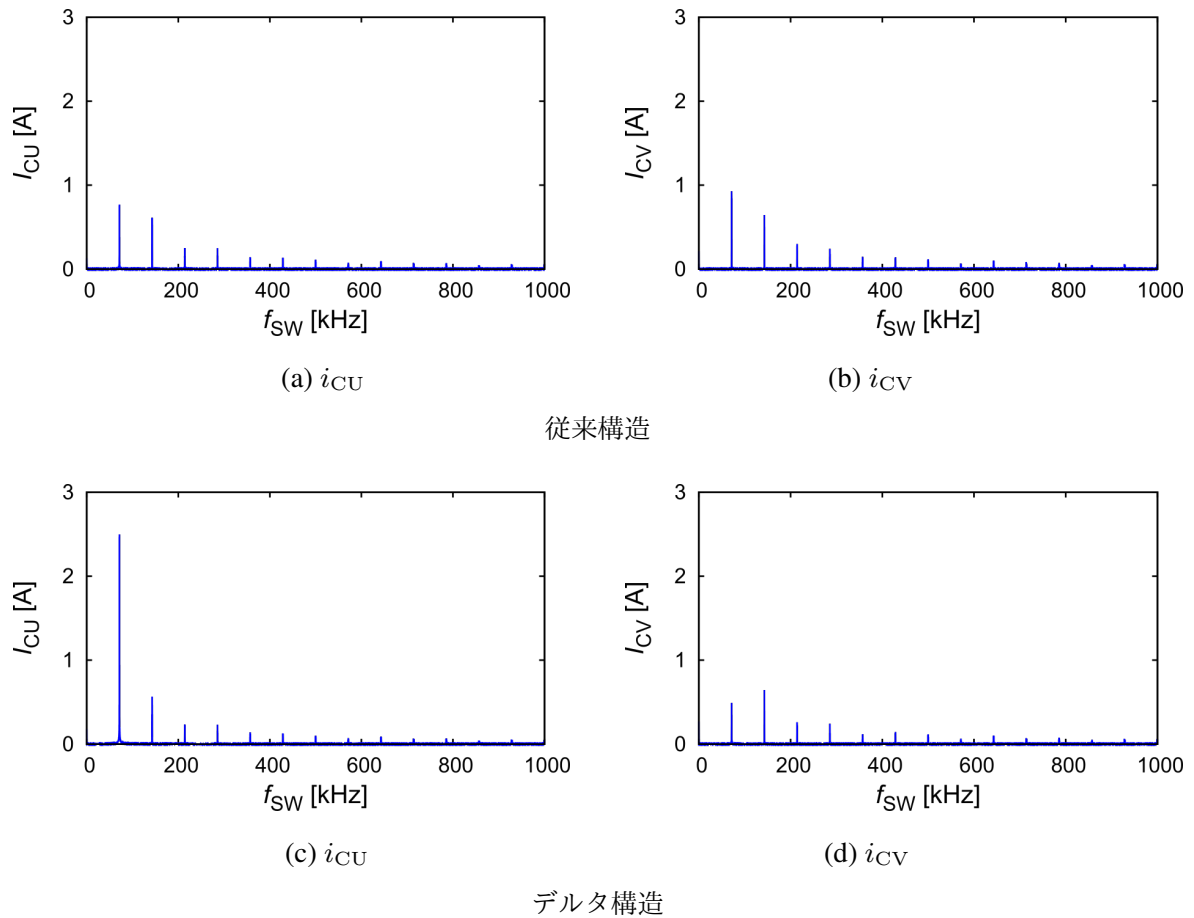


図 4.9 レグユニットを 3 台接続した三相インバータのキャパシタ電流の高調波解析結果 ($f_{SW} = 70$ kHz)

72 kHz でのスペクトルは 0.49 A で、5.1 倍の差が確認された。

4.2.5 スイッチング周波数とレグ間キャパシタ電流集中の関係

図 4.10 (a), (b) に、スイッチング周波数 f_{SW} とキャパシタ電流実効値 I_{CU} , I_{CV} の関係の解析結果と実験結果を示す。図 4.10 (a) は構造 A' の場合、図 4.10 (b) は構造 C' の場合である。解析結果は、図 4.5 (a)~(c) と同じ方法で算出した。表 4.5 に、構造 A' と構造 C' の直流側回路の共振周波数と Q を示す。共振周波数 f_{rUV} , f_{rUW} と Q 値 Q_{UV} , Q_{UW} は、(4.19)~(4.22) 式で計算した。 I_{CU} と I_{CV} は、表 4.5 に示す f_{rUV} , f_{rUW} の付近

表 4.5 レグユニットを 3 台接続した三相インバータの共振周波数と Q

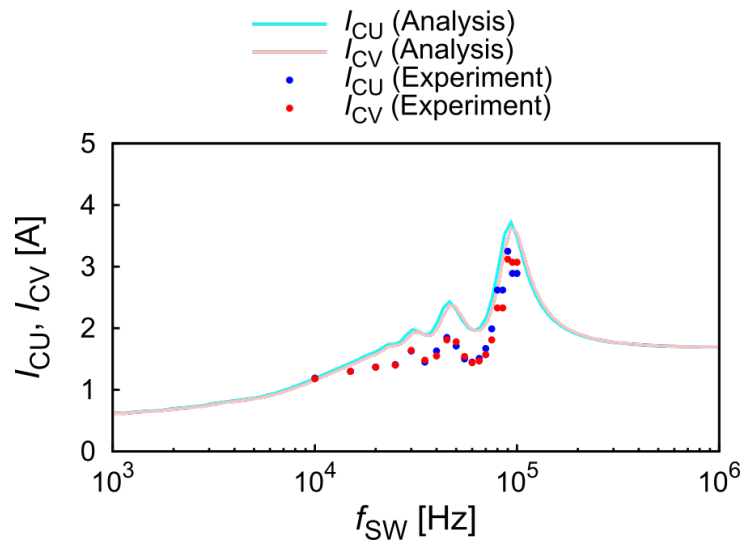
	構造 A'	構造 C'
f_{rUV}	91.5 kHz	90.0 kHz
f_{rUW}	89.2 kHz	68.4 kHz
Q_{UV}	5.80	5.89
Q_{UW}	5.95	7.76

の f_{SW} で、それぞれの Q 値 Q_{UV} , Q_{UW} となる共振に伴う極大値を持つ。図 4.10 (a) に示す構造 A' の場合、レグ間の寄生インダクタンス L_P が小さいため、 f_{rUV} と f_{rUW} は近接した値となり、 I_{CU} へのキャパシタ電流集中は小さい。その一方、図 4.10(b) に示す構造 C' の場合、 L_P に起因して f_{rUV} と f_{rUW} が離れた値となり I_{CU} にはキャパシタ電流集中が生じている。実験結果では $f_{SW} = 70$ kHz においてキャパシタ電流集中が最大となり、 $I_{CU} = 3.57$ A, $I_{CV} = 1.21$ A で 3.0 倍の差異が確認された。

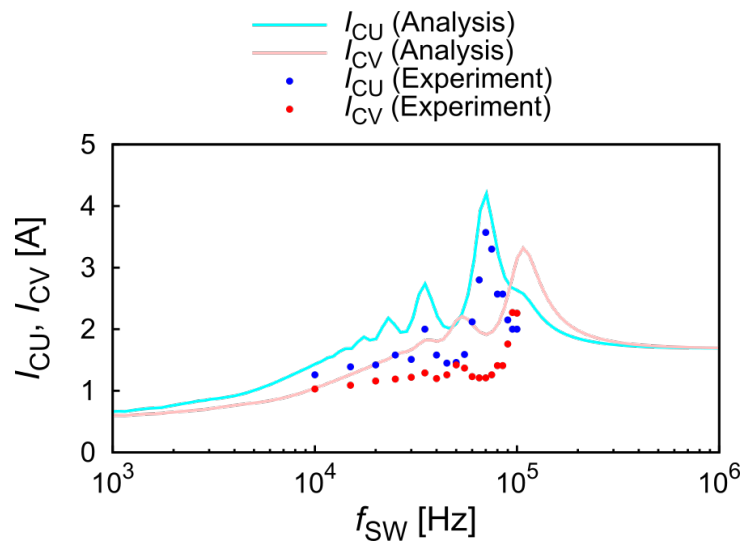
実際の数 kW 以上のインバータ回路に使用されるレグユニット構成では、構造 A' のようにレグ間の寄生インダクタンス L_P を小さくすることは難しく、相レグ間を接続するバスバーに起因して、本実験での構造 C' のように L_P が大きくなる可能性がある。その場合、図 4.10 (b) に示したように特定レグへのキャパシタ電流集中を引き起こす。特定レグのキャパシタに電流が集中すると、直流側回路の共振に加えてさらにキャパシタ電流が増加し、キャパシタの体積増加あるいは信頼性低下に繋がる恐れがある。そのため、レグ間キャパシタ電流集中を抑制する手法が必要となるため、5 章で検討する。

4.3 第 4 章のまとめ

本章では、ハーフブリッジモジュールと DC リンクキャパシタからなるレグユニット 3 台で構成される三相インバータについて、共振に起因するレグ間キャパシタ電流集中の原理を解明した。各レグの直列方向とレグ間のそれぞれに存在する寄生インダクタンスを考慮した等価回路解析により、レグ間にキャパシタ電流集中が起こることを示した。300 V, 4.6 A の三相インバータを設計・製作し、レグ間の寄生インダクタンスが大きい条件では、



(a) 構造 A'



(b) 構造 C'

図 4.10 レグユニットを 3 台接続した三相インバータにおける DC リンクキャパシタ電流のスイッチング周波数依存の解析・実験結果

スイッチング周波数と共振周波数が近づくと最大 3.0 倍の電流集中が起こることを実証した。

第5章

直流側共振およびレグ間キャパシタ電流集中の対策

本章では、DC リンクキャパシタのリプル電流増加につながる共振およびレグ間電流集中の対策として、3つの手法を提案する。1つ目は、レグ間を接続するバスバーの材料を変更することで、共振回路内の抵抗成分を増加させて電流増加を抑制する方法である。実験では抵抗率の大きいグラファイトを、レグ間を接続するバスバーの材料に用いることで、銅を用いたバスバーと比較して300 V, 3.7 A 単相フルブリッジインバータのキャパシタ電流を35%低減できることを確認した。また、300V, 4.6 A 三相インバータの実験では、レグ間のキャパシタ電流集中を56%低減できることを確認した。2つ目は、レグ間を接続するバスバーの構造を変更することで、レグ間のキャパシタ電流集中を抑制する方法である。実験では直流側をデルタ結線するバスバー構造にすることで、300V, 4.6 A 三相インバータのレグ間キャパシタ電流集中を62%低減できることを確認した。3つ目は、バスバーにキャパシタを集積する方法である。チタン酸バリウム (BaTiO_3) のセラミック板を挟み込んだバスバーを製作し、実験により300 V, 4.1 A 単相フルブリッジインバータの動作を確認した。

5.1 レグ間接続バスバーの材料変更

5.1.1 バスバー材料の検討

3章では、直流側共振を抑制する設計条件の一つとして、直流側回路の Q を1.1以下にすることで共振の影響を1/10にできることを示した。しかしながら、直流側回路内の L, C の値の調整のみで Q を1.1以下にすることは困難な場合がある。そこで、相レグ間を接続するバスバーの抵抗を増加させることで直流側共振を抑制することを検討した。表

表 5.1 主な導電体の抵抗率

	抵抗率
銅	$1.55 \times 10^{-8} \Omega\text{m}$
アルミニウム	$2.50 \times 10^{-8} \Omega\text{m}$
鉄	$8.90 \times 10^{-8} \Omega\text{m}$
グラファイト (CIP 材)	$1.10 \times 10^{-5} \Omega\text{m}$

5.1 に、主な導電体の抵抗率を示す。3, 4 章で述べた回路のバスバーには、銅を用いた。表 5.1 より、銅の抵抗率は $1.55 \times 10^{-8} \Omega\text{m}$ である。銅のバスバーで抵抗を上げるには、厚さを薄くするか、幅を狭くする必要がある。厚さを薄くした場合、抵抗値を 100 倍以上にするには、現状 1 mm 厚であるのを数 μm 厚にする必要があり、プリント基板の銅箔を利用するとしても製作が困難な厚さである。また、幅を狭くした場合は、寄生インダクタンスの増加も伴い、直流側共振に抵抗増加以外の影響を与える。そこで、銅以外の導電体からバスバーの材料を選定する。アルミニウムや鉄は銅より抵抗率が大きいもの、10 倍以下である。それらに対して、炭素から成る元素鉱物であるグラファイトの抵抗率は $1.10 \times 10^{-5} \Omega\text{m}$ であり、同じ形状のバスバーでは、銅の 710 倍の抵抗値が得られる。そこで、本節では、グラファイトをバスバーの材料に用いて直列側共振およびレグ間のキャパシタ電流集中を抑制することを検討する。

5.1.2 直流側共振抑制の原理

図 5.1 に、レグユニット 2 台によるフルブリッジインバータの主回路構成を示す。3 章で解析した図 3.1 に対し、バスバーの寄生抵抗 $R_{\text{BUP}}, R_{\text{BUN}}, R_{\text{BVP}}, R_{\text{BVN}}$ を追加している。3 章と同様に、図 5.1 のフルブリッジインバータ回路を図 5.2 の等価回路に変換して解析する。ここで、 $R_{\text{BUP}}, R_{\text{BVP}}, R_{\text{BUN}}, R_{\text{BVN}}$ はレグ間バスバーの寄生抵抗である。 $i_{\text{S1}}, i_{\text{S3}}$ は従来と同じ S_1, S_3 のドレイン電流である。

図 5.2 の等価回路は 2 つの電流源 $i_{\text{S1}}, i_{\text{S3}}$ を有するので、重ね合わせの理を用いる。3 章と同様に、各周波数成分のフェーザであることを明確にするために、電流、インピーダンス

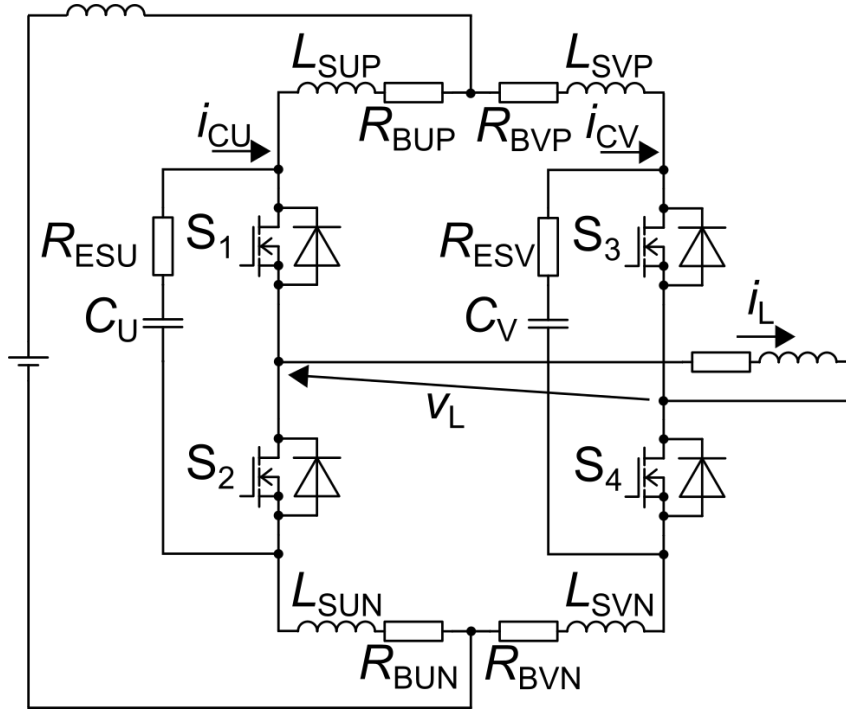


図 5.1 バスバーの寄生抵抗を考慮したレグユニット 2 台によるフルブリッジインバータの主回路構成

の記号にドットを付ける。図 5.3(a) に、 \dot{I}_{S3} を開放し、電流源を \dot{I}_{S1} のみとした等価回路を示す。図 5.3(a) において C_U, C_V は同じキャパシタンス C_P を、 R_{ESU}, R_{ESV} は同じ抵抗値 R_{ES} を持つと仮定した。U 相レグと V 相レグの間の寄生インダクタンスと寄生抵抗をそれぞれ $L_{ST} = L_{SUP} + L_{SUN} + L_{SVP} + L_{SVN}$ および $R_{BT} = R_{BUP} + R_{BUN} + R_{BVP} + R_{BVN}$ とする。 $\dot{Z}_0, \dot{Z}_1, \dot{Z}_r$ を次式で定義する。

$$\dot{Z}_0 = R_{ES} - j \frac{1}{k\omega_{SW}C_P}, \quad (5.1)$$

$$\dot{Z}_1 = R_{ES} + R_{BT} + j \left(k\omega_{SW}L_{ST} - \frac{1}{k\omega_{SW}C_P} \right), \quad (5.2)$$

$$\begin{aligned} \dot{Z}_r &= \dot{Z}_0 + \dot{Z}_1 \\ &= 2R_{ES} + R_{BT} + j \left(k\omega_{SW}L_{ST} - \frac{2}{k\omega_{SW}C_P} \right). \end{aligned} \quad (5.3)$$

3 章と同様に、キャパシタ電流 \dot{I}_{CU} は次式のように奇数次高調波と偶数次高調波の場合で

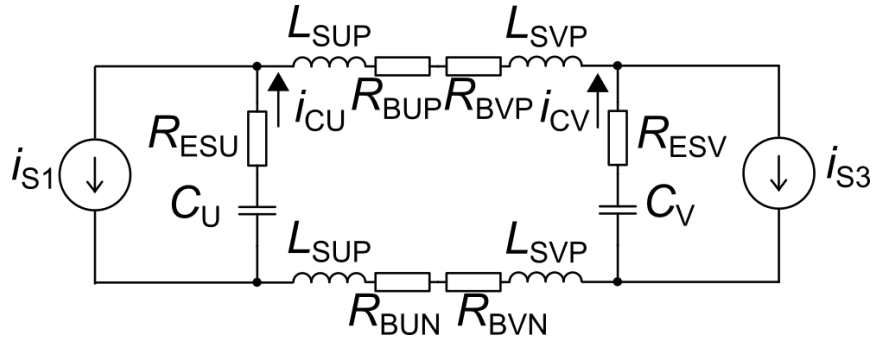


図 5.2 バスバーの寄生抵抗を考慮したレグユニット 2 台によるフルブリッジインバータの高周波キャパシタ電流 i_{CU} , i_{CV} に着目した等価回路

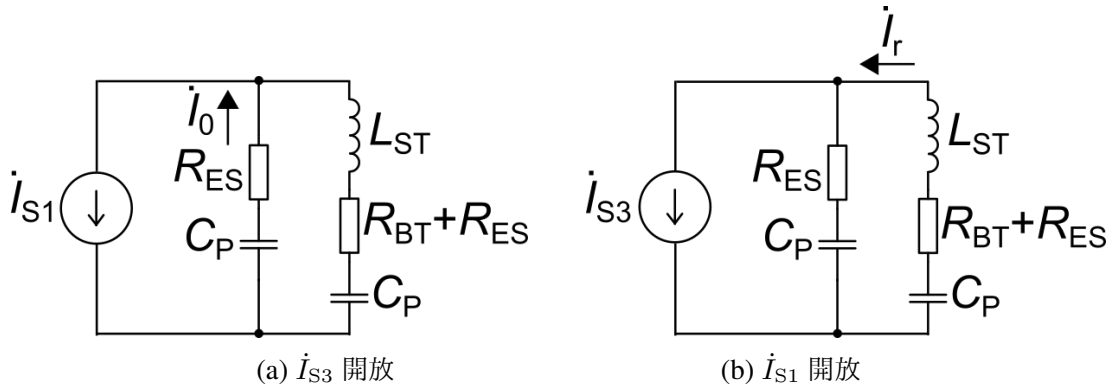


図 5.3 L_{ST} , R_{BT} を考慮した等価回路

分けて表すことができる。

$$\dot{I}_{CU} = \begin{cases} \dot{I}_{S1}, & (\text{even harmonics}), \\ \frac{\dot{Z}_r - 2\dot{Z}_0}{\dot{Z}_r} \dot{I}_U, & (\text{odd harmonics}). \end{cases} \quad (5.4)$$

(5.4) 式に (5.1), (5.3) 式を代入することで、バスバーの寄生インダクタンスを考慮したキャパシタ電流が計算できる。

k が奇数の場合、(5.4) 式より、等価回路はさらに図 5.4 (a) の直列共振回路で表すことができる。この共振回路の共振周波数 f_r は次式のように表される。

$$f_r = \frac{1}{2\pi\sqrt{\frac{1}{2}L_{ST}C_P}}. \quad (5.5)$$

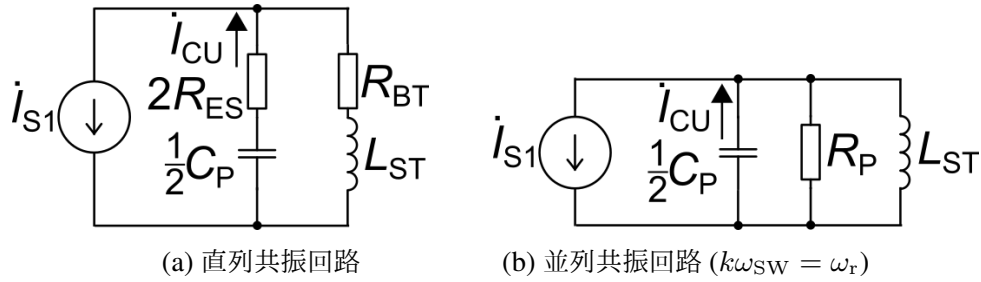


図 5.4 I_U が奇数次高調波のときの R_{BT} を考慮した等価回路

ここで、 $k\omega_{SW}$ が共振周波数 $\omega_r (= 2\pi f_r)$ に近づいた場合、3章で示した手順により、図 5.4 (a) の直列共振回路は、図 5.4 (b) の並列共振回路に変換できる。図 5.4 (b) に示す R_P は次式で与えられる。

$$R_P = \frac{4}{(2R_{ES} + R_{BT})\omega_r^2 C_P^2}. \quad (5.6)$$

並列共振回路の Q (quality factor) は次式の通り計算される。

$$\begin{aligned} Q &= \omega_r \left(\frac{4}{(2R_{ES} + R_{BT})\omega_r^2 C_P^2} \right) \left(\frac{1}{2} C_P \right) \\ &= \frac{2}{(2R_{ES} + R_{BT})\omega_r C_P} = \frac{2}{2R_{ES} + R_{BT}} \sqrt{\frac{L_{ST}}{2C_P}}. \end{aligned} \quad (5.7)$$

(5.5) 式のように、バスバーの寄生抵抗 R_{BT} は共振周波数 f_r には影響を及ぼさない。その一方、(5.7) 式のように、 R_{BT} を大きくすることで Q を小さくすることが可能である。3章の (3.19) 式と同様に、次式のように、キャパシタ電流の実効値は Q に比例する。

$$|I_{CUk}| = Q |I_{S1k}|. \quad (5.8)$$

すなわち、 R_{BT} を大きくすることで、共振によるキャパシタ電流の増加を抑制できる。

5.1.3 直流側共振抑制の実験検証

実験方法

グラフィットバスバーによる直流側回路の共振抑制効果を検証するために、図 5.1 に示したフルブリッジインバータ回路で実験を行った。3章と同様に、まず、スイッチング周

表 5.2 グラファイトバスバーを用いたフルブリッジインバータ回路の実験条件

Switching devices $S_1 - S_4$	SiC MOSFET module with SiC-SBD, 1200 V, 120 A (Rohm, BSM120D12P2C005)
Phase-leg capacitors $C_P (= C_U = C_V)$	Film capacitor, 50 μ F, 600 V (Shizuki, MEC)
Stray inductance between phase legs $L_{ST} (= L_{SUP} + L_{SUN} + L_{SVP} + L_{SVN})$	120 nH
Equivalent series resistance R_{ESU} and R_{ESV}	12 m Ω
Input voltage	300 V
Input inductor	10 mH (Constant duty ratio) 100 μ H (PWM operation)
Load	10 mH, 50 Ω
Switching frequency f_{SW}	10 – 100 kHz

期における共振電流について検討するため、スイッチングのデューティ比は一定値 0.8 に固定して実験し、次に、PWM インバータ動作にて実験を行った。表 5.2 に、回路定数を示す。グラファイトバスバーの効果を銅バスバーと比較するため、回路定数は 3 章と合わせた。表 5.3 に、レグ間接続バスバーの寄生抵抗 R_{BT} と Q を銅とグラファイトの場合を比較して示す。 R_{BT} は、HOIKI 抵抗計 RM3548 によって測定した。レグ間接続バスバーは P 側と N 側のバスバーで構成される。銅バスバーは、P 側と N 側の両方の材料に銅を用いた。銅バスバーの R_{BT} は 0.12 m Ω であり、 Q は 2.87 である。グラファイトバスバーは、P 側にグラファイト、N 側に銅を用いた場合と、P 側と N 側の両方にグラファイトを用いた場合の 2 種を比較した。P 側のみグラファイトを用いたバスバーの R_{BT} は 39.8 m Ω 、 Q は 1.09 であり、P 側、N 側の両方にグラファイトを用いたバスバーの R_{BT} は 79.4 m Ω 、 Q は 0.67 である。そこで、3 章で示した設計条件である Q が 1.1 に近い、P 側のみグラファイトを用いたバスバーを実験に用いた。図 5.5 に、グラファイトバスバーを用いたフルブリッジインバータ回路の写真を示す。この図に示すように、バスバーの長さは 191 mm である。

表 5.3 レグ間接続バスバーの寄生抵抗と Q

		Copper bus bar	Graphite bus bar	
			Single-side	Both-side
Material	P-side	Copper	Graphite	Graphite
	N-side	Copper	Copper	Graphite
Stray resistance R_{BT}		0.12 m Ω	39.8 m Ω	79.4 m Ω
Q		2.87	1.09	0.67

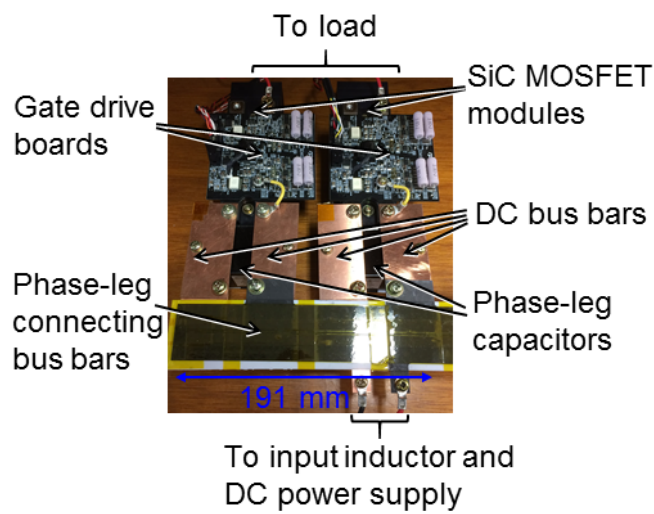
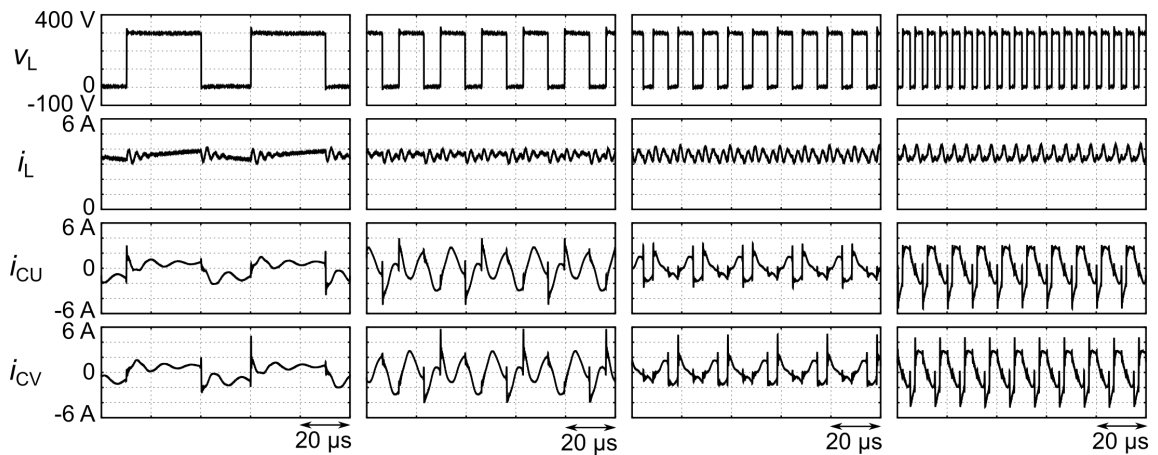


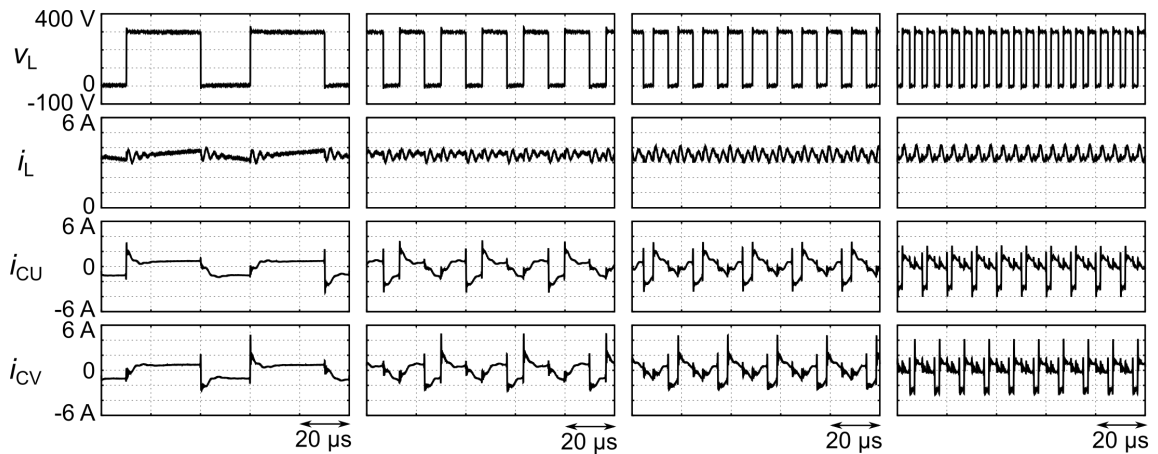
図 5.5 グラファイトバスバーを用いたフルブリッジインバータ回路の写真

デューティ比固定での DC リンクキャパシタ電流

図 5.6 (a)~(h) に、デューティ比固定でスイッチング周波数 f_{sw} を 10 kHz から 100 kHz まで変化させたときの実験波形を示す。図 5.6 (a)~(d) は 3 章の図 3.10 (a)~(d) と同じ銅バスバーを用いた場合、図 5.6 (e)~(h) はグラファイトバスバーを用いた場合である。DC リンクキャパシタ電流 i_{CU} , i_{CV} の波形は、ロゴスキーコイル式交流電流プローブで測定した。数 MHz 以上の高周波成分を除去するため、 i_{CU} , i_{CV} の測定波形はカットオフ周波数 2 MHz のローパスフィルタを通した。負荷電圧 v_L , 負荷電流 i_L の波形は、銅バスバーの場合とグラファイトバスバーの場合で同一である。その一方、DC リンクキャパシ



(a) $f_{sw} = 10 \text{ kHz}$ (b) $f_{sw} = 30 \text{ kHz}$ (c) $f_{sw} = 50 \text{ kHz}$ (d) $f_{sw} = 100 \text{ kHz}$
銅バスバーを用いた場合



(e) $f_{sw} = 10 \text{ kHz}$ (f) $f_{sw} = 30 \text{ kHz}$ (g) $f_{sw} = 50 \text{ kHz}$ (h) $f_{sw} = 100 \text{ kHz}$
グラファイトバスバーを用いた場合

図 5.6 銅バスバーとグラファイトバスバーを用いた場合のデューティ比固定の実験波形

タ電流 i_{CU} , i_{CV} の波形は, f_{sw} が 30 kHz と 100 kHz のとき, 銅バスバーを用いた場合と比較して, グラファイトバスバーを用いた場合に共振成分が低減されている。 f_{sw} が 30 kHz のとき, i_{CU} の実効値は, 銅バスバーの場合が 1.71 A に対して, グラファイトバスバーの場合は 1.14 A である。 f_{sw} が 100 kHz のとき, i_{CU} の実効値は, 銅バスバーの場合が 2.23 A に対して, グラファイトバスバーの場合は 1.40 A である。

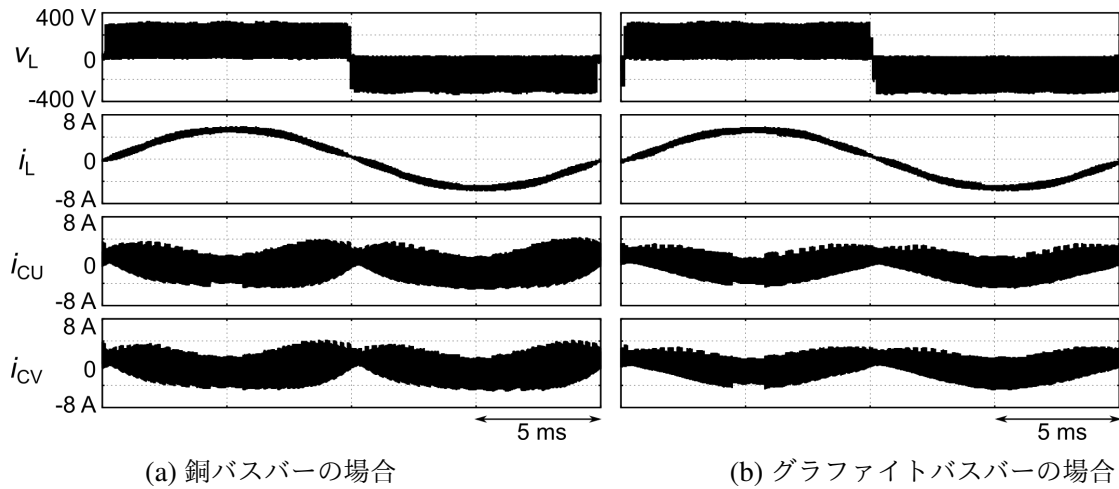


図 5.7 銅バスバーとグラファイトバスバーを用いた場合のスイッチング周波数 100 kHz でのフルブリッジインバータ回路の実験波形

PWM 動作での DC リンクキャパシタ電流

図 5.7(a), (b) に、PWM 動作でスイッチング周波数 f_{SW} が 100 kHz のときの実験波形を示す。 C_U , C_V へのスイッチング周波数成分の影響に特化して検討するために、入力側インダクタの値を $100 \mu\text{H}$ に変更し、出力周波数の 2 倍周波数成分の電流は直流電源側に設置した $5600 \mu\text{F}$ の電解キャパシタに流すようにした。図 5.7 (a), (b) より、負荷電圧 v_L 、負荷電流 i_L の振幅は、銅バスバーの場合とグラファイトバスバーの場合で同一である。その一方、DC リンクキャパシタ電流 i_{CU} , i_{CV} は、銅バスバーを用いた場合と比較して、グラファイトバスバーを用いた場合に低減されている。

図 5.8 (a), (b) に、銅バスバーを用いた場合とグラファイトバスバーを用いた場合の DC リンクキャパシタ電流の高調波解析結果をそれぞれ示す。スイッチング周波数 f_{SW} は 100 kHz である。銅バスバーの場合、共振によって 100 kHz 成分が最も高い値となっている。それに対して、グラファイトバスバーの場合は、銅バスバーと比較して 100 kHz が 60% 低減されている。

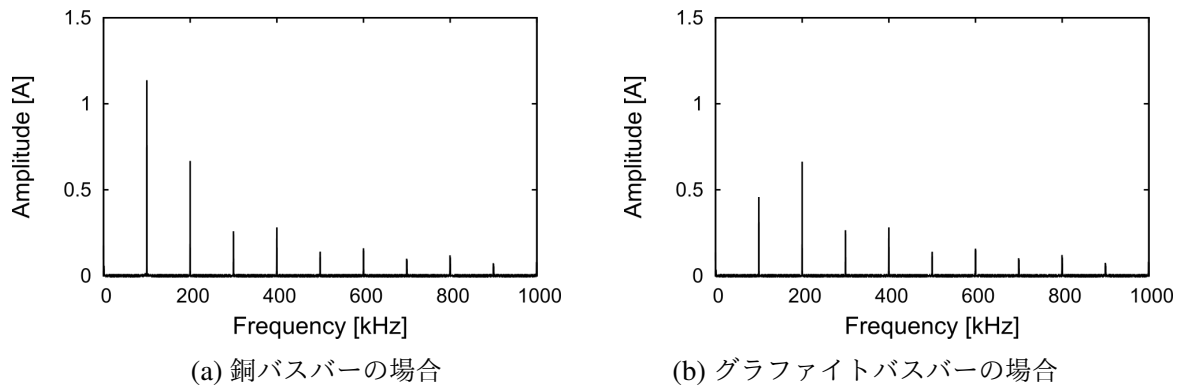


図 5.8 フルブリッジインバータ回路の DC リンクキャパシタ電流のスイッチング周波数 100 kHz での高調波解析結果

直流側共振の抑制効果

図 5.9 に、PWM 動作での DC リンクキャパシタ電流 I_{CU} の実効値の実験結果を示す。横軸はスイッチング周波数 f_{sw} 、縦軸は S_1 のドレイン電流の高調波実効値で規格化した U 相 DC リンクキャパシタ電流の実効値 I_{CU}/I_{S1} である。黒の実線は、3 章の (3.3), (3.15) 式で計算される銅バスバーの場合の解析結果、青の点線は、グラファイトバスバーの場合の解析結果である。解析値は、まず i_{S1} の各高調波成分を (5.4) 式に代入して i_{CU} の各高調波成分を求め、高調波次数 k が 1 から 10 までの二乗和平方根を取ることで各スイッチング周期の $I_{CU(n)}$ を計算する。次に、負荷電流の基本波 1 周期に渡って $I_{CU(n)}$ の二乗平均平方根を取ることでキャパシタ電流実効値 I_{CU} を求めた。丸と三角は銅バスバーの場合とグラファイトバスバーの場合それぞれの実験結果を示す。もし共振がなければ、 I_{CU} は f_{sw} に依らず一定である。しかしながら、図 5.9 に示す解析と実験では、 I_{CU} は f_{sw} に依存して増加している。銅バスバーを用いた場合、 I_{CU} は、31 kHz と 92 kHz 付近に極大値を持つ。スイッチング周波数 $f_{sw} = 100$ kHz での I_{CU} は、10 kHz での I_{CU} と比較して 1.7 倍大きい。これに対して、グラファイトバスバーを用いた場合、 Q が 1.09 と小さいことで共振電流は顕著に抑制されている。 $f_{sw} = 100$ kHz の場合、銅バスバーを用いた場合と比較して I_{CU} は 35% 低減されている。

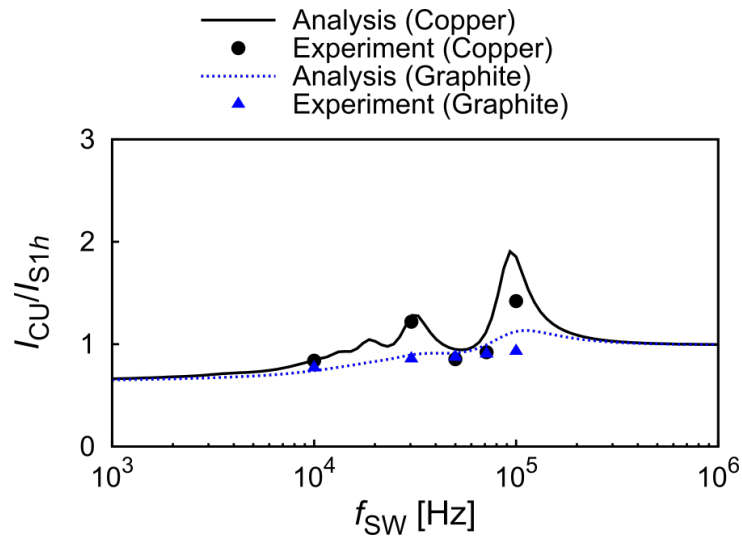


図 5.9 銅バスバーと用いた場合とグラファイトバスバーを用いた場合の PWM 動作での DC リンクキャパシタ電流のスイッチング周波数依存性

共振抑制効果と損失のトレードオフ

グラファイトバスバーを用いることで直流側共振を抑制できる反面、インバータ損失は増加する。実験でバスバーとその他の損失を分離することが困難なため、損失分析を実施した。図 5.10 に、グラファイトバスバーのインバータ全体に対する損失比率の解析結果を示す。この場合では、インバータ全体損失は SiC MOSFET、バスバー、キャパシタ損失を含む。それぞれの損失は以下の通り計算される。

- SiC MOSFET 損失 P_D : デバイスメーカーによる損失シミュレータにより P_D を計算する⁽¹¹⁰⁾。
- バスバー損失 P_B : 寄生インダクタンスを考慮してバスバー電流 I_B を回路シミュレータ (PSIM⁽¹¹¹⁾) により求め、 $I_B^2 R_{BT}$ により P_B を計算する。
- DC リンクキャパシタ電流 P_C : 図 5.9 に示す I_{CU} を用いて、 $I_{CU}^2 R_{ES}$ により P_C を計算する。

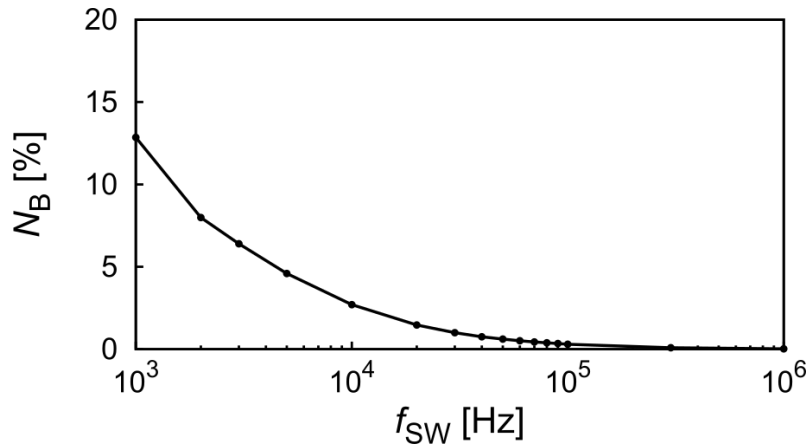


図 5.10 グラファイトバスバーのインバータ全体に対する損失比率のスイッチング周波数依存の解析結果

バスバー損失比 N_B は次式により与えられる。

$$N_B = \frac{P_B}{P_D + P_B + P_C} \times 100 [\%]. \quad (5.9)$$

SiC MOSFET のスイッチング損失は f_{SW} に比例するため、 f_{SW} の増加に従って N_B は低くなる。図 5.10 に示すように、 f_{SW} が 100 kHz のときバスバー損失がインバータ全体損失に占める割合は 0.3% である。

図 5.11 に、スイッチング周波数が 100 kHz のときの Q とバスバー損失のバスバー抵抗依存性の解析結果を示す。横軸は、バスバーの寄生抵抗を表し、表 5.3 に示した銅バスバー、グラファイトバスバー (P 側のみ)、P 側、N 側両方にグラファイトを用いたバスバーの値を縦線で示している。直流側共振による電流増加を考慮して P_B を計算した。 P_B が R_{BT} に比例するのに対して、(5.7) 式のように Q は $2R_{ES} + R_{BT}$ に反比例する。図 5.11 のように、グラファイトバスバーを用いたとき、 Q は 1 に近づき、 P_B は比較的小さい。P 側、N 側両方にグラファイトを用いたバスバーの P_B は、P 側のみにグラファイトを用いた場合の 2 倍になる。したがって、小さい損失で直流側共振を抑制するためには、 Q は 1 に近い値が望ましい。

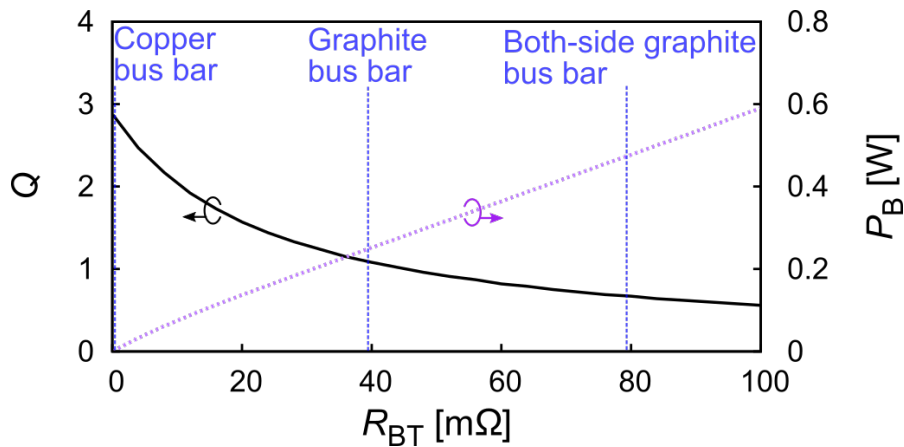


図 5.11 スイッチング周波数が 100 kHz のときの Q とバスバー損失のバスバー抵抗依存性の解析結果

出力電力と効率の関係

本章の実験では、電源容量の制約から小さい出力電力で検証したが、ここでは実験条件よりも大きい出力電力の場合のグラファイトバスバーの効率への影響を解析により検討する。

図 5.12 に、インバータ効率の出力電力依存性の解析結果を示す。解析条件は、表 5.2 の実験条件に対して入力電圧を 500 V、スイッチング周波数 f_{sw} は 100 kHz とした。効率解析の範囲は、本論文で取り上げたインバータ主回路部品であるパワー半導体、DC リンクキャパシタ、バスバーに限定し、LC フィルタ等は含んでいない。黒線は銅バスバーを用いた場合、青線はグラファイトバスバーを用いた場合をそれぞれ示す。出力電力が増加するに従い、銅バスバーを用いた場合とグラファイトバスバーを用いた場合の効率の差は拡大する。使用した SiC MOSFET の定格電流は 120 A なので、120 A をピーク値とする負荷電流実効値は 80 A で、出力電力は 19.2 kW となる。このときの効率は、銅バスバーを用いた場合に 93.95%、グラファイトバスバーを用いた場合に 93.75% となり、グラファイトバスバーを用いた場合の効率が 0.20 pt 低い。図 5.13 に、インバータ損失内訳の解析結果を示す。グラファイトバスバーを用いた場合は、銅バスバーを用いた場合と比

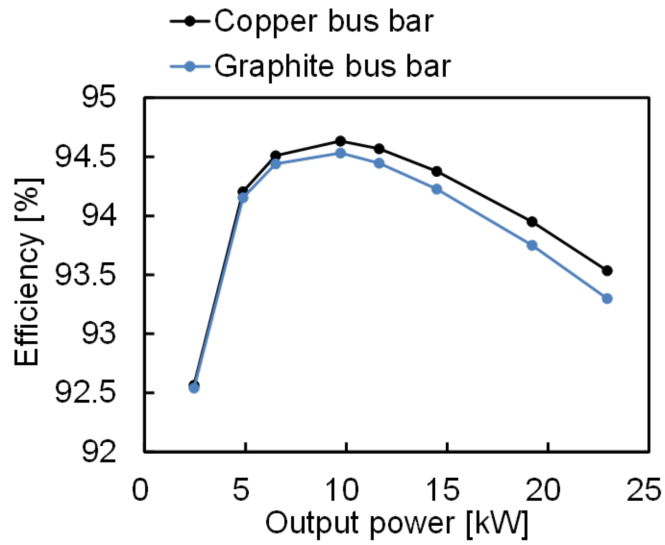


図 5.12 インバータ効率の出力電力依存性の解析結果

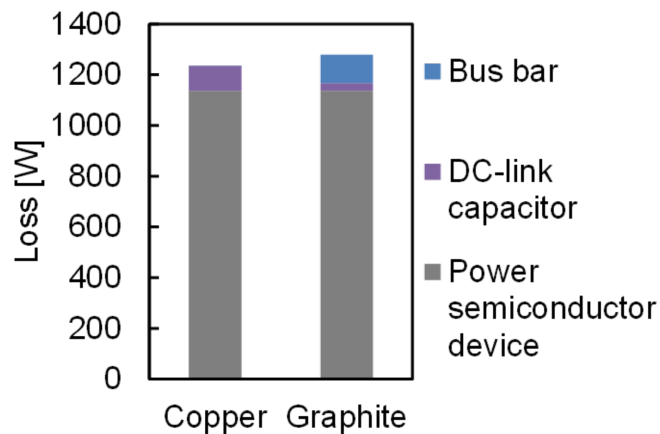


図 5.13 インバータ損失内訳の解析結果

較して、直流側回路の共振を抑制することで DC リンクキャパシタの損失は低減できるものの、バスバーの損失は増加し、合計では 3.5% の損失増加となる。

以上より、アプリケーションごとの使用条件に応じて、直流側共振抑制とインバータ効率低下のバランスを考慮することが必要となる。例えば、シリコン IGBT を用いたスイッチング周波数が 20 kHz 以下の従来のアプリケーションでは、スイッチング周波数が低

いために直流側共振は起こりづらく、低損失な銅バスバーが適している。SiC や GaN パワーデバイスを用いた高スイッチング周波数のアプリケーションでは、図 5.13 のようにバスバー損失は相対的に小さい一方で直流側共振は顕著になる恐れがある。そのために、グラファイトバスバーを使うことは共振抑制に効果的な方法となる。直流側共振を抑制しつつ損失を小さくするには、バスバーの直流抵抗は変えずに交流抵抗のみ大きくすることが望ましい。例えば、バスバーの通電方向に凹凸を設けることで交流抵抗を増加させる手法が報告されている⁽¹¹²⁾。このように、バスバーの材料のみならず形状も変更することで損失低減することが今後の課題である。

5.1.4 レグ間キャパシタ電流集中の抑制の原理

グラファイトバスバーを用いることで、レグユニット 3 台で構成される三相インバータにおけるレグ間キャパシタ電流集中の抑制を検討する。図 5.14 に、レグ間接続バスバーの抵抗を考慮した等価回路を示す。この等価回路では、バスバーの寄生抵抗 R_P を 4 章で検討した図 4.3(a) の等価回路に追加している。このとき、4 章の (4.8) 式は次式に置き換わる。

$$\dot{Z}_P = R_P + jk\omega_{SW}L_P. \quad (5.10)$$

グラファイトバスバーを用いて R_P を増加させることで直流側回路の Q を小さくし、レグ間キャパシタ電流集中を抑制できる。

5.1.5 レグ間キャパシタ電流集中の抑制の実験検証

実験方法

グラファイトバスバーによるレグ間キャパシタ電流集中の抑制効果を検討するために、レグユニット 3 台で構成される三相インバータ回路で実験を行った。表 5.4 に、回路定数を示す。グラファイトバスバーの効果を銅バスバーと比較するため、回路定数は 4 章と合わせた。表 5.5 に、グラファイトバスバーの寄生インダクタンスと寄生抵抗を銅バスバーと比較して示し、図 5.15 に、実験回路の写真を示す。この実験のグラファイトバスバー

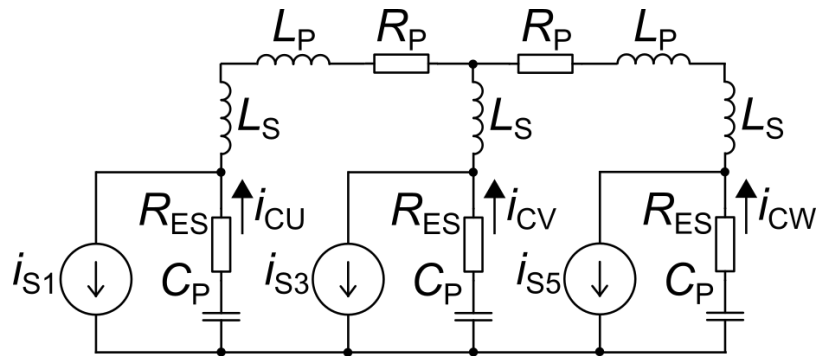


図 5.14 レグ間バスバーの抵抗を考慮し高周波キャパシタ電流 i_{CU} , i_{CV} , i_{CW} に着目した三相インバータの等価回路

表 5.4 グラファイトバスバーを用いた三相インバータ回路の実験条件

Switching devices $S_1 - S_6$	SiC MOSFET module with SiC-SBD, 1200 V, 120 A (Rohm, BSM120D12P2C005)
Phase-leg capacitors C_P	Film capacitor, 50 μ F, 600 V (Shizuki, MEC)
Equivalent series resistance R_{ES}	12 m Ω
Input voltage	300 V
Input inductor	10 mH
Load	40 mH, 15 Ω
Switching frequency f_{SW}	10 – 100 kHz
Load frequency f_L	50 Hz
Modulation index M	0.9
Power factor $\cos \phi$	0.77

では，図 5.15 に示すように，P 側のみグラファイトを使用し，N 側は銅を使用した。表 5.5 に示すように，グラファイトバスバーの寄生インダクタンス L_S , L_P は銅バスバーと同一である。寄生抵抗 R_P は 128 m Ω であり，銅バスバー (0.18 m Ω) の 711 倍である。

実験結果

図 5.16(a), (b) に，実験波形を示す。実験波形は，4 章の従来構造 (条件 C') において，U 相レグへのキャパシタ電流集中が最も大きかったスイッチング周波数 $f_{SW} = 70$ kHz の

表 5.5 レグ間接続バスバーの寄生成分

	Copper bus bar	Graphite bus bar
Stray inductance L_S	16.8 nH	16.8 nH
Stray inductance L_P	91.5 nH	91.5 nH
Stray resistance R_P	0.18 m Ω	128 m Ω

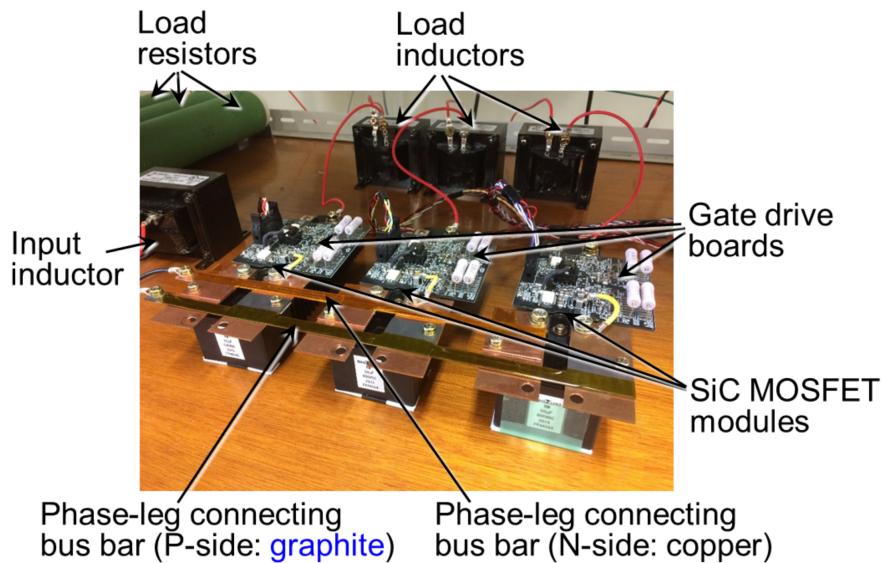


図 5.15 グラファイトバスバーを用いた三相インバータ回路の写真

場合を示す。図 5.16(a) は、4 章の図 4.7(b) と同じ銅バスバーの場合であり、図 5.16(b) は、グラファイトバスバーの場合である。負荷電圧 v_L 、負荷電流 i_L の振幅は、銅バスバーの場合とグラファイトバスバーの場合で同一である。その一方、DC リンクキャパシタ電流の振幅は、銅バスバーの場合は i_{CV} よりも i_{CU} が大きい、グラファイトバスバーの場合は i_{CV} と i_{CU} で同等になっている。

図 5.17 (a), (b) に、スイッチング周波数 f_{SW} とキャパシタ電流実効値 I_{CU} , I_{CV} の関係の解析結果と実験結果を示す。図 5.17 (a) は、4 章の図 4.10(b) と同じ銅バスバーの場合であり、図 5.17 (b) は、グラファイトバスバーの場合である。図 5.17 (a) に示す銅バスバーの場合、 f_{SW} が 70 kHz のときに I_{CU} がピークとなり、 I_{CV} の 3.0 倍となる電流集中

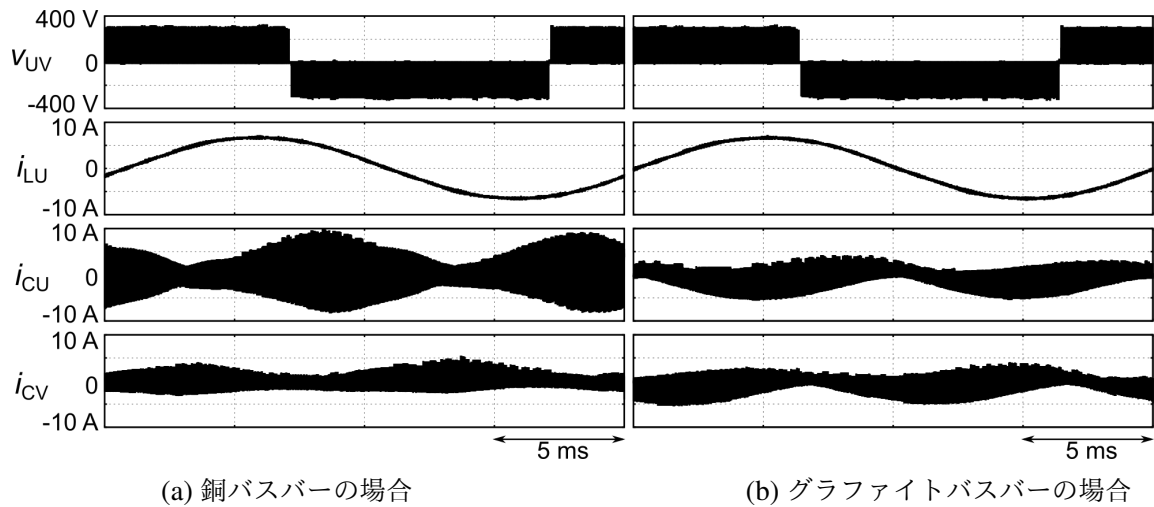


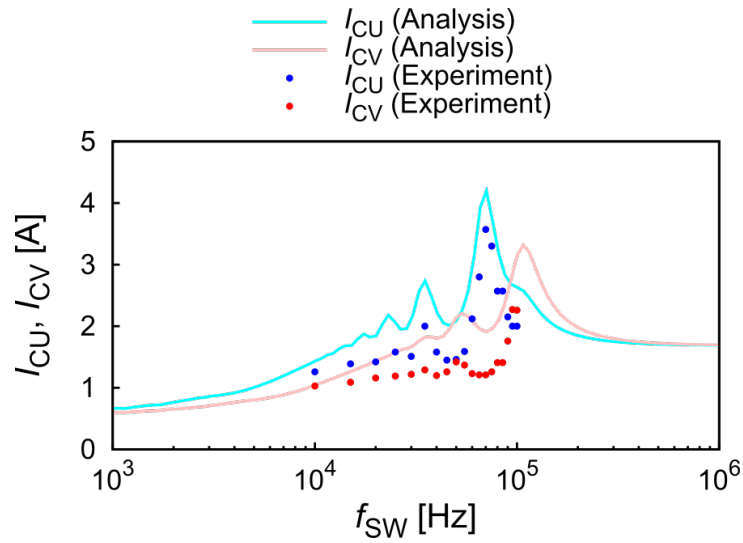
図 5.16 銅バスバーとグラファイトバスバーを用いた場合のスイッチング周波数 70 kHz での三相インバータ回路の実験波形

が生じている。図 5.17 (b) に示すグラファイトバスバーの場合、 f_{sw} が高くなるにしたがって I_{CU} と I_{CV} は増加するものの、特定の f_{sw} で共振が表れることはなく、 $f_{sw} = 70$ kHz での I_{CU} と I_{CV} はそれぞれ 1.58 A, 1.50 A であり、その差は 1.05 倍に抑制されている。ゆえに、グラファイトバスバーを用いた場合は、銅バスバーを用いた場合と比較して 56% の I_{CU} 電流低減を確認した。

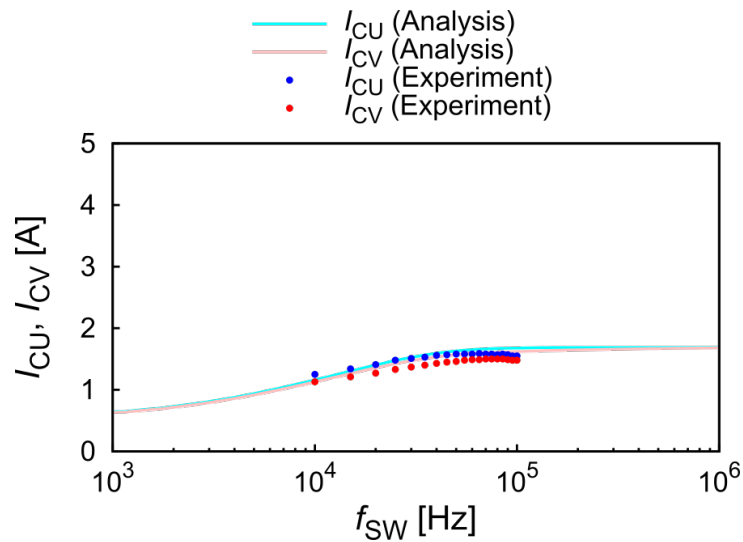
5.2 レグ間接続バスバーの構造変更

5.2.1 レグ間キャパシタ電流集中の抑制の原理

4 章の図 4.10(b) の実験結果に示したように、従来のバスバーを用いた場合では、4 章の図 4.1 の主回路実装構成で外側に配置されるレグ (U, W 相) に DC リンクキャパシタの電流集中が生じる。そこで、外側のレグ同士 (U, W 相) を接続し、三相レグ間を直流側でデルタ結線することでレグ間キャパシタ電流集中を抑制する手法を提案する。図 5.18 に、提案のレグユニット 3 台を直流側デルタ結線 (デルタ構造) で接続した三相インバータの主回路実装構成、図 5.19 に、その主回路構成をそれぞれ示す。また、図 5.20(a) に、従来



(a) 銅バスバーの場合



(b) グラファイトバスバーの場合

図 5.17 銅バスバーと用いた場合とグラファイトバスバーを用いた場合の三相インバータでの DC リンクキャパシタ電流のスイッチング周波数依存性

構造の直流側レグ間接続図を，図 5.20(b) に，デルタ構造の直流側レグ間接続図をそれぞれ示す。図 5.20(a), (b) は，P, N の片側のみの接続を示している。4 章の図 4.1 に示した従来構造と同様に，デルタ構造もハーフブリッジモジュールを一行に並べ，従来と同じバスバーで U, V, W 相レグを接続する。デルタ構造では，さらに，V 相レグを迂回し U 相レ

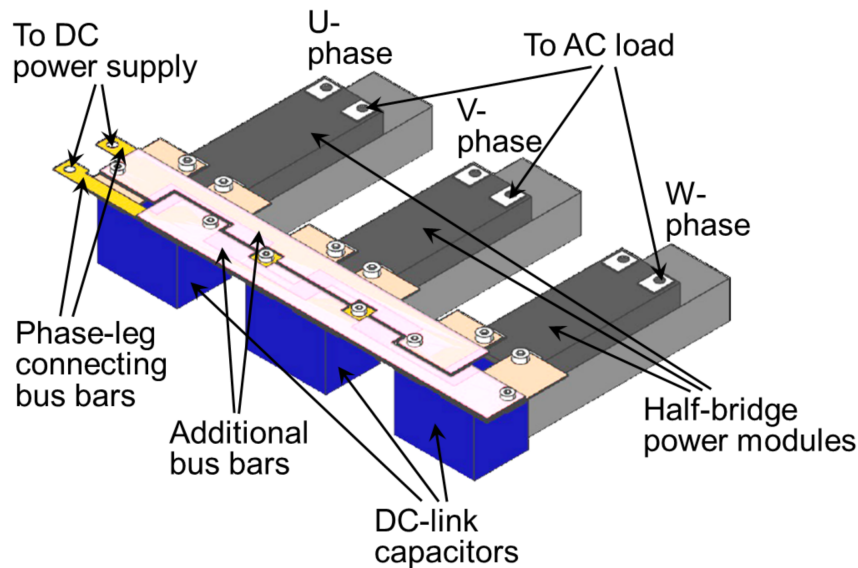


図 5.18 レグユニット 3 台を直流側デルタ結線で接続した三相インバータの主回路実装構成

グと W 相レグを追加バスバーで直接接続する。追加バスバーの厚さは、U-V-W 相を接続するバスバーと同じ 1 mm であり、バスバーの各レグ間の合計の断面積は従来の 2 倍となる。 L_S, L_P と同様に、提案の追加バスバーの寄生インダクタンス L_D は P 側と N 側で等しくなるものとし、図 5.19 では $\frac{1}{2}L_D$ と表示している。

従来構造と同様に、等価回路を用いて各レグの DC リンクキャパシタ電流を解析する。図 5.21 (a) に、提案のデルタ構造の等価回路を示す。 L_D と 2 つの L_P がデルタ結線されている。また、U-V 相レグ間、V-W 相レグ間よりも U-W 相レグのほうがバスバーの接続する距離が長いため、 $L_P < L_D$ となる。ここで、 I_{S1}, I_{S3}, I_{S5} は従来構造と同じ S_1, S_3, S_5 のドレイン電流である。

この解析で用いる式を簡潔に表現するため、図 5.21 (b) に示すスター結線に変換する。ここで、電流、インピーダンスが各周波数成分のフェーザであることを明確にするために、それらの記号にドットを付ける。図 5.21 (b) の $\dot{Z}_0, \dot{Z}_D, \dot{Z}_a, \dot{Z}_b$ は次式のとおり定義さ

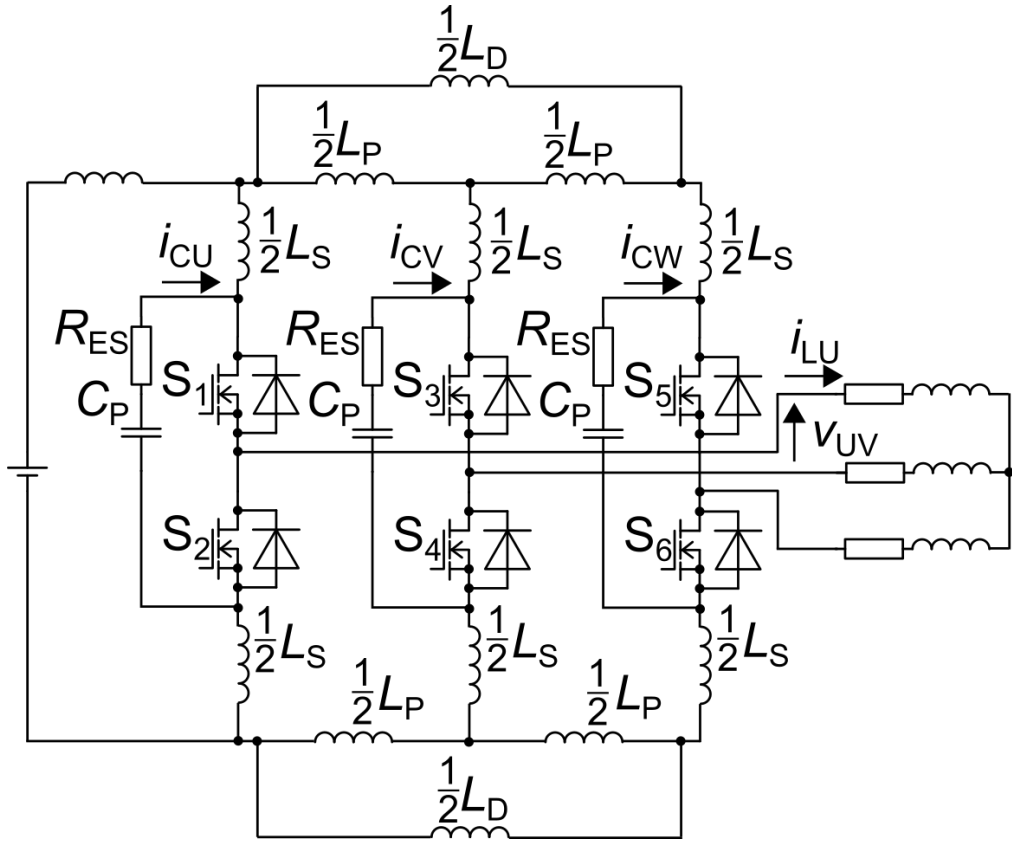


図 5.19 レグユニット 3 台を直流側デルタ結線で接続した三相インバータの主回路構成

れる。

$$\dot{Z}_0 = R_{ES} - j \frac{1}{k\omega_{SW}C_P}, \quad (5.11)$$

$$\dot{Z}_D = jk\omega_{SW}L_D, \quad (5.12)$$

$$\dot{Z}_a = \frac{\dot{Z}_P \dot{Z}_D}{2\dot{Z}_P + \dot{Z}_D} + \dot{Z}_S, \quad (5.13)$$

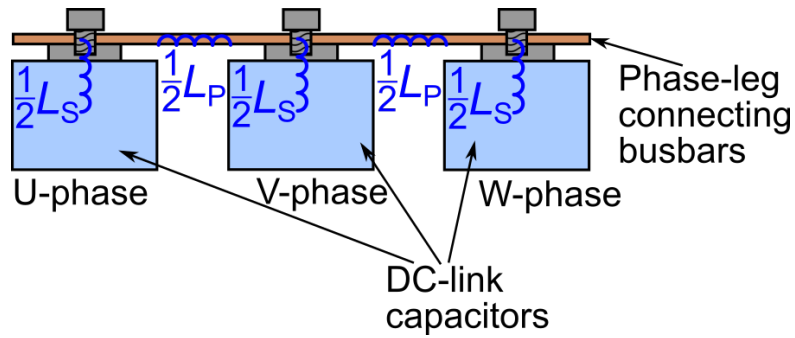
$$\dot{Z}_b = \frac{\dot{Z}_P^2}{2\dot{Z}_P + \dot{Z}_D} + \dot{Z}_S, \quad (5.14)$$

ただし,

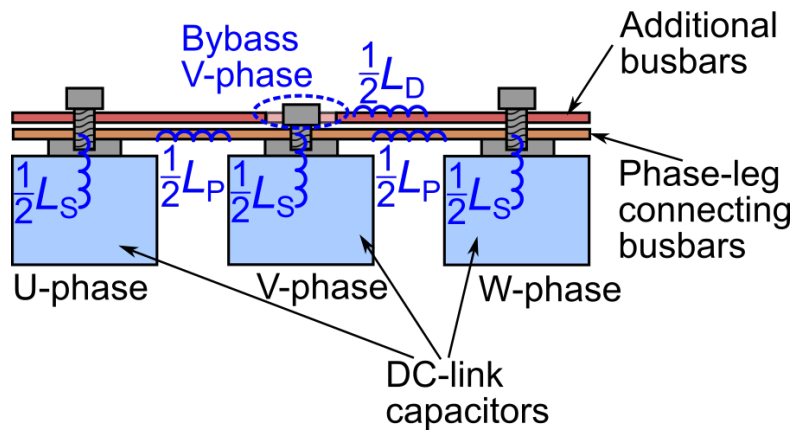
$$\dot{Z}_S = jk\omega_{SW}L_S, \quad (5.15)$$

$$\dot{Z}_P = jk\omega_{SW}L_P. \quad (5.16)$$

従来構造と同様に、各相レグの DC リンクキャパシタ電流 $\dot{I}_{CU}, \dot{I}_{CV}, \dot{I}_{CW}$ は次式の通り



(a) 従来構造



(b) デルタ構造

図 5.20 レグユニットを 3 台接続した三相インバータの直流側レグ間接続図

求められる。

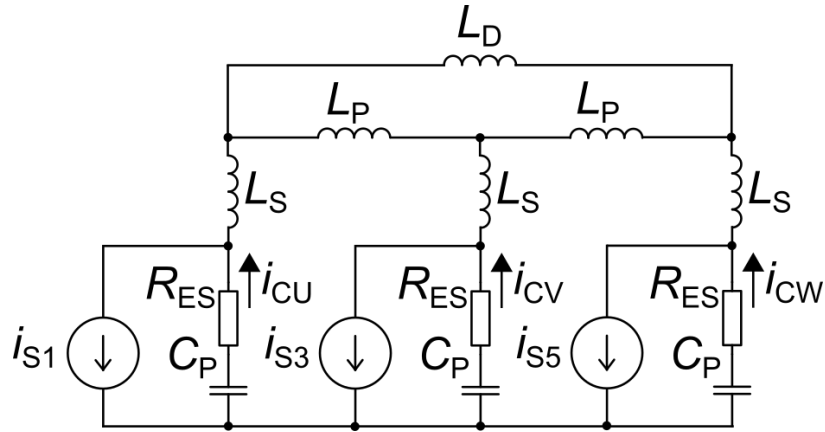
$$\begin{bmatrix} \dot{I}_{CU} \\ \dot{I}_{CV} \\ \dot{I}_{CW} \end{bmatrix} = \begin{bmatrix} \dot{Z}'_{UU} & \dot{Z}'_{UV} & \dot{Z}'_{UW} \\ \dot{Z}'_{VU} & \dot{Z}'_{VV} & \dot{Z}'_{VW} \\ \dot{Z}'_{WU} & \dot{Z}'_{WV} & \dot{Z}'_{WW} \end{bmatrix} \begin{bmatrix} \dot{I}_U \\ \dot{I}_V \\ \dot{I}_W \end{bmatrix}, \quad (5.17)$$

$$\dot{Z}'_{UU} = \frac{\dot{Z}'_0 + \dot{Z}'_0(3\dot{Z}'_a + \dot{Z}'_b) + 2\dot{Z}'_a\dot{Z}'_b + \dot{Z}'_a^2}{3\dot{Z}'_0^2 + 2\dot{Z}'_0(2\dot{Z}'_a + \dot{Z}'_b) + 2\dot{Z}'_a\dot{Z}'_b + \dot{Z}'_a^2}, \quad (5.18)$$

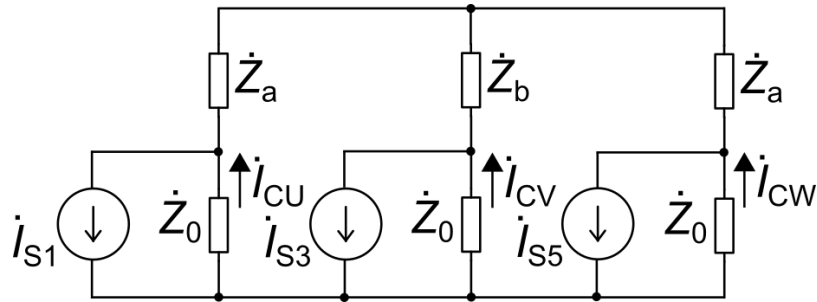
$$\dot{Z}'_{UV} = \frac{\dot{Z}'_0}{3\dot{Z}'_0 + \dot{Z}'_a + 2\dot{Z}'_b}, \quad (5.19)$$

$$\dot{Z}'_{UW} = \frac{\dot{Z}'_0(\dot{Z}'_0 + \dot{Z}'_b)}{3\dot{Z}'_0^2 + 2\dot{Z}'_0(2\dot{Z}'_a + \dot{Z}'_b) + 2\dot{Z}'_a\dot{Z}'_b + \dot{Z}'_a^2}, \quad (5.20)$$

$$\dot{Z}'_{VU} = \frac{\dot{Z}'_0(\dot{Z}'_0 + \dot{Z}'_a)}{3\dot{Z}'_0^2 + 2\dot{Z}'_0(2\dot{Z}'_a + \dot{Z}'_b) + 2\dot{Z}'_a\dot{Z}'_b + \dot{Z}'_a^2}, \quad (5.21)$$



(a) デルタ結線



(b) スター結線への変換

図 5.21 高周波キャパシタ電流 i_{CU} , i_{CV} , i_{CW} に着目した直流側デルタ結線の等価回路

$$\dot{Z}'_{VV} = \frac{\dot{Z}_0 + \dot{Z}_a + 2\dot{Z}_b}{3\dot{Z}_0^2 + 2\dot{Z}_0(2\dot{Z}_a + \dot{Z}_b) + 2\dot{Z}_a\dot{Z}_b + \dot{Z}_a^2} \quad (5.22)$$

(5.17) 式および 4 章の (4.1) 式に示した i_{S1k} , i_{S3k} , i_{S5k} のフーリエ級数展開により、デルタ構造の場合も直流側回路の共振を考慮したキャパシタ電流の値を算出できる。

5.2.2 実験結果

4.2.3 節で説明した実験方法で、提案構造のデルタ形バスバーを用いた場合の実験を行った。回路構成は図 5.19 に示した通りである。表 5.6 に、デルタ形バスバーの各寄生インダクタンスの値を示す。U-V 相レグ、V-W 相レグを接続するバスバーは従来のラダー形バスバーと同一であるため、 L_S , L_P は 4 章の表 4.4 と同じである。U-W 相レグを接続

表 5.6 従来とデルタ結線のレグ間接続バスバーの寄生インダクタンス

	従来構造	デルタ構造
L_S	16.8 nH	16.8 nH
L_P	91.5 nH	91.5 nH
L_D	-	131.0 nH

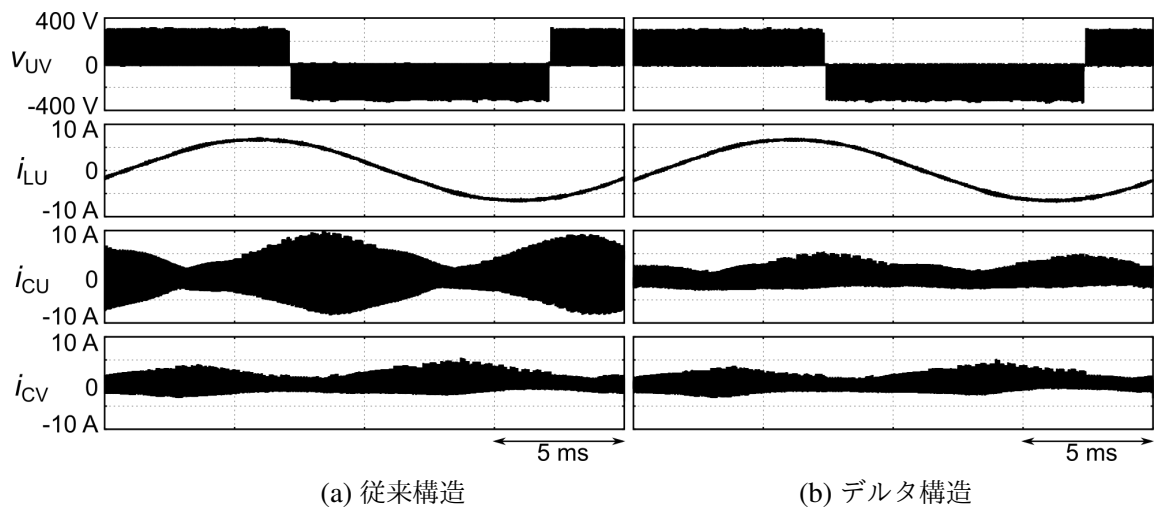


図 5.22 従来構造とデルタ構造のスイッチング周波数 70 kHz での三相インバータ回路の実験波形

するバスバーは距離が長いため、その寄生インダクタンス L_D は L_P より大きい 131.0 nH である。

図 5.22(a), (b) に、実測波形を示す。実験波形は、4 章の従来構造（条件 C'）において、U 相レグへのキャパシタ電流集中が最も大きかったスイッチング周波数 $f_{SW} = 70$ kHz の場合を示す。図 5.22(a) は従来のバスバーを用いた場合（従来構造）、図 5.22(b) は提案のデルタ形バスバーを用いた場合（デルタ構造）である。出力電圧 v_{UV} と出力電流 i_{LU} の波形は図 5.22(a) の従来構造と図 5.22(b) のデルタ構造で等しい。その一方、デルタ構造における DC リンクキャパシタ電流 i_{CU} の振幅（ピーク間）は 8.5 A、 i_{CV} は振幅も同じ 8.5 A であり、従来構造における i_{CU} (18.2 A) と i_{CV} (9.5 A) の 1.9 倍だった振幅の差は抑制されている。

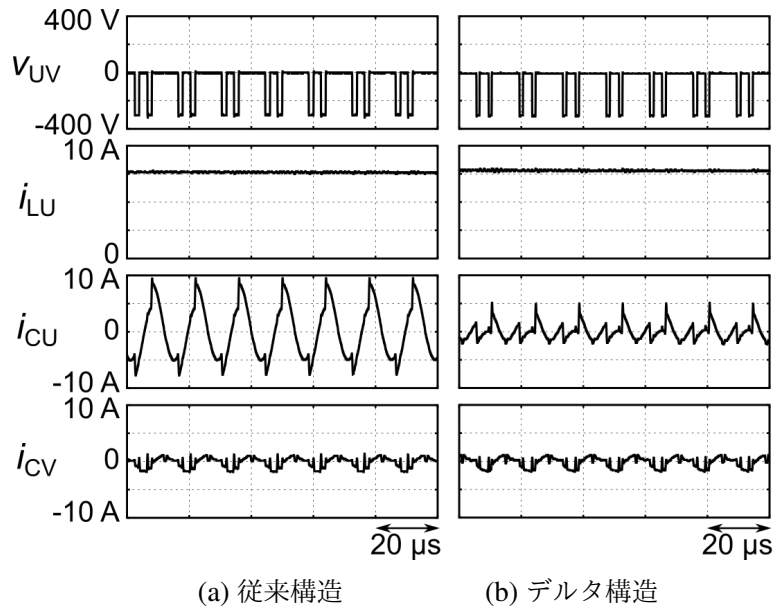


図 5.23 スイッチング周波数 70 kHz での三相インバータの拡大波形

図 5.23(a), (b) に、図 5.22(a), (b) の拡大波形を示す。DC リンクキャパシタ電流 i_{CU} の直流側共振は、図 5.23(b) のデルタ構造の場合も図 5.23(a) の従来構造と同様に見られるものの、その振幅は抑制されている。

図 5.24(a)~(d) に、図 5.22(a), (b) における DC リンクキャパシタ電流 i_{CU} , i_{CV} の高調波解析結果を示す。図 5.24(a), (b) は従来構造の場合、図 5.24(c), (d) はデルタ構造の場合である。図 5.24(a) に示す従来構造における i_{CU} のスペクトルは 72 kHz でピーク値 2.50 A であるのに対して、図 5.24(c) に示すデルタ構造における i_{CU} のスペクトルは 72 kHz でピーク値 0.65 A となり、74% 低減されている。

5.2.3 レグ間キャパシタ電流集中の抑制効果

5.2.1 節で検討した解析により、図 5.25(a), (b) に、スイッチング周波数 f_{SW} とキャパシタ電流実効値 I_{CU} , I_{CV} の関係の解析結果と実験結果を示す。デルタ構造の解析結果は、従来構造と同様に (5.17) 式および 4 章の (4.1) 式を用いて求めた。 I_{CU} と I_{CV} は、従来構造と同様に、U-V 相レグ間、U-W 相レグ間の共振周波数 f_{rUV} , f_{rUW} 付近の f_{SW} で、各

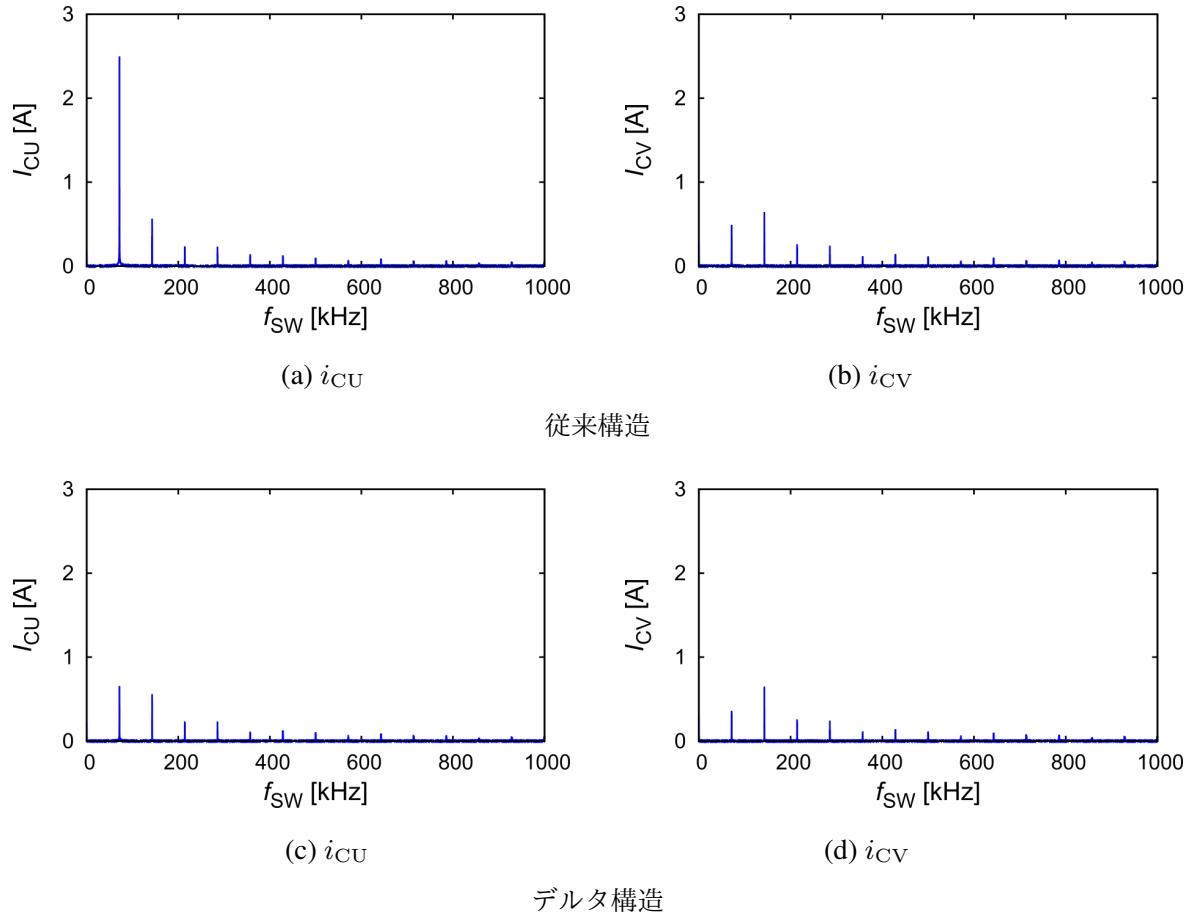


図 5.24 レグユニットを 3 台接続した三相インバータの従来構造とデルタ構造のキャパシタ電流の高調波解析結果 ($f_{SW} = 70$ kHz)

レグ間の Q 値 Q_{UV}, Q_{UW} となる共振に伴う極大値を持つ。表 5.7 に、従来構造とデルタ構造の直流側回路の共振周波数と Q を示す。共振周波数 f_{rUV}, f_{rUW} と Q 値 Q_{UV}, Q_{UW} は、4 章の (4.19)~(4.22) 式で計算した。ただし、各レグ間の寄生インダクタンスは、従来構造の場合、

$$L_{UV} = 2L_S + L_P = 125.1 \text{ nH}, \quad (5.23)$$

$$L_{UW} = 2L_S + 2L_P = 216.6 \text{ nH}, \quad (5.24)$$

に対し、デルタ構造の場合、

$$L_{UV} = 2L_S + \frac{L_P(L_P + L_D)}{2L_P + L_D} = 98.4 \text{ nH}, \quad (5.25)$$

表 5.7 従来構造とデルタ構造の共振周波数と Q

	従来構造	デルタ構造
f_{rUV}	90.0 kHz	101.5 kHz
f_{rUW}	68.4 kHz	96.0 kHz
Q_{UV}	5.89	5.23
Q_{UW}	7.76	5.53

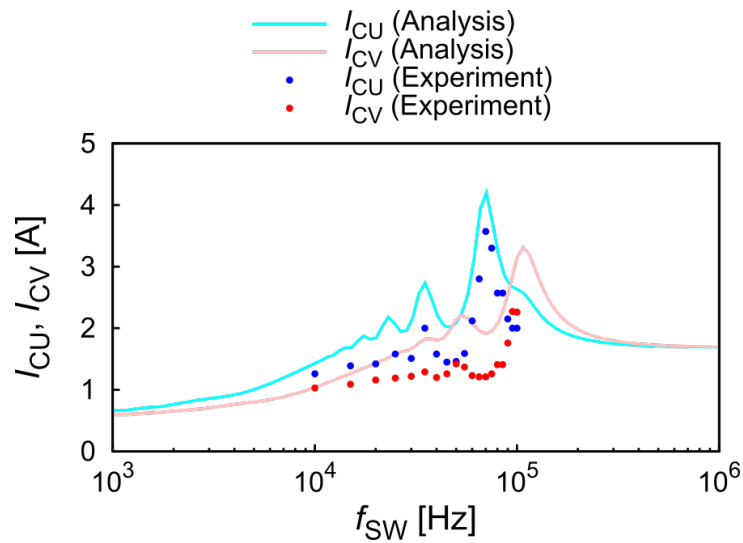
$$L_{UW} = 2L_S + \frac{2L_P L_D}{2L_P + L_D} = 109.9 \text{ nH}. \quad (5.26)$$

となる。デルタ構造は L_{UW} を大きく低減していることで、U-V 相レグ間、U-W 相レグ間の共振周波数 f_{rUV} , f_{rUW} を近接させることができ、レグ間のキャパシタ電流集中を起こりにくくしている。また、 Q 値 Q_{UV} , Q'_{UW} が小さいため、直流側共振を抑え、DC リンクキャパシタ電流の増加を抑制できる。図 5.25 より、従来構造のときに実験結果の I_{CU} と I_{CV} の差が最大の 3.0 倍となった $f_{SW} = 70 \text{ kHz}$ では、デルタ構造の実験結果は 1.2 倍まで抑制されている。その結果、 $f_{SW} = 70 \text{ kHz}$ のときの従来構造の I_{CU} は 3.57 A であるのに対し、デルタ構造では 1.37 A で、62% 低減されている。また、デルタ構造の実験結果の I_{CU} と I_{CV} の差が最大となるのは $f_{SW} = 90 \text{ kHz}$ のときであるが、その差は 1.9 倍で、 $I_{CU} = 2.35 \text{ A}$ に抑制されている。

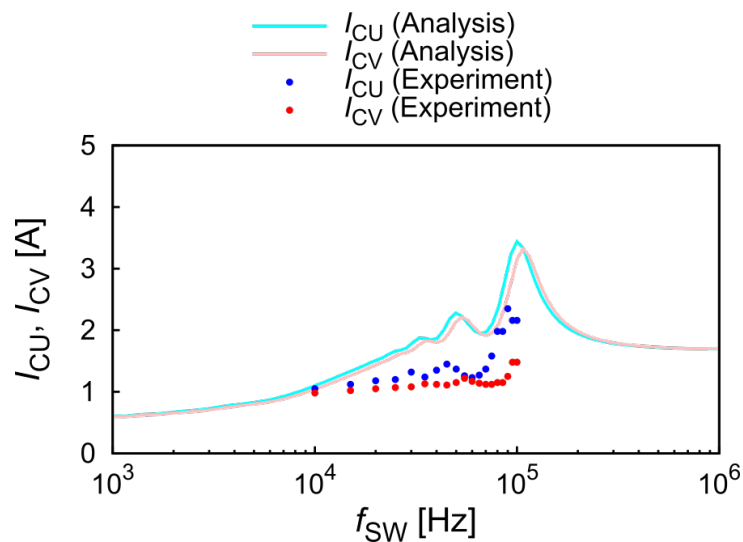
5.3 キャパシタ集積回路実装

5.3.1 コンセプト

5.1, 5.2 節では、ハーフブリッジモジュールと DC リンクキャパシタにより構成されるレグユニットに対して、その回路接続の方法をバスバーの材料と構造の観点から検討した。しかしながら、レグユニット内の DC リンクキャパシタは依然として大きな体積を占めており、モータ・インバータ一体化システムのような高パワー密度の電力変換器では、さらなる体積低減が求められる。そこで本節では、さらなる装置小形化のために、レグ間を接続するバスバーに DC リンクキャパシタの機能を持たせることを検討した。バス



(a) 従来構造



(b) デルタ構造

図 5.25 従来構造とデルタ構造の三相インバータでの DC リンクキャパシタ電流のスイッチング周波数依存性

バーとキャパシタの一体化を検討した報告があるが⁽¹¹³⁾、これはフィルムキャパシタをバスバー上に取り付けた構造であり、装置全体の小形化に限界がある。また、バスバーのキャパシタンスの設計手法が提案されているが⁽¹¹⁴⁾、1 nF 以下の小さい値しか報告されておらず、DC リンクキャパシタとしては不十分である。図 5.26 に、一般的な DC バスバー

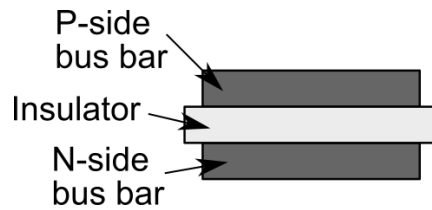


図 5.26 一般的な DC バスバーの断面構造

の断面構造を示す。低インダクタンス化のために P 側と N 側のバスバーは平行に配置され、その間に絶縁層が挟み込まれている。本論文では、絶縁層として高い誘電率を持つセラミック板をバスバーに挟み込む構造を提案する。図 5.27 に、提案するキャパシタ内蔵バスバーを用いたフルブリッジインバータの回路実装構成を、図 5.28 に、その分解図をそれぞれ示す。これまで検討したレグユニット構成と同様に、U 相レグと V 相レグのハーフブリッジモジュールの直流側をバスバーで接続する。しかしながら、レグユニット構成と異なり、それぞれのレグには DC リンクキャパシタはなく、バスバーに DC リンクキャパシタの機能を持たせている。セラミック板には、比誘電率が 5000 程度と大きく⁽¹¹⁵⁾、セラミックキャパシタにも広く用いられている⁽¹¹⁶⁾ チタン酸バリウム (BaTiO_3) を使用した。

図 5.29 に、キャパシタ集積回路実装を用いた单相フルブリッジインバータの主回路構成を示す。 $S_1 \sim S_4$ はスイッチング素子、 V_{IN} は直流電源、 L_{DC} は直流電源とインバータ回路間の配線インダクタンス、 C_{IN} は低周波脈動蓄積用キャパシタ、 L_{IN} は C_{IN} と DC バスバー間の配線インダクタンス (入力インダクタ)、 L_{S} はバスバーの寄生インダクタンス、 C_{X} は BaTiO_3 セラミック板によるキャパシタ、 R_{ES} はその等価直列抵抗 (ESR) である。 L_{IN} により C_{IN} と C_{X} を分離することで、 C_{IN} に低周波脈動を蓄積させ、 C_{X} は高周波のスイッチングリップルの吸収のみに特化させて、 C_{X} に必要なキャパシタンスを小さくすることを狙う。なお、直流電源が電気二重層キャパシタ (Electric double-layer capacitor, EDLC) やリチウムイオン電池等であり低周波脈動を吸収できる場合は、 C_{IN} は不要となる。図 5.30 の 1 段目は高調波電流を全て含む電流波形、2 段目は高調波次数 k が 1~10 の合計の電流波形、3 段目は k が 11~100 の合計の電流波形である。一般に、キャパシタ

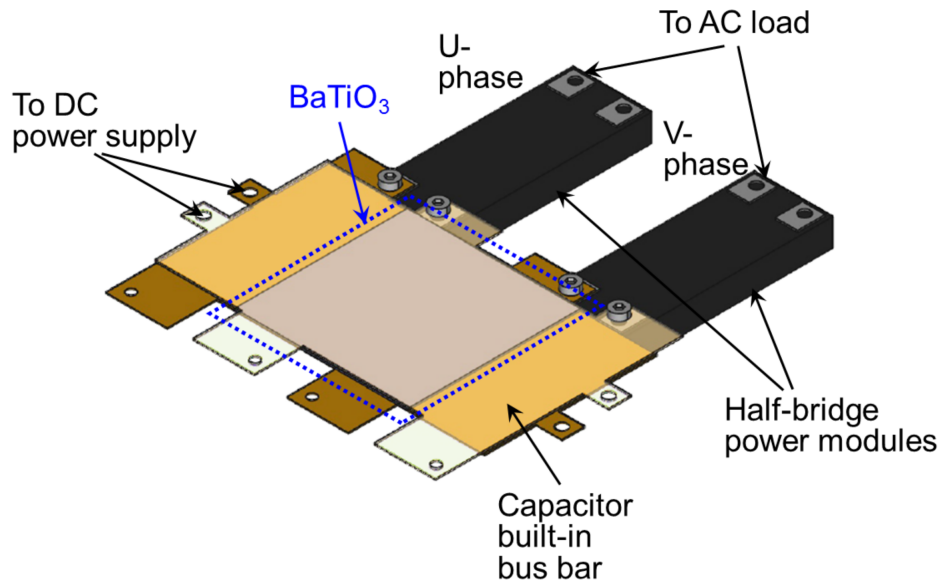


図 5.27 キャパシタ集積回路実装を用いた单相フルブリッジインバータの回路実装構成

をスナバとして使う場合は、図 5.30 の 3 段目に示す数 MHz の高調波成分を吸収する。その一方、本稿で検討するキャパシタ内蔵バスバーは、DC～数百 Hz の低周波成分は対象としないものの、スナバキャパシタと違い、図 5.30 の 2 段目に示す数十 kHz～数百 kHz の高調波成分も吸収することが特徴である。

図 5.31 に、製作した BaTiO₃ セラミック板の写真を、表 5.8 に、その仕様をそれぞれ示す。誘電率 4500、サイズ 100.5 mm × 100.5 mm でキャパシタンス 336 nF を得た。耐電圧は AC 4 kV, DC 6 kV であり、1.2 kV 耐圧のパワー半導体と組み合わせるのに十分である。セラミック板の表裏面には、厚さ 20～30 μm の Ag めっきを施した。BaTiO₃ セラミック板の Ag 電極とバスバーは、導電性接着剤ドータイトで貼り付けた。

5.3.2 キャパシタ集積構造適用時の回路設計

製作した BaTiO₃ セラミック板のキャパシタンス $C_X = 336 \text{ nF}$ でのスイッチング電圧リップルの抑制とスイッチング電流リップルの吸収の観点から必要なスイッチング周波数を検討する。

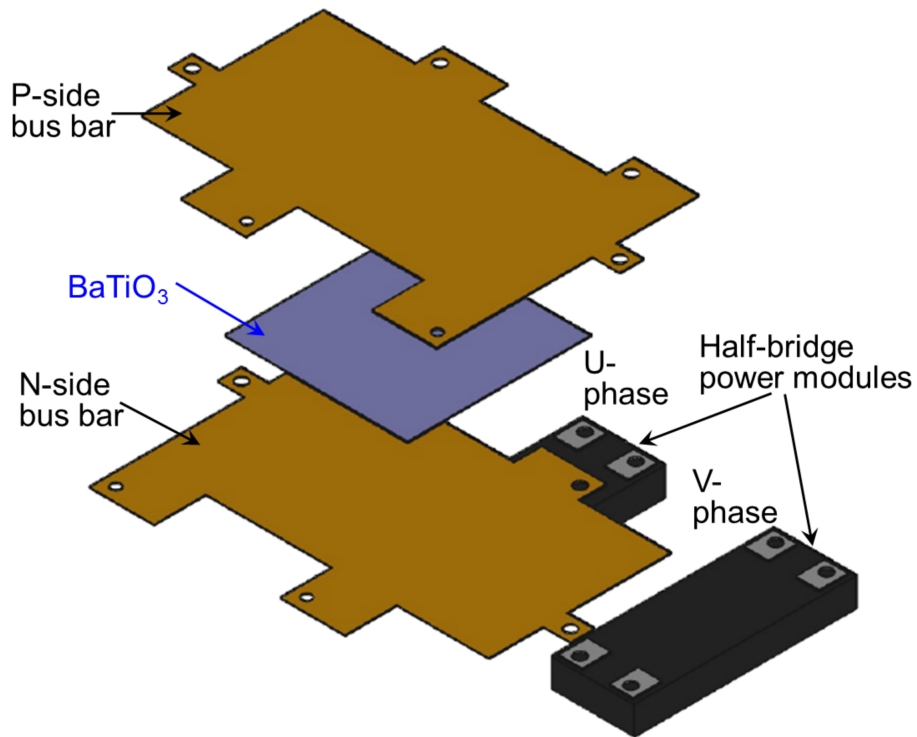


図 5.28 キャパシタ集積回路実装を用いた单相フルブリッジインバータの分解図

表 5.8 製作した BaTiO₃ セラミック板の仕様

誘電率	4500
キャパシタンス (1 kHz, 1000 mV)	336 nF
tan δ (1 kHz, 1000 mV)	0.020
耐電圧	AC 4 kV, DC 6 kV
セラミックサイズ	100.5 mm × 100.5 mm
セラミック厚	1.0 mm
メタライズ	Ag (厚さ 20~30 μm)
電極サイズ	99.0 mm × 99.0 mm

スイッチング電圧リップルの抑制

インバータ回路における DC リンクキャパシタの電圧リップル ΔV_C は、近似的に次式で与えられる⁽⁷⁸⁾⁽⁷⁹⁾。

$$\Delta V_C = \frac{I_L}{2\sqrt{2}C_X f_{sw}} \quad (5.27)$$

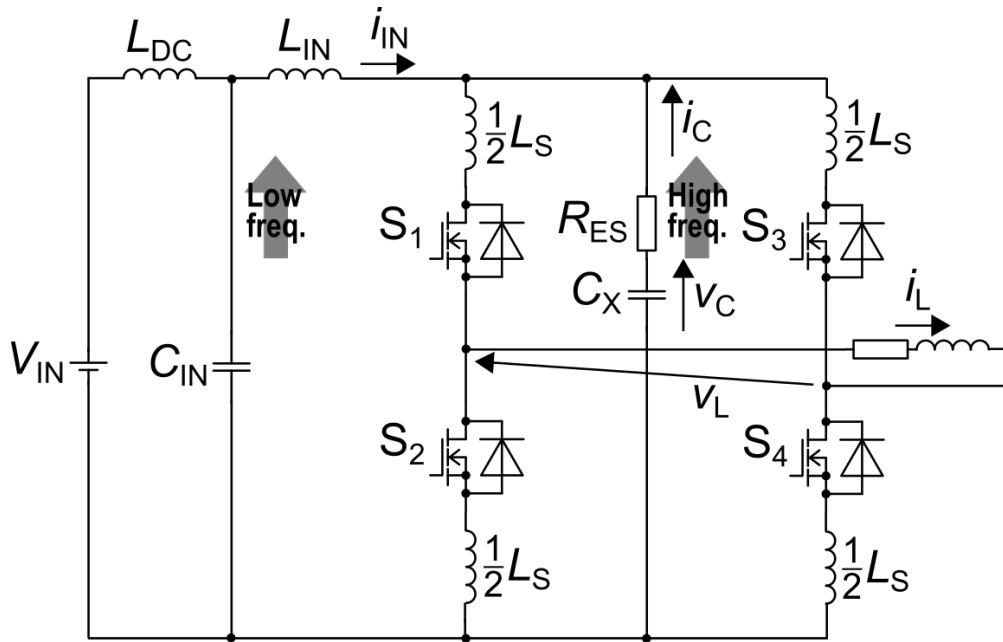


図 5.29 キャパシタ集積回路実装を用いた单相フルブリッジインバータの主回路構成

ただし、 I_L は負荷電流の実効値、 f_{SW} はスイッチング周波数である。図 5.32 に、(5.27) 式によりスイッチング周波数とリップル電圧の関係を計算した結果を示す。Fig. 5.32 より、 $f_{SW} = 10 \text{ kHz}$ のときは DC リンク電圧に対するリップル電圧の比率 $\Delta V_C/V_C$ が 144% と大きい。その一方、 $f_{SW} = 100 \text{ kHz}$ に向上することで $\Delta V_C/V_C$ は 14% まで小さくできる。

スイッチング電流リップルの吸収

$S_1 \sim S_4$ のスイッチングによるリップル電流が C_X に流れるように、 C_{IN} 側のインピーダンスの大きさ $|Z_{IN}|$ よりも C_X 側のインピーダンスの大きさ $|Z_X|$ が十分小さいことが必要である。 $|Z_{IN}|, |Z_X|$ は次式で表される。

$$|Z_{IN}| = \sqrt{(2\pi f_{SW} L_{IN})^2 + \left(\frac{1}{2\pi f_{SW} C_{IN}}\right)^2}, \quad (5.28)$$

$$|Z_X| = \sqrt{R_{ES}^2 + \left(\frac{1}{2\pi f_{SW} C_X}\right)^2}. \quad (5.29)$$

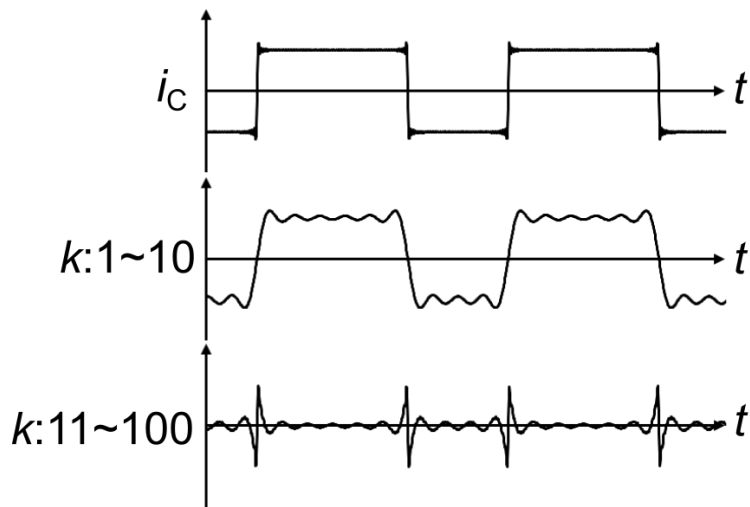


図 5.30 C_X のキャパシタ電流波形



図 5.31 製作した BaTiO₃ セラミック板の写真

今回製作した BaTiO₃ セラミック板は、 $C_X = 336 \text{ nF}$ と小さいため、 $|Z_{IN}|$ よりも $|Z_X|$ が十分小さくなるよう L_{IN} を大きくした。図 5.33 に、 $L_{IN} = 100 \mu\text{H}$ のときの $|Z_{IN}|$ と $|Z_X|$ の関係を示す。ここで、低周波脈動蓄積用キャパシタのキャパシタンス C_{IN} は $5600 \mu\text{F}$ とし、また、キャパシタの ESR R_{ES} は、表 5.8 の $\tan \delta = 0.020$ より 100 kHz の場合を代表値として $94.7 \text{ m}\Omega$ とした。図 5.33 より、スイッチング周波数 f_{SW} が低いときは $|Z_{IN}|$ が $|Z_X|$ よりも小さいため、 C_X でリップル電流を吸収できない。 f_{SW} が高くなると $|Z_{IN}|$

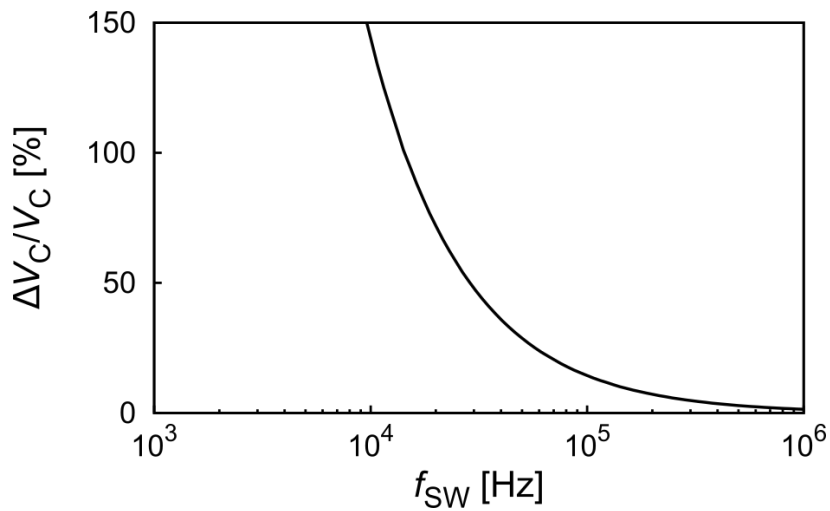


図 5.32 スイッチング周波数とリップル電圧の関係

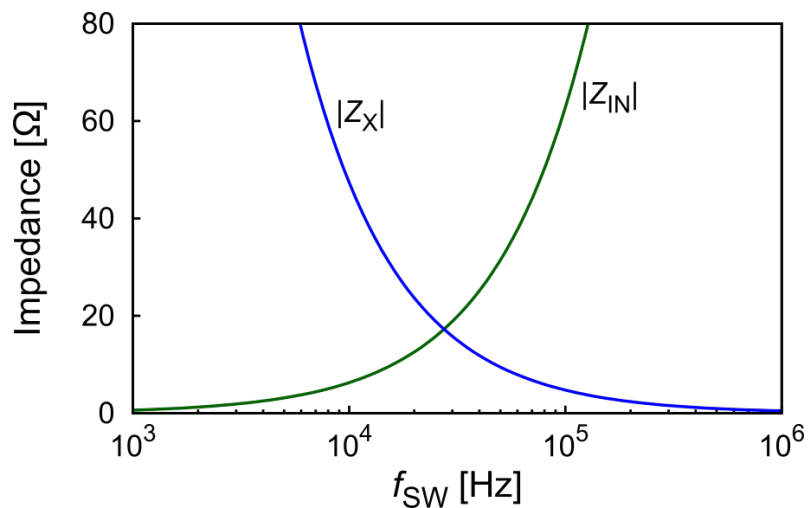


図 5.33 電源側インピーダンスの大きさ $|Z_{IN}|$ とキャパシタ内蔵バスバーのインピーダンスの大きさ $|Z_X|$ の関係 ($C_X = 336 \text{ nF}$, $L_{IN} = 100 \mu\text{H}$)

は大きくなり、 $|Z_X|$ は小さくなる。図 5.33 より、 $L_{IN} = 100 \mu\text{H}$ のとき、 $f_{SW} = 100 \text{ kHz}$ で $|Z_{IN}|$ は $|Z_X|$ の 10 倍以上のインピーダンスとなり、 C_X でリップル電流を吸収することが可能になる。

以上の検討より、 $C_X = 336 \text{ nF}$, $L_{IN} = 100 \mu\text{H}$, $f_{SW} = 10 \text{ kHz}$, 100 kHz の条件でシミュレーションと実験を実施する。

5.3.3 シミュレーション

スイッチング周波数とリップル電圧・電流の関係を検証するために、図 5.29 の回路でシミュレーションを行った。電源側キャパシタ、入力インダクタ、セラミック板の ESR は、図 5.33 と同じ $C_{IN} = 5600 \mu\text{F}$, $L_{IN} = 100 \mu\text{H}$, $R_{ES} = 94.7 \text{m}\Omega$ とし、他のシミュレーション条件は、電源電圧 $V_{IN} = 300 \text{V}$, バスバーの寄生インダクタンス L_S は 20nH とした。スイッチング周波数 f_{SW} は、 10kHz と 100kHz の場合でシミュレーションした。

図 5.34 (a), (b) に、シミュレーション波形を示す。リップル電圧の観点では、図 5.34 (a) に示す $f_{SW} = 10 \text{kHz}$ のとき、 $\Delta V_C/V_C = 93\%$ に対し、図 5.34 (b) に示す $f_{SW} = 100 \text{kHz}$ のときは、 $\Delta V_C/V_C = 15\%$ に低減されている。リップル電流の観点では、図 5.34 (a) に示す $f_{SW} = 10 \text{kHz}$ のとき、図 5.33 で示したように、バスバー側のインピーダンス $|Z_X| = 47.4 \Omega$ よりも電源側のインピーダンス $|Z_{IN}| = 6.3 \Omega$ が小さいため、 i_{IN} の波形の通り、 C_X からではなく電源側から高周波のリップル電流が供給されている。また、 C_X と L_{IN} を含む回路の共振周波数が $1/(2\pi\sqrt{L_{IN}C_X}) = 27.5 \text{kHz}$ でスイッチング周波数の 3 倍周波数 30kHz に近くなり、 i_{IN} と i_C に共振電流が現れている。図 5.34 (b) に示す $f_{SW} = 100 \text{kHz}$ のとき、 $|Z_{IN}| = 62.8 \Omega$ よりも $|Z_X| = 4.7 \Omega$ が小さいため、 i_C の波形の通り、 C_X が高周波の電流リップルを吸収し、電源側からは i_{IN} の波形の通り、負荷周波数 (50Hz) の 2 倍周波数 (100Hz) の成分のみ流れている。

5.3.4 実験検証

図 5.27 の構成で入力電圧 300V , 負荷電流 4.1A の実験を行った。表 5.9 に、実験条件を示す。スイッチング周波数 f_{SW} は、Fig. 5.34 (a), (b) のシミュレーションと同様に、 10kHz と 100kHz との 2 ケースとした。スイッチング周波数を 100kHz に向上するために、スイッチングデバイス $S_1 \sim S_4$ には SiC MOSFET モジュールを用いた。電源電圧 300V , 入力キャパシタ $5600 \mu\text{F}$, 入力インダクタ $100 \mu\text{H}$, 負荷周波数 $f_L = 50 \text{Hz}$, 変調率 $M = 0.9$, 力率 $\cos \phi = 0.77$ である。図 5.35 に、実験回路の写真を示す。キャパシタ集積

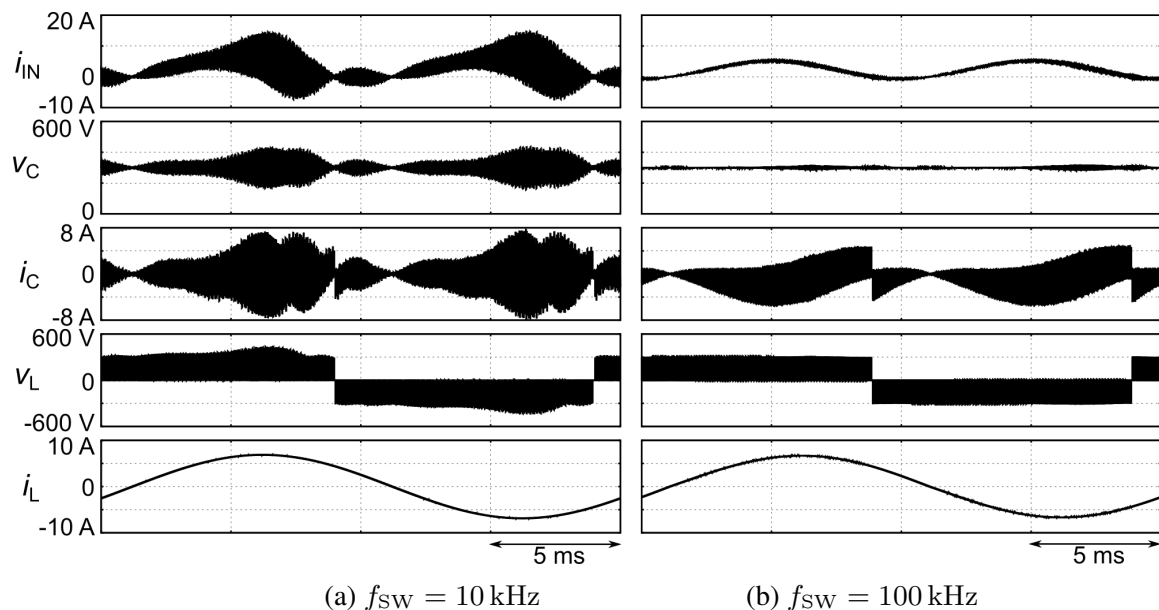


図 5.34 キャパシタ集積回路のシミュレーション波形

表 5.9 キャパシタ内蔵バスバーを用いたフルブリッジインバータ回路の実験条件

Switching devices $S_1 - S_4$	SiC MOSFET module with SiC-SBD, 1200 V, 120 A (Rohm, BSM120D12P2C005)
Input voltage	300 V
Input capacitor	5600 μ F
Input inductor	100 μ H
Load	80 mH, 30 Ω
Switching frequency f_{SW}	10, 100 kHz
Load frequency f_L	50 Hz
Modulation index M	0.9
Power factor $\cos \phi$	0.77

バスバーにより 2 つの SiC MOSFET モジュールを接続している。負荷インダクタと負荷抵抗はそれぞれ 2 つ直列接続して用いている。

図 5.36(a), (b) に、実験波形を示す。図 5.36(a) に示す $f_{SW} = 10$ kHz のとき、リップル電圧の比率は $\Delta V_C / V_C = 144\%$ となるのに対し、図 5.36(b) に示す $f_{SW} = 100$ kHz のときは、 $\Delta V_C / V_C = 12\%$ に低減されていることを確認した。また、図 5.36(a) に示す $f_{SW} = 10$

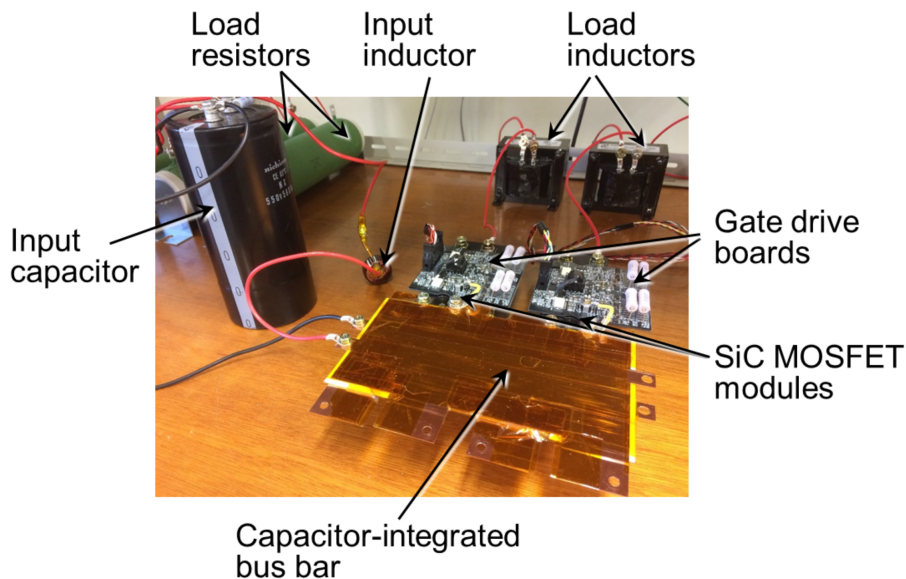
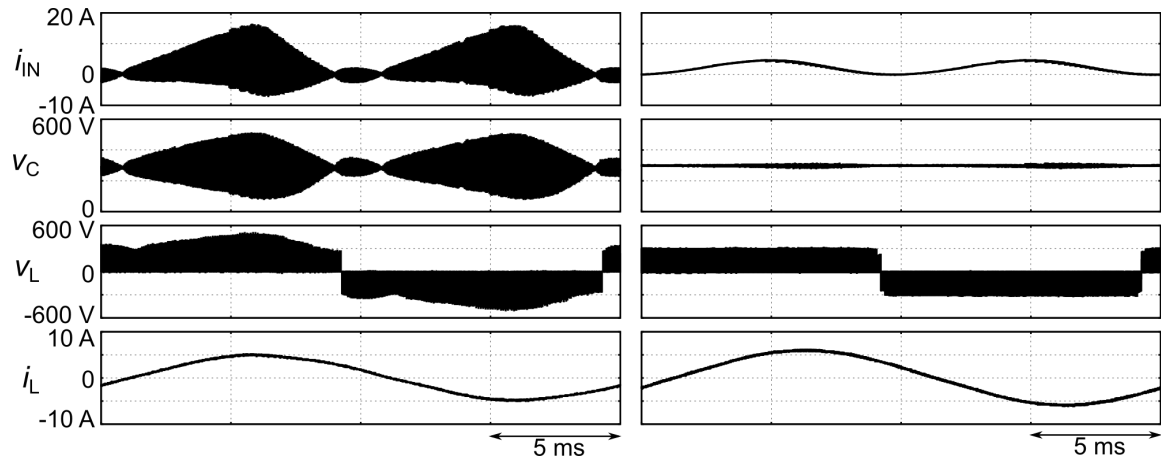


図 5.35 キャパシタ内蔵バスバーを用いた単相フルブリッジインバータ回路の写真

kHz のとき、 i_{IN} の波形の通り、電源側から高周波の電流リプルが供給され、さらに、 i_{IN} と i_C に共振電源が現れている。これに対して、図 5.36 (b) に示す $f_{SW} = 100$ kHz のとき、入力側電流 i_C は負荷周波数 f_L (50 Hz) の 2 倍周波数 (100 Hz) のみが流れ、高周波成分は流れていない。これによって、300 V, 4.1 A の回路でキャパシタ内蔵バスバーの動作を確認できた。

5.3.5 キャパシタンス大容量化の検討

今回の実験では、薄いセラミック板で割れを防ぐことが困難であったため、厚さ $d = 1.0$ mm の BaTiO_3 セラミック板を用いた。そのため、 BaTiO_3 セラミック板のキャパシタンスは 336 nF と小さい値になった。実験では、100 μH の入力インダクタを用いることで BaTiO_3 セラミック板にリプル電流を吸収させることができた。しかしながら、実際のインバータ回路では、入力インダクタンスは小さくすることが望ましい。そこで、キャパシタ集積構造の大キャパシタンス化とその効果を検討する。大キャパシタンス化には BaTiO_3 セラミック板の薄板化や多層化が挙げられるが、ここでは薄板化について検討



(a) $f_{sw} = 10 \text{ kHz}$

(b) $f_{sw} = 100 \text{ kHz}$

図 5.36 キャパシタ集積回路の実験波形

する。

耐電圧によって決まる BaTiO_3 セラミック板の厚さを決定し、 BaTiO_3 セラミック板のキャパシタンス C_X の値を見積もる。 BaTiO_3 セラミック板の厚さ d と耐電圧 V_{BD} の関係は、実験的に次式で表されることが報告されている⁽¹¹⁷⁾。

$$V_{BD} = 9 \times \left(\frac{d}{d_0} \right)^{0.726} \text{ (kV)}. \quad (5.30)$$

ただし、 $d_0 = 1 \text{ mm}$ である。 d とキャパシタンス C_X の関係は次式で表される⁽¹⁰⁷⁾。

$$C_X = \frac{\epsilon_0 \epsilon S}{d}. \quad (5.31)$$

ただし、 ϵ_0 は真空の誘電率 ($8.854 \times 10^{-12} \text{ Fm}^{-1}$)、 ϵ は BaTiO_3 の比誘電率 (5000)、 S は誘電体を挟む導体の面積である。図 5.37 に、(5.30)、(5.31) 式による BaTiO_3 セラミック板の厚さと絶縁破壊電圧、キャパシタンスの関係を示す。 S は 100 cm^2 とした。DC リンク電圧によって決まるバスバーの P, N 間に必要な絶縁破壊電圧は、日本工業規格 (JIS) に示される次式の耐電圧試験電圧 V_{AC} により決定する⁽¹¹⁸⁾。

$$V_{AC} = 2U + 1000 \text{ (V)}. \quad (5.32)$$

ただし、 U は電気回路の最大動作電圧であり、ここでは 300 V とすると、 V_{AC} のピーク

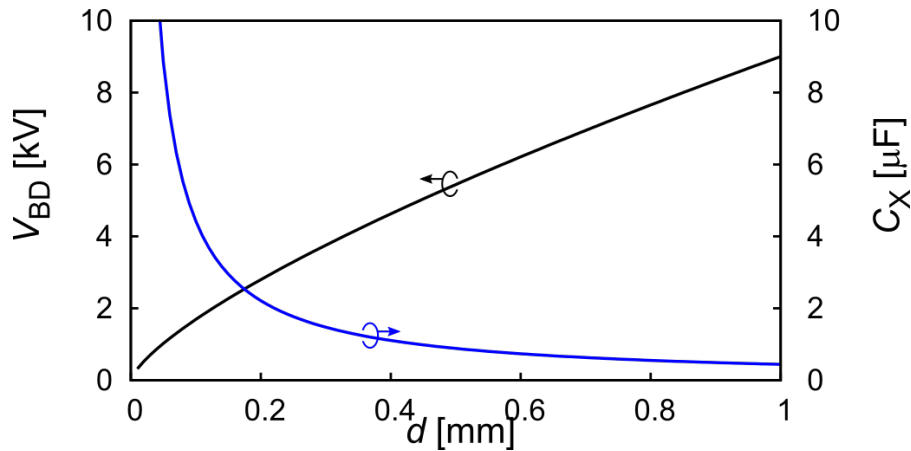


図 5.37 BaTiO₃ セラミック板の厚さと絶縁破壊電圧，キャパシタンスの関係

値 (V_{AC} の $\sqrt{2}$ 倍) は，2263 V となる。Fig. 5.37 より， d を 0.2 mm にすれば，2263 V 以上となる $V_{BD} = 2.80$ kV を確保できる。このときの C_X は $2.21 \mu\text{F}$ となる。

図 5.38 に， $C_X = 2.21 \mu\text{F}$ ， $L_{IN} = 12 \mu\text{H}$ における $|Z_{IN}|$ と $|Z_X|$ の関係を示す。図 5.38 より， $f_{SW} = 100$ kHz で $|Z_{IN}|$ が $|Z_X|$ の 10 倍以上のインピーダンスとなる。したがって，小さい $L_{IN} = 12 \mu\text{H}$ であってもスイッチング周波数 f_{SW} が 100 kHz で C_X がリップル電流を吸収することが可能になる。すなわち，今回試作した $C_X = 336$ nF での実験条件 $L_{IN} = 100 \mu\text{H}$ ， $f_{SW} = 100$ kHz に対し，必要な耐圧から計算されるセラミック厚さ $d = 0.2$ mm まで薄板化して $C_X = 2.21 \mu\text{F}$ とすることにより， $L_{IN} = 12 \mu\text{H}$ ， $f_{SW} = 100$ kHz で動作できる。

5.4 第 5 章のまとめ

本章では，DC リンクキャパシタのリップル電流増加につながる共振およびレグ間電流集中の対策として，3 つの手法を提案した。

1 つ目は，レグ間を接続するバスバーの材料を変更することで，共振回路内の抵抗成分を増加させて電流増加を抑制する方法である。実験では抵抗率の大きいグラファイトを，レグ間を接続するバスバーの材料に用いることで，銅を用いたバスバーと比較して 300 V，

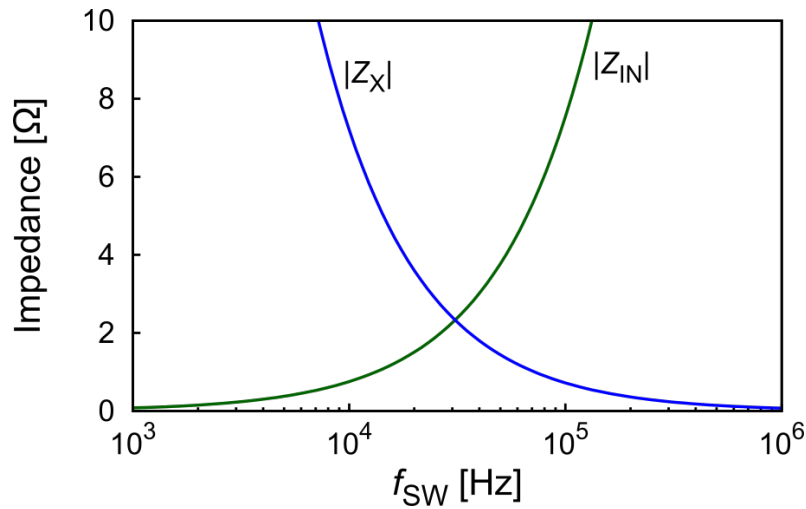


図 5.38 電源側インピーダンスの大きさ $|Z_{IN}|$ とキャパシタ内蔵バスバーのインピーダンスの大きさ $|Z_X|$ の関係 ($C_X = 2.21 \mu\text{F}$, $L_{IN} = 12 \mu\text{H}$)

3.7 A 単相フルブリッジインバータのキャパシタ電流を 35% 低減できることを確認した。また、300V, 4.6 A 三相インバータの実験では、レグ間のキャパシタ電流集中を 56% 低減できることを確認した。

2つ目は、レグ間を接続するバスバーの構造を変更することで、レグ間のキャパシタ電流集中を抑制する方法である。実験では直流側をデルタ結線するバスバー構造にすることで、300V, 4.6 A 三相インバータのレグ間キャパシタ電流集中を 62% 低減できることを確認した。

3つ目は、バスバーにキャパシタを集積する方法である。チタン酸バリウム (BaTiO_3) のセラミック板を挟み込んだバスバーを製作し、実験により 300 V, 4.1 A 単相フルブリッジインバータの動作を確認した。

第6章

結 論

6.1 本研究の成果

本研究では、電力変換器における DC リンクキャパシタ回路実装の高信頼化、高パワー密度化の実現を最終目的として、DC リンクキャパシタ電流の増加現象の解明とその抑制法の提案を行った。研究対象は、DC リンクキャパシタとその回路実装の関係であり、パワー半導体の高速動作のために、各相レグに DC リンクキャパシタを持つレグユニットを用いた単相・三相インバータについて検討した。まず、単相フルブリッジインバータにおいて、等価回路解析と実験検証により、スイッチング周波数と直流側回路の共振周波数との関係により共振現象が起こり、キャパシタ電流が増加することを示した。次に、三相インバータにおいて、解析と実験検証により、直流側共振によってレグ間にキャパシタ電流集中が起こることを示した。さらに、電流リップル低減手法として、回路実装の材料変更、構造変更とキャパシタ集積回路実装の3つの手法を提案した。本研究の成果をまとめると、以下のとおりである。

(1) 直流側回路共振の現象解明

レグユニットにより構成される単相フルブリッジインバータにおいて、DC リンクキャパシタと寄生インダクタンスの間を流れる共振電流の等価回路解析により、スイッチング周波数の奇数次の高調波成分が共振周波数に近づくとキャパシタ電流が増加することを明らかにした。300 V, 3.7 A の単相フルブリッジインバータを設計・製作し、直流側回路の共振現象を実証した。さらに、共振現象による電流増加を回避するための直流側回路の設計条件を示した。

(2) レグ間キャパシタ電流集中の現象解明

レグユニットにより構成される三相インバータにおいて、各レグに直列に存在する寄生インダクタンスと、レグ間に存在する寄生インダクタンスの両方を考慮した等価回路解析により、レグ間にキャパシタ電流集中が起こることを示した。300 V、4.6 A の三相インバータを設計・製作し、レグ間の寄生インダクタンスが大きい条件では、スイッチング周波数と共振周波数が近づくと最大 3.0 倍の電流集中が起こることを実証した。

(3) 直流側回路の共振およびレグ間電流集中の抑制方法の提案

アプローチの異なる 3 つの方法を提案した。1 つ目は、レグ間を接続するバスバーの材料を変更することで、共振回路内の抵抗成分を増加させて電流増加を抑制する方法である。実験では抵抗率の大きいグラファイトを、レグ間を接続するバスバーの材料に用いることで、銅を用いたバスバーと比較して 300 V、3.7 A 単相フルブリッジインバータのキャパシタ電流を 35% 低減できることを確認した。また、300V、4.6 A 三相インバータの実験では、レグ間のキャパシタ電流集中を 56% 低減できることを確認した。2 つ目は、レグ間を接続するバスバーの構造を変更することで、レグ間のキャパシタ電流集中を抑制する方法である。実験では直流側をデルタ結線するバスバー構造にすることで、300V、4.6 A 三相インバータのレグ間キャパシタ電流集中を 62% 低減できることを確認した。3 つ目は、バスバーにキャパシタを集積する方法である。チタン酸バリウム (BaTiO_3) のセラミック板を挟み込んだバスバーを製作し、実験により 300 V、4.1 A 単相フルブリッジインバータの動作を確認した。

6.2 今後の課題

本研究に関する今後の課題を以下に示す。

(1) 多様な回路実装構成におけるキャパシタ電流リプルの現象解明

本論文では、ハーフブリッジモジュールと DC リンクキャパシタを各レグに持つレグユニット構成において解析および実験を行った。他の回路実装方式、例えば、複数のキャパシタセルを並列に接続した構成においてもスイッチング周波数の向上に伴ってセル間で電流集中が生じる恐れがある。本論文と同様の手法を用いることで、これらの回路実装方式に対しても解析や抑制が可能になると考える。

(2) レグユニット構成の統合設計手法の確立

本論文では、DC リンクキャパシタの等価直列抵抗 (ESR) は一定として解析を進めたが、実際の ESR には周波数依存性が存在する。冷却条件についても考慮せずに検討してきたが、実際の設計上はこれらの要素がキャパシタの定格電流に影響する。また、本論文では、キャパシタ電流に着目し、レグユニットに搭載するキャパシタンスは最適化していない。レグ間の寄生インダクタンスの影響で各レグユニットに低周波脈動が生じると、必要なキャパシタンスが増加する懸念がある。今後、極限まで高パワー密度化を進めるには、これらを考慮し、統合的な設計手法の確立が求められる。

(3) キャパシタ集積回路実装の測定・実装技術の確立

本論文で提案したキャパシタ内蔵バスバーは電流を直接測定するのが困難であり、測定法の確立が期待される。また、セラミック板の薄板化や積層化によりキャパシタンスを大きくすることも検討課題である。

参考文献

- (1) United Nations, “Transforming our world: The 2030 agenda for sustainable development,” 2015.
- (2) ———, “Goal 7: Ensure access to affordable, reliable, sustainable and modern energy for all,” 2015. [Online]. Available: <http://www.un.org/sustainabledevelopment/energy/>
- (3) Energy, Solar Power, “Global market outlook for solar power 2017–2021,” *Solar Power Report*, 2016.
- (4) Global Wind Energy Council, “Market forecast for 2017–2021,” 2017. [Online]. Available: <http://gwec.net/global-figures/market-forecast-2012-2016/>
- (5) M. Krüger, “A snapshot of the powertrain electrification market and consumers in europe,” in *Proc. JSAE EVTeC and APE Japan*, 2016.
- (6) 電気学会 編, 電気学会 電気専門用語集 No.9 パワーエレクトロニクス. コロナ社, 2001, pp. 26–27.
- (7) Y. Xue, L. Chang, S. B. Kjaer, J. Bordonau, and T. Shimizu, “Topologies of single-phase inverters for small distributed power generators: an overview,” *IEEE Transactions on Power Electronics*, vol. 19, no. 5, pp. 1305–1314, 2004.
- (8) S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg, “A review of single-phase grid-connected inverters for photovoltaic modules,” *IEEE Transactions on Industry Applications*, vol. 41, no. 5, pp. 1292–1306, 2005.
- (9) K. Ma, M. Liserre, F. Blaabjerg, and T. Kerekes, “Thermal loading and lifetime estimation for power device considering mission profiles in wind power converter,” *IEEE Transactions on Power Electronics*, vol. 30, no. 2, pp. 590–602, 2015.
- (10) 桜田修六, 松崎均, 池田裕彦, “最近の GTO サイリスタ,” 日立評論, vol. 63, no. 6,

- pp. p369–372, 1981.
- (11) M. Mori, K. Oyama, Y. Kohno, J. Sakano, J. Uruno, K. Ishizaka, and D. Kawase, “A trench-gate high-conductivity IGBT (HiGT) with short-circuit capability,” *IEEE Transactions on Electron Devices*, vol. 54, no. 8, pp. 2011–2016, 2007.
 - (12) M. Mori, K. Oyama, T. Arai, J. Sakano, Y. Nishimura, K. Masuda, K. Saito, Y. Uchino, and H. Homma, “A planar-gate high-conductivity IGBT (HiGT) with hole-barrier layer,” *IEEE transactions on Electron Devices*, vol. 54, no. 6, pp. 1515–1520, 2007.
 - (13) 森睦宏, “パワー半導体がつくる快適な低炭素社会,” *日立評論*, vol. 90, no. 12, pp. 1022–1029, 2008.
 - (14) T. Miyoshi, Y. Takeuchi, T. Furukawa, M. Shiraishi, and M. Mori, “Dual side-gate HiGT breaking through the limitation of IGBT loss reduction,” in *Proc. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe 2017)*, 2017.
 - (15) Y. Takeuchi, T. Miyoshi, T. Furukawa, M. Shiraishi, and M. Mori, “A novel hybrid power module with dual side-gate HiGT and SiC-SBD,” in *Proc. 29th International Symposium on Power Semiconductor Devices and IC’s (ISPSD 2017)*. IEEE, 2017, pp. 57–60.
 - (16) K. Shenai, M. Dudley, and R. F. Davis, “Current status and emerging trends in wide bandgap (WBG) semiconductor power switching devices,” *ECS Journal of Solid State Science and Technology*, vol. 2, no. 8, pp. N3055–N3063, 2013.
 - (17) A. Bindra, “Wide-bandgap power devices: adoption gathers momentum,” *IEEE Power Electronics Magazine*, vol. 5, no. 1, pp. 22–27, 2018.
 - (18) J. Biela, M. Schweizer, S. Waffler, and J. W. Kolar, “SiC versus Si—Evaluation of potentials for performance improvement of inverter and DC–DC converter systems by SiC power semiconductors,” *IEEE Transactions on Industrial Electronics*, vol. 58, no. 7, pp. 2872–2882, 2011.

- (19) K. Hamada, M. Nagao, M. Ajioka, and F. Kawai, "SiC–Emerging power device technology for next-generation electrically powered environmentally friendly vehicles," *IEEE Transactions on Electron Devices*, vol. 62, no. 2, pp. 278–285, 2015.
- (20) 近藤圭一郎, "パワー半導体デバイスと車両駆動技術: SiC デバイスへの期待と留意点," *鉄道車両と技術*, vol. 22, no. 10, pp. 2–5, 2016.
- (21) T. Ishigaki, S. Hayakawa, T. Murata, T. Nozoe, H. Onose, H. Miki, M. Sagawa, T. Oda, K. Yasui, D. Kawase, Y. Takayanagi, R. Yamada, T. Masuda, and N. Tega, "3.3 kV/450 A full-SiC nHPD2 (next High Power Density Dual) with smooth switching," in *Proc. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe 2017)*, 2017.
- (22) E. A. Jones, F. F. Wang, and D. Costinett, "Review of commercial GaN power devices and GaN-based converter design challenges," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 3, pp. 707–719, 2016.
- (23) 人羅俊実, 金子健太郎, 藤田静雄, "パワーデバイス用 Ga₂O₃ 結晶," *電気学会誌*, vol. 137, no. 10, pp. 693–696, 2017.
- (24) Z. Hu, K. Nomoto, W. Li, N. Tanen, K. Sasaki, A. Kuramata, T. Nakamura, D. Jena, and H. G. Xing, "Enhancement-mode Ga₂O₃ vertical transistors with breakdown voltage > 1 kV," *IEEE Electron Device Letters*, vol. 39, no. 6, pp. 869–872, 2018.
- (25) M. Claessens, D. Dujic, F. Canales, J. K. Steinke, P. Stefanutti, and C. Vetterli, "Traction transformation," *ABB Review*, vol. 1, no. 12, pp. 11–17, 2012.
- (26) J. E. Huber and J. W. Kolar, "Solid-state transformers: On the origins and evolution of key concepts," *IEEE Industrial Electronics Magazine*, vol. 10, no. 3, pp. 19–28, 2016.
- (27) R. Abebe, G. Vakil, G. L. Calzo, T. Cox, S. Lambert, M. Johnson, C. Gerada, and B. Mecrow, "Integrated motor drives: state of the art and future trends," *IET Electric Power Applications*, vol. 10, no. 8, pp. 757–771, 2016.
- (28) W. Lee, S. Li, D. Han, B. Sarlioglu, T. A. Minav, and M. Pietola, "Achieving high-

- performance electrified actuation system with integrated motor drive and wide bandgap power electronics,” in *Proc. 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, 2017.
- (29) 佐藤基, 居村岳広, 藤本博志, “ワイヤレスインホイールモータの高効率化および高応答回生の実現に関する研究,” *電気学会論文誌 D (産業応用部門誌)*, vol. 137, no. 1, pp. 36–43, 2017.
- (30) M. März, A. Schletz, B. Eckardt, S. Egelkraut, and H. Rauh, “Power electronics system integration for electric and hybrid vehicles,” in *Proc. 6th International Conference on Integrated Power Electronics Systems (CIPS 2010)*. IEEE, 2010.
- (31) T. Tokuyama, K. Nakatsu, A. Nishihara, K. Sasaki, and R. Saito, “A novel direct water and double-sided cooled power module for HEV/EV inverter,” in *Proc. International Conference on Electronics Packaging (ICEP 2014)*. IEEE, 2014, pp. 6–9.
- (32) H. Ohashi and I. Omura, “Role of simulation technology for the progress in power devices and their applications,” *IEEE Transactions on Electron Devices*, vol. 60, no. 2, pp. 528–534, 2013.
- (33) M. Ando and K. Wada, “Design of acceptable stray inductance based on scaling method for power electronics circuits,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 1, pp. 568–575, 2017.
- (34) D. Domes, R. Bayerer, and A. Herbrandt, “Overall low inductance module concept for maximum system performance,” in *Proc. 15th International Power Electronics and Motion Control Conference (EPE/PEMC 2012)*, 2012.
- (35) K. Takao, T. Shinohe, T. Yamamoto, K. Hasegawa, and M. Ishida, “1200 V-360 A SiC power module with phase leg clustering concept for low parasitic inductance and high speed switching,” in *Proc. 8th International Conference on Integrated Power Systems (CIPS 2014)*. VDE, 2014.
- (36) F. Hilpert, K. Brinkfeldt, and S. Arenz, “Modular integration of a 1200 V SiC inverter in

- a commercial vehicle wheel-hub drivetrain,” in *Proc. 4th International Electric Drives Production Conference (EDPC 2014)*. IEEE, 2014.
- (37) P. Brockerhoff, W. Schön, P. Blaha, P. Václavek, and Y. Burkhardt, “Disc inverter in highly integrated 9-phase drivetrain for e-mobility,” in *Proc. 17th European Conference on Power Electronics and Applications (EPE’15 ECCE-Europe)*, 2015.
- (38) 居安誠二, 清水敏久, 石井謙市朗, “単相電圧形 PWM インバータ回路用フィルタリアクトルの鉄損算定法,” *電気学会論文誌 D (産業応用部門誌)*, vol. 127, no. 3, pp. 217–225, 2007.
- (39) H. Matsumori, T. Shimizu, K. Takano, and H. Ishii, “Evaluation of iron loss of AC filter inductor used in three-phase PWM inverters based on an iron loss analyzer,” *IEEE Transactions on Power Electronics*, vol. 31, no. 4, pp. 3080–3095, 2016.
- (40) R. N. Beres, X. Wang, M. Liserre, F. Blaabjerg, and C. L. Bak, “A review of passive power filters for three-phase grid-connected voltage-source converters,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 1, pp. 54–69, 2016.
- (41) U. Balachandran, B. Ma, T. Lee, J. Emerson, and S. Dorris, “Cost-effective fabrication of high-temperature ceramic capacitors for power inverters,” *Tech. Rep.*, 2014. [Online]. Available: https://www.energy.gov/sites/prod/files/2014/07/f17/ape061_balachandran_2014_o.pdf
- (42) M. Eull, M. Preindl, and A. Emadi, “Analysis and design of a high efficiency, high power density three-phase silicon carbide inverter,” in *Proc. Transportation Electrification Conference and Expo (ITEC 2016)*. IEEE, 2016.
- (43) L. M. Moore and H. N. Post, “Five years of operating experience at a large, utility-scale photovoltaic generating plant,” *Progress in Photovoltaics: Research and Applications*, vol. 16, no. 3, pp. 249–259, 2008.
- (44) H. Wang, M. Liserre, and F. Blaabjerg, “Toward reliable power electronics: Challenges, design tools, and opportunities,” *IEEE Industrial Electronics Magazine*, vol. 7, no. 2,

- pp. 17–26, 2013.
- (45) E. Wolfgang, “Examples for failures in power electronics systems,” *ECPE tutorial on reliability of power electronic systems, Nuremberg, Germany*, pp. 19–20, 2007.
 - (46) T. Ishii, N. Tsuyuno, and M. Tanase, “Packaging material development for automotive systems,” *Journal of Photopolymer Science and Technology*, vol. 30, no. 2, pp. 211–215, 2017.
 - (47) T. Furukawa, M. Shiraishi, Y. Yasuda, A. Konno, M. Mori, T. Morita, S. Watanabe, T. Arai, M. Nakamura, and D. Kawase, “High power density side-gate HiGT modules with sintered Cu having superior high-temperature reliability to sintered Ag,” in *Proc. 29th International Symposium on Power Semiconductor Devices and IC’s (ISPSD 2017)*. IEEE, 2017, pp. 263–266.
 - (48) 日本ケミコン, “Technical note–アルミ電解コンデンサの上手な使い方,” 2011. [Online]. Available: <https://www.chemi-con.co.jp/catalog/pdf/al-j/al-sepa-j/001-guide/al-technote-j-171001.pdf>
 - (49) R. Ramos, “Film capacitors in power applications,” *IEEE Power Electronics Magazine*, vol. 5, no. 1, pp. 45–50, 2018.
 - (50) ルビコン, “フィルムコンデンサ テクニカルノート.” [Online]. Available: <http://www.rubycon.co.jp/products/film/technote.html>
 - (51) H. Wang and F. Blaabjerg, “Reliability of capacitors for DC-link applications in power electronic converters–An overview,” *IEEE Transactions on Industry Applications*, vol. 50, no. 5, pp. 3569–3578, 2014.
 - (52) TDK, “Tech Mag エレクトロニクス入門コンデンサ編 No.4 「フィルムコンデンサ ①」.” [Online]. Available: http://www.tdk.co.jp/techmag/electronics_primer/vol4.htm
 - (53) —, “Tech Mag エレクトロニクス入門コンデンサ編 No.2 「セラミックコンデンサ ①」.” [Online]. Available: http://www.tdk.co.jp/techmag/electronics_primer/vol2.htm
 - (54) 鈴木敦, 佐々木要, 桑原平吉, “アルミ電解コンデンサにおけるエレメントとケース

- 間の接触熱抵抗,” 日本機械学会論文集 B 編, vol. 66, no. 645, pp. 1503–1508, 2000.
- (55) J. Konrad, “Ceralink™–the next generation of power capacitors for high temperatures,” in *Proc. ECPE Workshop–Innovations in Passive Components for Power Electronics Applications*, 2014.
- (56) 日本ケミコン, “大形アルミ電解コンデンサ RWR シリーズ.” [Online]. Available: <http://www.chemi-con.co.jp/catalog/pdf/al-j/al-sepa-j/006-screw/al-rwrlg-j-170401.pdf>
- (57) —, “大形アルミ電解コンデンサ RWQ シリーズ.” [Online]. Available: <http://www.chemi-con.co.jp/catalog/pdf/al-j/al-sepa-j/006-screw/al-rwqlg-j-2018.pdf>
- (58) ニチコン, “アルミニウム電解コンデンサ LNC,” 2017. [Online]. Available: <http://www.nichicon.co.jp/products/pdfs/lnc.pdf>
- (59) 指月電機製作所, “インバータ DC リンク用コンデンサ MEC シリーズ (Type RM),” 2011. [Online]. Available: http://www.shizuki.co.jp/condenser/c_pdf/shizuki_MEC-RM.pdf
- (60) パナソニック, “メタライズド PP フィルムコンデンサ Type : EZPE シリーズ,” 2015. [Online]. Available: <http://industrial.panasonic.com/cdbs/www-data/pdf/RDL0000/ABD0000C156.pdf>
- (61) Vishay, “MKP1848 metallized polypropylene film capacitors,” 2017. [Online]. Available: <https://www.vishay.com/docs/28164/mkp1848dcl.pdf>
- (62) 村田製作所, “一般用チップ積層セラミックコンデンサ,” 2017. [Online]. Available: <https://www.murata.com/~media/webrenewal/support/library/catalog/products/capacitor/mlcc/c02.pdf>
- (63) TDK, “積層セラミックチップコンデンサ C シリーズ 一般グレード 中耐圧,” 2015. [Online]. Available: https://product.tdk.com/info/ja/catalog/datasheets/mlcc_commercial_midvoltage_ja.pdf
- (64) EPCOS, “CeraLink™: Low profile (LP) series (B58031),” 2017. [Online]. Available:

- https://www.epcos.co.jp/inf/20/10/ds/B58031_LP.pdf
- (65) —, “CeraLink™: Solder pin (SP) series (B58033),” 2017. [Online]. Available: https://www.epcos.co.jp/inf/20/10/ds/B58033_SP.pdf
- (66) 村田製作所, “設計支援ソフトウェア SimSurfing.” [Online]. Available: <http://ds2.murata.co.jp/simsurfing/>
- (67) —, “セラミックコンデンサのFAQ.” [Online]. Available: <https://www.murata.com/ja-jp/support/faqs/products/capacitor/mlcc/char/0001>
- (68) JEITA RCR-2350D 電子機器用固定プラスチックフィルムコンデンサ使用上の注意事項ガイドライン “電子機器用固定プラスチックフィルムコンデンサの安全アプリケーションガイド” . 電子情報技術産業協会, 2012, p. 47.
- (69) 本山晃, 松岡敏成, “電子部品の信頼性試験ガイド (第4回): 最適加速試験項目の選択と試験条件 (信頼性基礎講座),” 日本信頼性学会誌 信頼性, vol. 30, no. 8, pp. 686–691, 2008.
- (70) 徐進, 佐藤之彦, “PWM 整流回路—インバータシステムにおける直流リンクコンデンサの最小容量決定法,” 電気学会論文誌 D (産業応用部門誌), vol. 133, no. 8, pp. 804–811, 2013.
- (71) 酒井慶次郎, 遠藤常博, 本部光幸, 南藤謙二, “電圧形 PWM コンバータの平滑コンデンサ容量低減および瞬停再始動制御法,” 電気学会論文誌 D (産業応用部門誌), vol. 112, no. 1, pp. 29–37, 1992.
- (72) 伊東淳一, 長野剛, 青木渉, 鳥羽章夫, “回生中のインバータ緊急停止時における直流コンデンサ電圧上昇抑制制御法,” 電気学会論文誌 D (産業応用部門誌), vol. 136, no. 2, pp. 90–99, 2016.
- (73) F. Shinjo, K. Wada, and T. Shimizu, “A single-phase grid-connected inverter with a power decoupling function,” in *Power Electronics Specialists Conference (PESC 2007)*. IEEE, 2007, pp. 1245–1249.
- (74) H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. J. Shen, “A review of power decoupling

- techniques for microinverters with three different decoupling capacitor locations in pv systems,” *IEEE Transactions on Power Electronics*, vol. 28, no. 6, pp. 2711–2726, 2013.
- (75) 渡辺大貴, 小岩一広, 伊東淳一, 大沼喜也, 宮脇慧, “昇圧形アクティブバッファを有する電解コンデンサレス太陽光発電用系統連系インバータの開発,” *電気学会論文誌 D (産業応用部門誌)*, vol. 135, no. 5, pp. 467–474, 2015.
- (76) 竹井勝仁, “重要性が増してきた二次電池技術の最前線,” *電気学会誌*, vol. 130, no. 5, pp. 280–284, 2010.
- (77) A. Lahiri, N. Shah, and C. Dales, “Building a safer, denser lithium-ion battery,” *IEEE Spectrum*, vol. 55, no. 3, pp. 34–39, 2018.
- (78) L. Asiminoaei, E. Aeloiza, J. Kim, P. Enjeti, F. Blaabjerg, L. Moran, and S. Sul, “Parallel interleaved inverters for reactive power and harmonic compensation,” in *Proc. 37th Power Electronics Specialists Conference (PESC’06)*. IEEE, 2006.
- (79) M. Preindl and S. Bolognani, “Optimized design of two and three level full-scale voltage source converters for multi-MW wind power plants at different voltage levels,” in *Proc. 37th Annual Conference on IEEE Industrial Electronics Society (IECON 2011)*. IEEE, 2011, pp. 3634–3639.
- (80) S. De Breucker, K. Engelen, R. D’hulst, and J. Driesen, “Impact of current ripple on li-ion battery ageing,” in *Proc. World Electric Vehicle Symposium and Exhibition (EVS27)*. IEEE, 2013.
- (81) H. Wen, W. Xiao, X. Wen, and P. Armstrong, “Analysis and evaluation of dc-link capacitors for high-power-density electric vehicle drive systems,” *IEEE Transactions on Vehicular Technology*, vol. 61, no. 7, pp. 2950–2964, 2012.
- (82) F. D. Kieferndorf, M. Forster, and T. A. Lipo, “Reduction of DC-bus capacitor ripple current with PAM/PWM converter,” *IEEE Transactions on Industry Applications*, vol. 40, no. 2, pp. 607–614, 2004.

- (83) 廣田幸嗣, 三原輝儀, 吉本貫太郎, 菅野雄一郎, 丸山渉, 技術者のためのパワーエレクトロニクス回路工学. 森北出版, 2013, pp. 84–85.
- (84) 佐藤大介, 伊東淳一, “電気自動車向け永久磁石同期モータ駆動システムのインバータの回路方式による損失比較,” 平成 25 年電気学会全国大会論文集, pp. 366–367, 2013.
- (85) A. Bucher, R. Schmidt, R. Werner, M. Leipenat, C. Hasenohr, T. Werner, S. Schmitz, and A. Heitmann, “Design of a full SiC voltage source inverter for electric vehicle applications,” in *Proc. 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*, 2016.
- (86) 奥田達也, 浦壁隆浩, 角田義一, 菊永敏之, 岩田明彦, “DC/DC コンバータとインバータの協調制御による DC リンクコンデンサ電流の低減,” 電気学会論文誌 D (産業応用部門誌), vol. 129, no. 2, pp. 144–149, 2009.
- (87) D. Zhang, F. Wang, R. Burgos, R. Lai, and D. Boroyevich, “DC-link ripple current reduction for paralleled three-phase voltage-source converters with interleaving,” *IEEE Transactions on Power Electronics*, vol. 26, no. 5, p. 1741, 2011.
- (88) 金子恭大, 和田圭二, 徳舂彰, “2 ステージ方式単相 AC/DC 変換器の直流側コンデンサに流れるスイッチングリップル電流の低減制御手法,” 電気学会論文誌 D (産業応用部門誌), vol. 137, no. 3, pp. 220–229, 2017.
- (89) A. Tcai, H.-U. Shin, and K.-B. Lee, “DC-link capacitor-current ripple reduction in DPWM-based back-to-back converters,” *IEEE Transactions on Industrial Electronics*, vol. 65, no. 3, pp. 1897–1907, 2018.
- (90) F. Renken, “The DC-link capacitor current in pulsed single-phase H-bridge inverters,” in *Proc. European Conference on Power Electronics and Applications (EPE 2005)*, 2005.
- (91) G. Orfanoudakis, S. Sharkh, and M. Yuratich, “Capacitor size reduction for multiple inverter systems,” in *Proc. IET Conference on Renewable Power Generation (RPG*

- 2011). IET, 2011.
- (92) T. Suzuki, H. Kabune, and N. Ito, “Capacitor current reducing control of the inverters for the dual winding motor,” in *Proc. 41st Annual Conference of the IEEE Industrial Electronics Society (IECON 2015)*. IEEE, 2015, pp. 499–504.
- (93) X. Lyu, Y. Li, and D. Cao, “DC-link RMS current reduction by increasing paralleled three-phase inverter module number for segmented traction drive,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 1, pp. 171–181, 2017.
- (94) M. Huber, W. Amrhein, S. Silber, M. Reisinger, G. Knecht, and G. Kastinger, “Ripple current reduction of DC link electrolytic capacitors by switching pattern optimisation,” in *Proc. 36th Power Electronics Specialists Conference (PESC’05)*. IEEE, 2005, pp. 1875–1880.
- (95) T. D. Nguyen, N. Patin, and G. Friedrich, “Extended double carrier pwm strategy dedicated to rms current reduction in dc link capacitors of three-phase inverters,” *IEEE Transactions on Power Electronics*, vol. 29, no. 1, pp. 396–406, 2014.
- (96) B. Karanayil, V. G. Agelidis, and J. Pou, “Performance evaluation of three-phase grid-connected photovoltaic inverters using electrolytic or polypropylene film capacitors,” *IEEE Transactions on Sustainable Energy*, vol. 5, no. 4, pp. 1297–1306, 2014.
- (97) 安東正登, 和田圭二, “SiC-MOSFET を対象とした直流側寄生インダクタンスに起因するスイッチング損失の影響評価,” *電気学会論文誌 D (産業応用部門誌)*, vol. 137, no. 2, pp. 168–174, 2017.
- (98) H. Matsui, T. Fujiwara, and K. Fujiwara, “Metalized film capacitors with high energy density for rail vehicles,” in *Proc. 32nd Industry Applications Society Annual Meeting (IAS’97)*, vol. 2. IEEE, 1997, pp. 1079–1091.
- (99) 望月昌人, 青山昌弘, 山田達也, “大容量電力変換器,” *富士時報*, vol. 78, no. 5, pp. 377–380, 2005.
- (100) 小南勉, 永田寛, 秋田佳稔, 澤島達大, 田村崇広, “3MW 級鉄鋼用変換器の開発,” *電*

- 気学会研究会資料, *SPC-16-128*, pp. 69–72, 2016.
- (101) H. Kamizuma, Y. Hattori, D. Matsumoto, A. Mima, T. Kawashima, Y. Mabuchi, and T. Ichikawa, “Low phase-to-phase-impedance busbar for modular power converter system,” in *Proc. International Telecommunications Energy Conference (INTELEC 2015)*. IEEE, 2015.
- (102) M. Nahrstaedt and R. Zingel, “Novel high power igbt inverter for a power conditioning system,” in *Proc. European Conference on Power Electronics and Applications (EPE’05)*, 2005.
- (103) K. Hasegawa, I. Omura, and S. Nishizawa, “Design and analysis of a new evaluation circuit for capacitors used in a high-power three-phase inverter,” *IEEE Transactions on Industrial Electronics*, vol. 63, no. 5, pp. 2679–2687, 2016.
- (104) H. Nagasaki, P.-Y. Huang, and T. Shimizu, “Characterization of power capacitors under practical current condition using capacitor loss analyzer,” in *Proc. Energy Conversion Congress and Exposition (ECCE 2016)*. IEEE, 2016.
- (105) P.-Y. Huang, H. Nagasaki, and T. Shimizu, “Capacitor characteristics measurement set up by using B-H analyzer in power converters,” *IEEE Transactions on Industry Applications*, 2018.
- (106) S. Siami, C. Joubert, and C. Glaize, “High frequency model for power electronics capacitors,” *IEEE Transactions on Power Electronics*, vol. 16, no. 2, pp. 157–166, 2001.
- (107) P. T. Krein, *Elements of power electronics*, 2nd ed. Oxford University Press New York, 2016, pp. 340–377.
- (108) N. Mohan and T. M. Undeland, *Power electronics: converters, applications, and design*, 3rd ed. John Wiley & Sons, 2003, pp. 215–216.
- (109) 安東正登, 和田圭二, “バスバー配線の寄生インダクタンスを考慮した配線構造設計,” 電気学会論文誌 *D (産業応用部門誌)*, vol. 132, no. 4, pp. 510–517, 2012.

- (110) Rohm, “SiC support page.” [Online]. Available: <http://www.rohm.com/web/global/power-device-support>
- (111) Powersim Inc., Myway プラス, “PSIM[®] user’s guide,” 2018. [Online]. Available: https://www.myway.co.jp/products/psim/download/dlfiles/manual-dl/04410-A2-060A_PSIMVer.11.1_User’s_Guide_V1_1.pdf
- (112) D. J. Lohan, J. T. Allison, E. M. Dede, and M. Ishigaki, “Combined lumped and continuum parameter design optimization of electro-thermal systems,” in *Proc. International Design Engineering Technical Conferences and Computers and Information in Engineering Conference (IDETC/CIE 2016)*. American Society of Mechanical Engineers (ASME), 2016.
- (113) M. Brubaker, D. El Hage, T. Hosking, E. Sawyer, and W.-T. Franke, “Integrated DC link capacitor/bus enables a 20% increase in inverter efficiency,” in *Proc. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe 2014)*. VDE, 2014, pp. 1–8.
- (114) A. Hino and K. Wada, “Resonance analysis for DC-side laminated bus-bar of a high speed switching circuit,” in *1st International Future Energy Electronics Conference (IFEEC 2013)*. IEEE, 2013, pp. 751–756.
- (115) 国立天文台, 理科年表 : 第 91 冊 (平成 30 年) . 丸善出版, 2017, pp. 429–441.
- (116) 竹内嘉夫, 石飛悟志, “車載用積層セラミックコンデンサの動向,” *エレクトロニクス実装学会誌*, vol. 19, no. 5, pp. 315–320, 2016.
- (117) 岡崎清, 藤本良三, “チタン酸バリウム系磁器の絶縁抵抗と直流耐圧,” *電気學會雑誌*, vol. 79, no. 845, pp. 181–186, 1959.
- (118) *JIS5305-3;2007 電気自動車–安全に関する仕様–第 3 部 : 電気危害に対する人の保護*. 日本工業標準調査会, 2007, p. 7.

研究業績

* は、本論文と直接関係する業績を示す。

学術誌論文

- (1) T. Hirao, T. Shimizu, M. Ishikawa, and K. Yasui: “Discussion on modulation methods for flyback-type single-phase inverters with enhanced power decoupling for photovoltaic AC module systems,” *IEEJ Transactions on Industry Applications*, Vol. 126, No. 4, pp.504–510 (2006)
- (2) T. Hirao, and T. Hashimoto: “Low reverse recovery charge 30 V power MOSFET with double epi structure for DC-DC converters,” *IEEE Transactions on Electron Devices*, Vol. 63, No. 3, pp. 1154–1160 (2016)
- (3) *平尾高志, 和田圭二, 清水敏久: 「单相フルブリッジインバータにおける各相に分割配置した DC キャパシタの相間共振電流」, 電気学会論文誌 D, Vol. 137, No. 6, pp. 501–508 (2017)
- (4) *T. Hirao, K. Wada, and T. Shimizu: “Circulating resonant current between integrated half-bridge modules with capacitor for inverter circuit using SiC-MOSFET,” *IEEE Transactions on Industry Applications*, Vol. 54, No. 2, pp. 1555–1562 (2018)
- (5) *平尾高志, 和田圭二, 清水敏久: 「三相インバータのレグ間キャパシタ電流アンバランスとその抑制法」, 電気学会論文誌 D, Vol. 138, No. 6, pp. 491–498 (2018)

国際会議

- (1) T. Hirao, T. Shimizu, M. Ishikawa and K. Yasui: “Discussion on modulation methods for flyback-type single-phase inverters with enhanced power decoupling for photovoltaic AC module systems,” in Proc. IEEJ International Power Electronics Conference (IPEC2005), pp. 1419–1425 (2005)
- (2) T. Hirao, T. Shimizu, M. Ishikawa, and K. Yasui: “A modified modulation control of a single-phase inverter with enhanced power decoupling for a photovoltaic AC module,” in Proc. European Conference on Power Electronics and Applications (EPE2015) (2005)
- (3) T. Hirao, T. Hashimoto, N. Shirai, H. Arai, and N. Matsuura: “Low reverse recovery charge 30-V power MOSFETs for DC-DC converters,” In Proc. IEEE/IEEJ 25th International Symposium on Power Semiconductor Devices and ICs (ISPSD2013), pp. 221-224 (2013)
- (4) R. Yamada, N. Kameshiro, Y. Toyota, T. Hirao, K. Yasui, H. Onose, and H. Matsuhima: “A highly efficient 3.3-kV SiC-Si hybrid power module with a novel SiC JBS diode and a Si advanced trench HiGT,” In Proc. Materials Science Forum, Vol. 858, pp. 1091-1094 (2016)
- (5) *T. Hirao, K. Wada, and T. Shimizu: “Circulating resonant current between integrated half-bridge modules with capacitor for inverter circuit using SiC-MOSFET,” in Proc. IEEE Energy Conversion Congress and Exposition (ECCE2016) (2016)
- (6) T. Hirao, M. Onishi, Y. Yasuda, A. Namba, and K. Nakatsu: “EV traction inverter employing double-sided direct-cooling technology with SiC power device,” in Proc. IEEJ International Power Electronics Conference (IPEC2018), pp.2082–2085 (2018)
- (7) *T. Hirao, K. Wada, and T. Shimizu: “DC-side circuit implementation of a three-phase inverter for balancing phase-leg capacitor currents,” in Proc. IEEJ International Power

国内会議

- (1) 平尾高志，清水敏久，石川睦雄，安井清人：「昇降圧チョッパ回路を適用した AC モジュール用フライバックインバータの直流側電力脈動補償法」，電気学会全国大会，vol. 4，p. 64 (2004)
- (2) 平尾高志，清水敏久，石川睦雄，安井清人：「AC モジュール用フライバックインバータにおける直流側電力脈動補償の高効率化」，電気学会産業応用部門大会，YPC，p. 98 (2004)
- (3) 平尾高志，清水敏久，石川睦雄，安井清人：「時分割励磁変調制御を適用した AC モジュール用フライバックインバータの動作特性」，電気学会全国大会，vol. 4，pp. 175–176 (2005)
- (4) 平尾高志，清水敏久：「小型系統連系インバータのアクティブパワーデカップリング方式とその損失比較」，電気学会研究会，SPC-06-27，pp. 19–24 (2006)
- (5) 平尾高志，森睦宏，小野瀬秀勝：「SiC パワーデバイスの新しい高信頼ターミネーション構造 (HiRST)」，電気学会全国大会 (2015)
- (6) *平尾高志，和田圭二，清水敏久：「インバータ回路における各相に分割配置した DC キャパシタの共振電流の検討」，電気学会全国大会 (2016)
- (7) 小野瀬秀勝，松島宏之，沖野泰之，望月和浩，山田廉一，平尾高志，森睦宏：「SiC パワーデバイスの高信頼ターミネーション技術」，電気学会研究会，EDD-16-039 (2016)
- (8) *平尾高志，和田圭二，清水敏久：「インバータ回路における各相に分割配置した DC キャパシタの相間共振電流の影響」，電気学会研究会，SPC-16-118 (2016)
- (9) *平尾高志，和田圭二，清水敏久：「三相インバータのレグ間キャパシタ電流アンバランス」，電気学会産業応用部門大会 (2017)

- (10) *平尾高志, 和田圭二:「キャパシタ・バスバー集積構造を適用した単相フルブリッジインバータ」, 電気学会研究会, SPC-18-126 (2018)

特許

平尾高志, 森睦宏, 坂野順一, 小野瀬秀勝, 望月和浩:「半導体装置およびそれを用いた電力変換装置」, 特許第 6047429 号, 2013 年 3 月 8 日出願, 2016 年 11 月 25 日登録
他

謝 辞

本研究を遂行するにあたり，終始多大なるご指導，ご鞭撻を賜りました和田圭二准教授に深く感謝いたします。和田先生には社会人での入学を受け入れていただき，研究のアプローチから論文のまとめ方まで丁寧にご指導いただきました。

学部，修士課程でのご指導をいただき，今回，論文審査いただいた清水敏久教授に深く感謝いたします。清水先生には技術者としての考え方，心得をご教授いただき，また，今回，研究テーマの選定段階からご指導いただきました。

ご多忙の中，論文審査いただいた五箇繁善准教授，長岡技術科学大学の伊東淳一教授に厚くお礼申し上げます。五箇先生，伊東先生には，電気電子工学への深い知見からのご指摘をいただき，本論文を充実させることができたことと確信しています。

大学での生活でお世話になった研究室の皆様感謝申し上げます。特に Luu Tien Duc 氏，松原壱樹氏は実験にご協力いただきありがとうございました。

社会人としての進学を支援いただきました株式会社日立製作所の皆様感謝いたします。特に，森睦宏博士，中津欣也博士，山田廉一博士，奥村壮文博士，中村卓義氏，難波明博博士に厚くお礼申し上げます。

最後に，研究生活を支えてくれた妻 綾子に感謝します。